



Gowin FPGA 4 JTAG インターフェースオブ ラインプログラマ(OP720-4)

ユーザーガイド

UG301-1.1J,2020-02-19

著作権について (2020)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora®」、及びGOWINSEMIのロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cnにおいて記載されているそれぞれの権利者に帰属しています。当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI 取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ (不具合情報) については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/07/10	1.0J	初版。
2020/02/19	1.1J	新しいセクション「キーのプログラミング (GW2A)」を追加。

目次

目次	i
図一覧	ii
表一覧	iii
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 サポートされるデバイス	1
1.3 関連ドキュメント	1
1.4 用語、略語	2
1.5 テクニカル・サポートとフィードバック	2
2 FPGA オフラインプログラマの使用手順	3
2.1 概要	3
2.2 オフラインプログラマの使用	3
2.2.1 ソフトウェアのダウンロードとドライバーのインストール	3
2.2.2 構成インターフェース	4
2.2.3 プログラマの構成	6
2.2.4 パスワード	7
2.2.5 4 つの FPGA デバイスの同時プログラム	10
2.2.6 1 つの FPGA デバイスを自動的にプログラム	11
2.2.7 キーのプログラミング (GW2A)	12
2.3 プログラミングインターフェースのダイアグラムおよび電圧構成の説明	13
2.3.1 プログラミングインターフェースのダイアグラム	14
2.3.2 電圧の構成	14
2.4 FPGA オフラインプログラマのファームウェアアップグレードの説明	15
2.5 ご注意	16
2.6 主要特性	16
2.7 仕様とパラメータ	17
2.8 エラーコードとトラブルシューティング	17

図一覧

図 2-1	ドライバーのインストール完了後のポート情報.....	4
図 2-2	ソフトウェア構成インターフェース.....	5
図 2-3	ソフトウェアの構成インターフェース.....	7
図 2-4	パスワードの変更.....	8
図 2-5	パスワードの変更完了.....	9
図 2-6	パスワードの構成.....	10
図 2-7	プログラマの外観説明図.....	10
図 2-8	プログラマと SocketBoard の接続説明図.....	11
図 2-9	キーのプログラミングの構成.....	13
図 2-10	プログラミングインターフェースのダイアグラム.....	14
図 2-11	Vcc1 と Vcc2 の構成.....	14
図 2-12	Vcc1、Vcc2 構成完了.....	14
図 2-13	ファームウェアアップグレード.....	15

表一覧

表 1-1 用語、略語.....	2
表 2-1 ファームウェアおよび対応するプログラマモデル.....	16
表 2-2 プログラミング基準時間.....	16
表 2-3 エラーコードに対応するエラーメッセージ.....	17

1 本マニュアルについて

1.1 マニュアル内容

このマニュアルは、主に次の 2 つの部分が含まれています。

1. FPGA オフラインプログラマの使用手順；
2. プログラマの機能の説明。

1.2 サポートされるデバイス

このマニュアルは、4 JTAG インターフェースオフラインプログラマ OP720-4 に適用されます。

このマニュアルに記載のプログラマは、現在次の製品をサポートしています。

GW1N-1、GW1N-2、GW1N-4、GW1NR-4、GW1NZ、GW1N1S、GW1N-9、GW2A18。

1.3 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

1. GW1N シリーズ FPGA 製品データシート(DS100)
2. GW1N-1 デバイス Pinout (UG107)
3. GW1N-2&4 デバイス Pinout (UG105)
4. GW1N-6&9 デバイス Pinout (UG114)
5. GW1NR シリーズ FPGA 製品データシート(DS117)
6. GW1NR-4 デバイス Pinout (UG116)
7. GW1NR-9 デバイス Pinout (UG801)
8. GW1NS シリーズ FPGA 製品データシート(DS821)
9. GW1NS-2 デバイス Pinout (UG822)

1.4 用語、略語

表 1-1 では、本ユーザーガイドに使用されている関連用語、略語及び関連解釈を列挙しています。

表 1-1 用語、略語

用語、略語	正式名称	意味
DFU	Device Firmware Upgrade	デバイスのファームウェアアップグレード
FPGA	Field Programmable Gate Array	フィールドプログラマブルゲートアレイ
JTAG	Joint Test Action Group	ジョイントテストアクショングループ
ID	Identification	ID 標識番号

1.5 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

Tel : +86 755 8262 0391

2 FPGA オフラインプログラマの使用手順

2.1 概要

オフラインプログラマは、PCを利用することなく GW1N (R) チップをオフラインでプログラムするデバイスです。データの機密性、移植性、マルチパスプログラミングなどの特性を備えています。工場での迅速な大量生産に適しており、メンテナンス担当者が持ち運ぶのに便利です。オフラインプログラマは、4つの FPGA デバイスを同時にプログラムするか、デバイスアクセスを単一のインターフェースで自動的に検出してプログラムすることができるため、大量生産率を大幅に向上させることができます。

オフラインプログラマは、AES-128 の高度な暗号化アルゴリズムを使用してデータを暗号化および保存します。また、セキュリティキーも数回の暗号化を経て保存されます。そのうち AES は、国際的に認められ、広く使用されている、データの安全な配信を保証する暗号化スタンダードです。

2.2 オフラインプログラマの使用

オフラインプログラマは、データストリームファイル管理、上限プログラミング回数管理、プログラマファームウェアのアップグレードなどのオフラインプログラマを構成および管理できます。ソフトウェアは、Windows 7以降のオペレーティングシステムをサポートします。オフラインプログラマの構成が完了したら、オフラインプログラマを FPGA に接続してプログラムできます。

2.2.1 ソフトウェアのダウンロードとドライバーのインストール

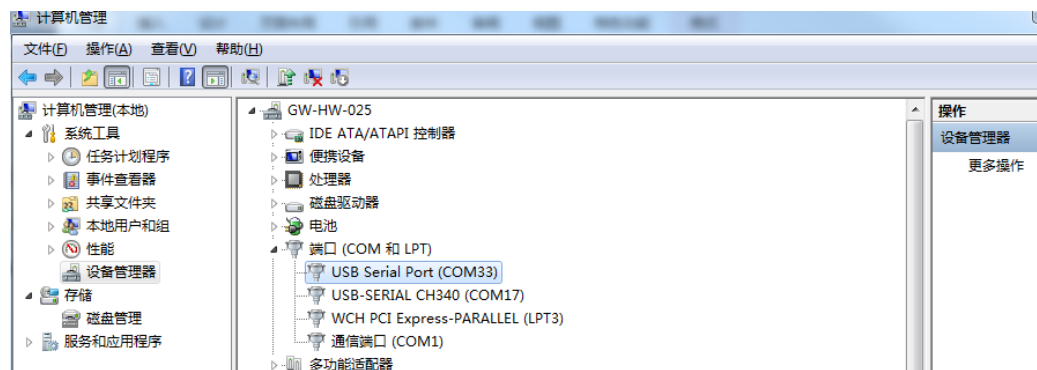
ソフトウェアとドライバーを取得するには、GOWIN の Web サイト https://www.gowinsemi.com/ja/support/devkits_detail/7/ からダウンロードするか、ローカルオフィスまたはテクニカルサポートセンターにご連絡ください。driver¥GOWIN_USB_Driver.exe をインストールした後、USB ケーブルを使用してプログラマとコンピューターを接続します。ポートに USB Serial Port(COMxx)が表示されることは、ドライバーが正常にインス

トールされたことを示します (図 2-1)。

注記：

Gowin USB プログラミングダウンロードケーブルを使用したことがある場合は、ドライバーを再度インストールする必要はありません。

図 2-1 ドライバーのインストール完了後のポート情報



2.2.2 構成インターフェース

パス bin の下の OPmanager.exe がオフラインプログラマのソフトウェアです。OPmanager.exe を開くと、すべての構成アイテムが表示されています (図 2-2)。

注記：

- ステータスコード：データストリームファイルのプログラミングが完了した後、FPGA から読み出されたステータスコードに従って、プログラミングが成功したかどうかを判断します。
 - リードバック：データストリームファイルのプログラミング完了後の書き込みと読み出しの一貫性に従って、プログラミングが成功したかどうかを判断します。
 - 検証なし：つまり、プログラミングの完了とのプロンプトのみが表示されます。
5. 最大プログラミング数：100 に設定した場合、プログラミング数が100 を超えると、オフラインプログラマの LCD に「programming times (プログラミング数) : Error」が表示されます。
 6. プログラミング数のクリア：チェックするとプログラミング数がクリアされます。
 7. 失敗した場合の再試行回数：失敗した場合は x 回自動的に再試行し、x 回失敗した場合はエラーが報告されます。

注記：

現在のところサポートしていません。

8. プログラミング後の遅延：プログラミング後 x 秒遅延し、プログラミングの結果を示します。
9. カスタム情報：カスタム文字を入力すると、構成後プログラマの画面に表示されます。
10. プログラマを構成：チェックされた情報項目でプログラマを構成します。
11. 出荷時設定にリセット：パスワード、fs ファイル情報、およびプログラミング回数をクリアできます。

2.2.3 プログラマの構成

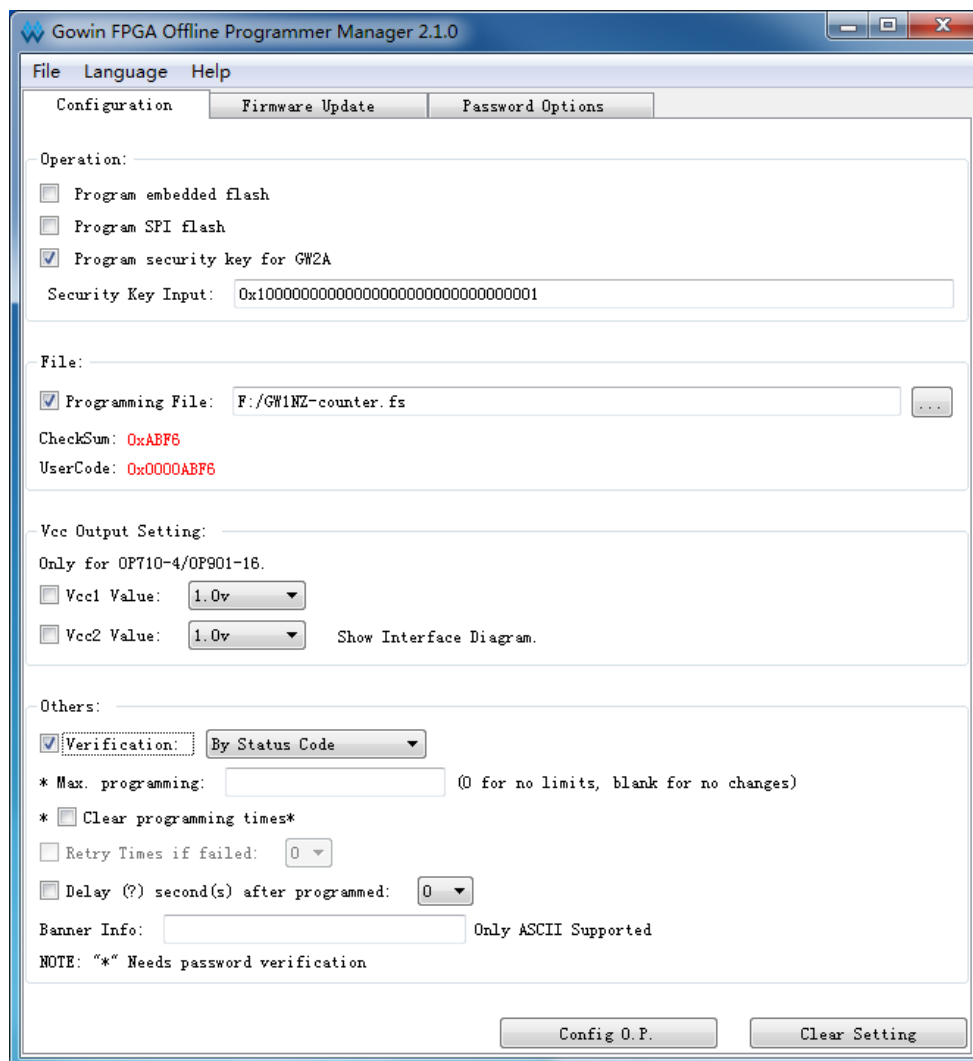
プログラマを構成するには、関連するソフトウェアが必要です。図 2-3 に示すように、OPManaer.exe を開いて構成します。

1. オペレーションを選択します。
2. データストリームファイル（現在は fs 形式のみをサポート）を選択します。
3. 検証方法を選択します：By Status Code（ステータス値に基づいて検証）。
4. 最大プログラミング数を設定するか、空白のままにします。
5. 「プログラマを構成 (Config O.P.)」ボタンをクリックします。
6. 構成が完了したら、プログラマを再起動します。

注記：

*印の項目には、正しいパスワードが必要です。

図 2-3 ソフトウェアの構成インターフェース



2.2.4 パスワード

最大プログラミング数の設定とプログラミング数のクリアには、正しい更新済みパスワードが必要です。

初回使用の場合の手順：

1. オフラインプログラマを初めて使用する場合、初期パスワードは「00000000」です。
2. 元のパスワード「00000000」を入力したあと、新しいパスワード（例えば：「12345678」）を入力して確認します。

注記：

新しいパスワードは任意の 8 桁の数字に設定できます

3. 「Change」をクリックして変更します。
4. 「Update」をクリックしてパスワードを更新します。

初回使用でない場合の手順：

1. プログラムのパスワードを入力して更新します。
2. 次に、最大プログラミング数の設定、プログラミング数のクリアな

どを行います。

3. パスワードが正しくない場合、最大プログラミング数の設定とプログラミング数のクリアは実行不能になりますが、他の構成項目には影響しません。

図 2-4 パスワードの変更

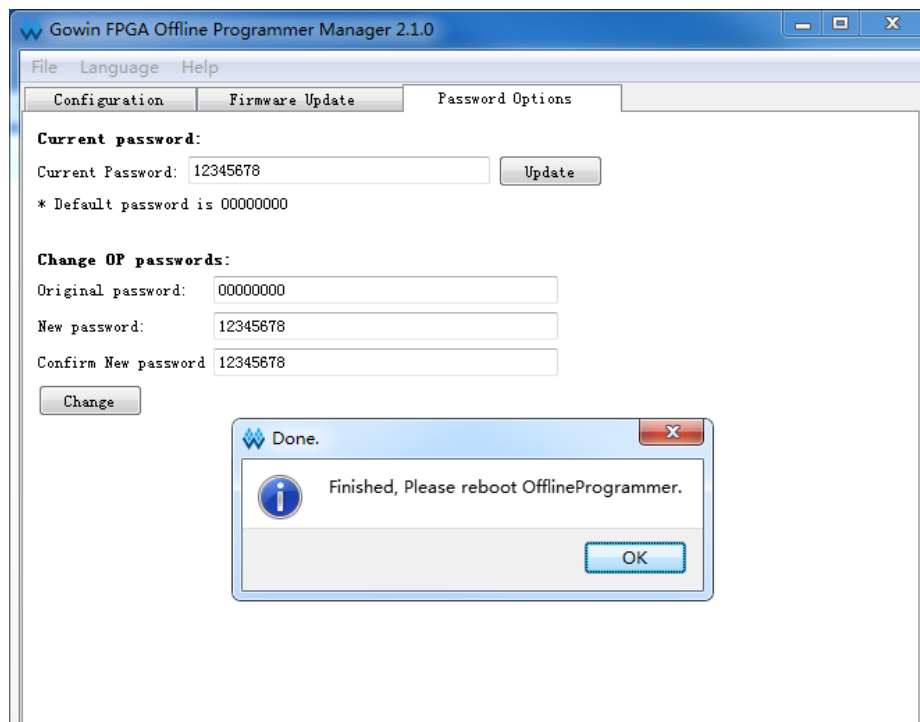


図 2-5 パスワードの変更完了

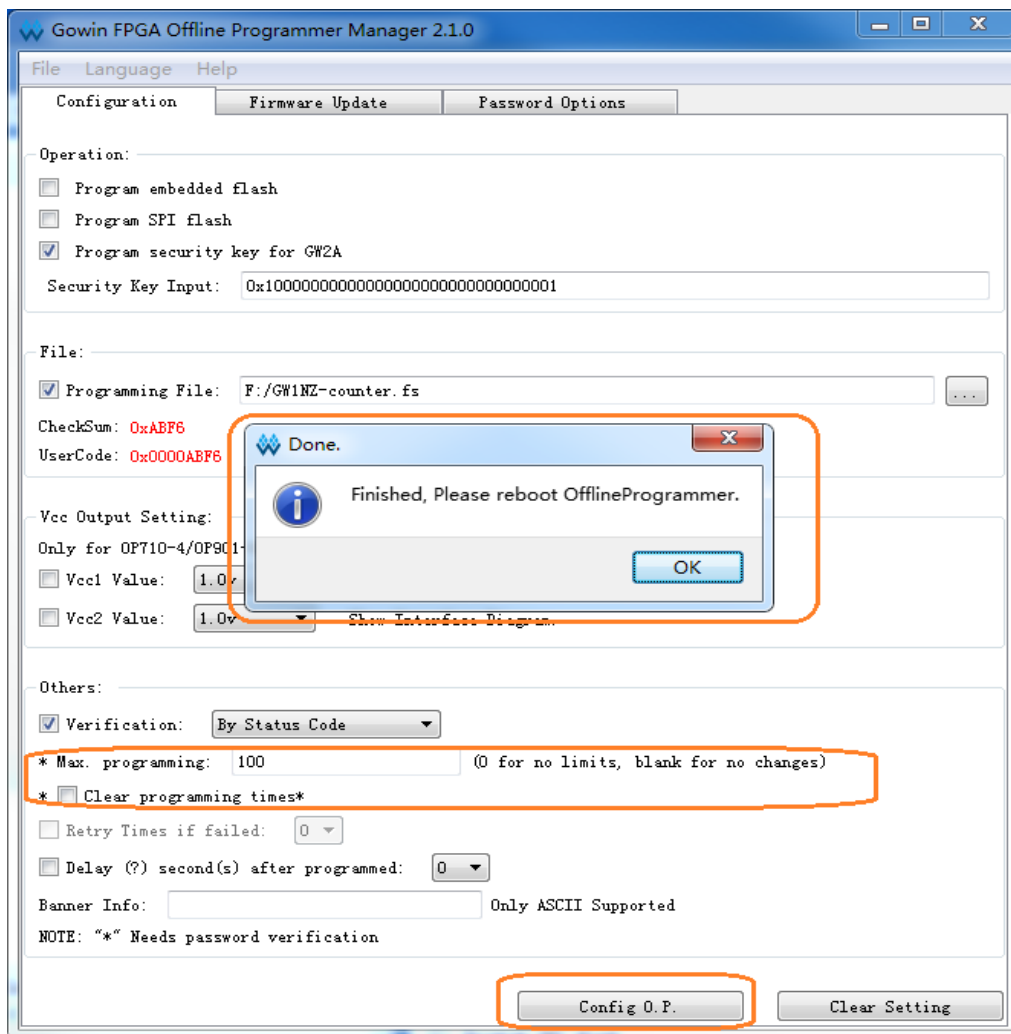
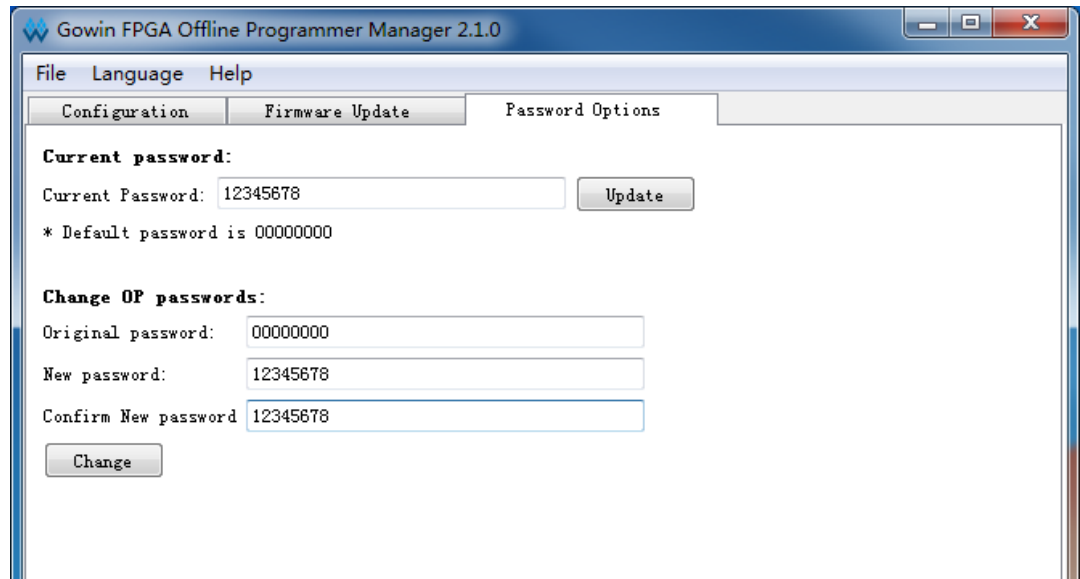


図 2-6 パスワードの構成

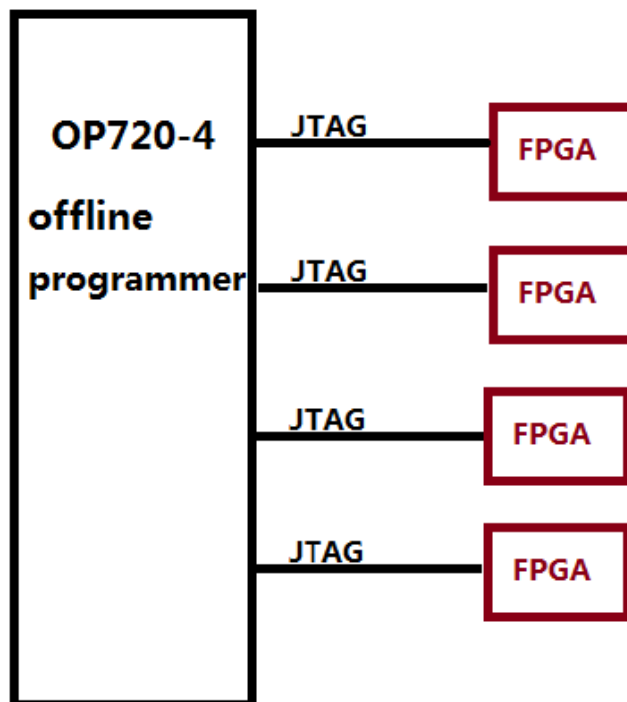


2.2.5 4 つの FPGA デバイスの同時プログラム

図 2-7 プログラマの外観説明図



図 2-8 プログラマと SocketBoard の接続説明図



注記：

4 つの FPGA は同じモデルでなければなりません。

4 つの JTAG プログラミングインターフェースは、TCK、TDI、および TMS 信号ラインを共有しています。プログラマがコマンドを送信すると、4 つの FPGA が応答し、同時にプログラムできます。4 つの FPGA デバイスを同時にプログラムする操作手順は次のとおりです。

1. プログラマを起動します (USB 電源または 5V 電源をサポート)；
2. 4 つの FPGA をプログラマに接続します。
3. プログラムキーを押すと、デバイスの検出が開始し、デバイスの検出後に対応する ID CODE が表示されます。プログラミングが正常に完了すると、対応するインジケータが緑色になります。

注記：

このモードでは、 n ($n \leq 4$) FPGA を接続してプログラムできます。1~4 のプログラミングインターフェースはオプションで選択できます。

2.2.6 1 つの FPGA デバイスを自動的にプログラム

自動プログラミングモードでは、プログラマは新しい FPGA を自動的に検出できます。新しい FPGA が接続が検出された場合、自動的にプログラムされます。現在、自動プログラミングは 1 つの FPGA のみをサポートします。自動プログラミングをサポートするのはプログラミングインターフェース 1 のみです。1 つの FPGA を自動的にプログラムする操作手順は

次のとおりです。

1. プログラマを起動します (USB 電源または 5V 電源をサポート) ;
2. プログラムキーを 5 秒間押すと、「**AUTO-PRO-MODE**」が表示され、プログラマは自動プログラミングモードに入ります。
3. 1つの **FPGA** をプログラミングインターフェース 1 に接続します。
4. デバイスの検出が開始し、デバイスの検出後に対応する **ID CODE** が表示されます。プログラミングが正常に完了すると、対応するインジケータが緑色になります。
5. **FPGA** をインターフェース 1 から切断し、新しい **FPGA** に再度接続します。プログラマは、ストリームファイルを新しい **FPGA** デバイスに自動的にプログラムするため、プログラミングキーを押す必要はありません。

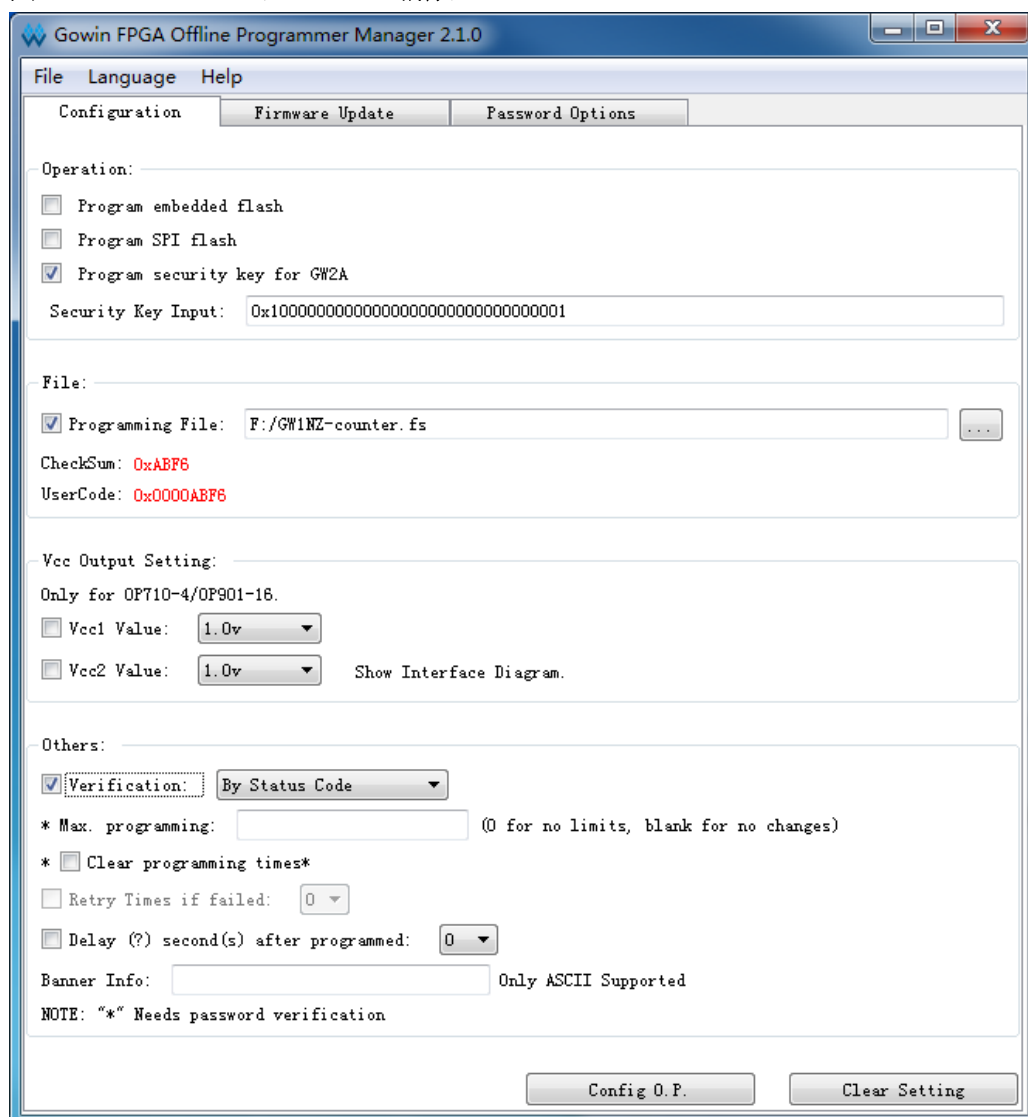
注記：

自動検出は、プログラマに接続されるデバイスがあるかどうかを検出するために使用されます。デバイスが接続されている場合、自動的にプログラムされます。そうでない場合、プログラマは新しいデバイスの検出と待機を続けます。

2.2.7 キーのプログラミング (GW2A)

キーをプログラムする場合、単一インターフェース (最初のインターフェース) を介したプログラミングのみがサポートされます。

図 2-9 キーのプログラミングの構成



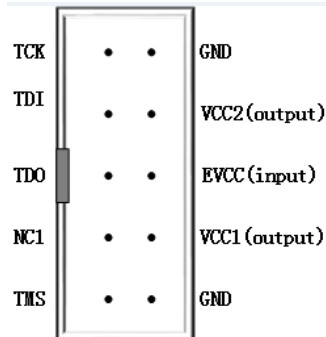
手順：

1. 「Program security key for GW2A」をチェックしてセキュリティキーを入力します。
2. 「Config O.P.」をクリックします。
3. デバイスを再起動します。
4. プログラムされる fpga を最初のインターフェースに接続します。
5. 「プログラム (赤いボタン)」を押してプログラムします。プログラミングが完了した後、再プログラムすることはできません。

2.3 プログラミングインターフェースのダイアグラムおよび電圧構成の説明

2.3.1 プログラミングインターフェースのダイアグラム

図 2-10 プログラミングインターフェースのダイアグラム

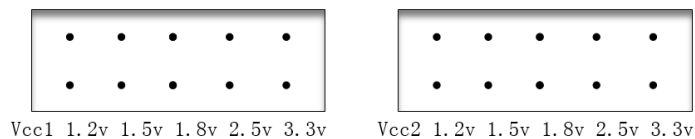


注記：

- 3.3V は FPGA デバイスに出力する電圧です。
- EVCC は入力電圧で、この電圧は FPGA チップの VCCIO 電圧です。
- VCC1/2 は構成可能な出力電圧です。

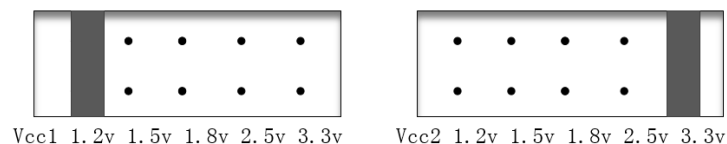
2.3.2 電圧の構成

図 2-11 Vcc1 と Vcc2 の構成



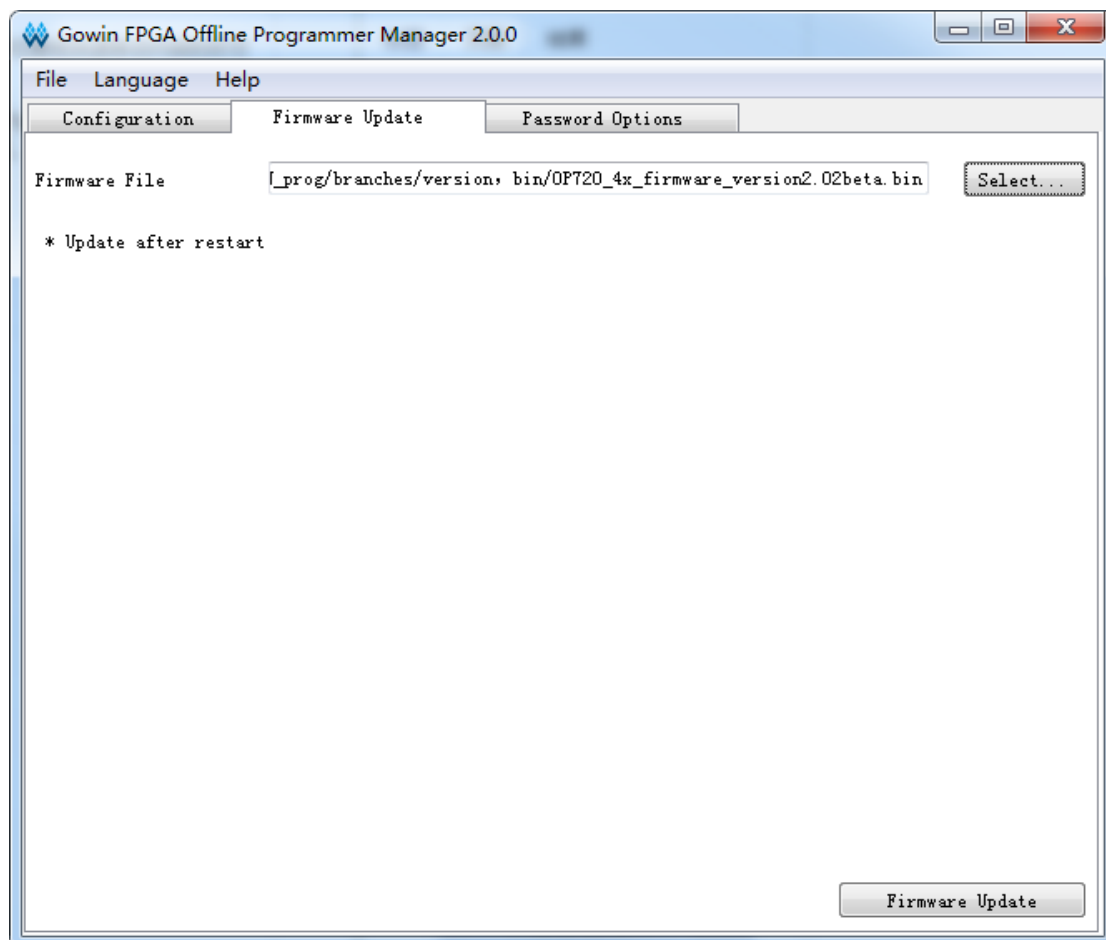
プログラマでは、ジャンパーキャップを使用して出力電圧を設定できます。ジャンパーキャップを使用した場合の出力電圧は 1.0V です。ジャンパーキャップを使用すると、出力電圧を 1.2V、1.5V、1.8V、2.5V、または 3.3V に構成できます。図 2-12 に示すように、Vcc1 のジャンパーキャップは 1.2V の位置に挿入され、Vcc2 のジャンパーキャップは 3.3V の位置に挿入されています（つまり、Vcc1 は 1.2V に設定され、Vcc2 は 3.3V に設定されています）。挿入後、プログラマを再起動します。

図 2-12 Vcc1、Vcc2 構成完了



2.4 FPGA オフラインプログラマのファームウェアアップグレードの説明

図 2-13 ファームウェアアップグレード



ファームウェアアップグレードの手順は次のとおりです。

1. USB ケーブルを使用してプログラマを PC に接続します。
2. アップグレードするファームウェアを選択します。例：
OP720_4x_firmware_version2.3beta.bin。
3. 「Firmware Update」をクリックし、プロンプトボックスにしたがってプログラマを再起動してアップグレードを完了します。

注記：

最新の機能を使用できるように、ファームウェアのアップグレードは必要です。

最新のファームウェアのアドレス：

https://www.gowinsemi.com/ja/support/devkits_detail/7/; 表 2-1 に示すように、オフラインプログラマと一致するファームウェアをダウンロードしてください。

表 2-1 ファームウェアおよび対応するプログラマモデル

ファームウェア名	対応するプログラマモデル
OP710_4x_firmware_version1.9x.bin	OP710-4 (青いシェル)
OP720_4x_firmware_version2.0x.bin	OP720-4 (黒いシェル)
OP901_16x_firmware_version2.0x.bin	OP901-16

2.5 ご注意

- ファームウェアのアップグレード時に一致しないファームウェアが使用され、プログラマが異常になった場合は、次の手順に従って修復します。
 - プログラマの電源を切ります。
 - 「プログラム (赤いボタン)」を押し続けて起動します。そしてインジケータは赤になります
 - 正しいファームウェアを選択して、再度アップグレードします。
- 複数のデバイスが同時にプログラムされる場合、同じシリーズ(例えば、複数の GW1N-1 デバイス)のデバイスのみがサポートされます。
- オフラインプログラマでデータストリームファイルを構成し、画面のプロンプト「現在、GW1N (R) -x をサポート」に従ってプログラムする FPGA を選択して、FPGA への他の損傷を回避します。

2.6 主要特性

- 電源
 - 動作電圧 : DC5V ± 10%
 - 出力 : 0.75W
 - 出力電圧 : 構成可能
- メモリ
 - 内部メモリ : 8MByte
- プログラミング基準時間

表 2-2 プログラミング基準時間

サポートされるデバイス	プログラミング所要時間(ms)
GW1N-1	5312
GW1N-2	5312
GW1N(R)-4	5312
GW1N(R)-9	6278
GW1NZ	4600
GW1NS-2	4500

注記 :

- JTAG モードでは FPGA のオンチップ Flash にプログラムされます。
- プログラミング所要時間は、オンチップ Flash 消去の所要時間とデータストリームファイルを FPGA のオンチップ Flash にプログラムする所要時間の合計です。1 つの

FPGA のプログラミングと 4 つの FPGA のプログラミングの所要時間は同じです。
 現在サポートされるデバイス : GW1N(R)-1, GW1N(R)-2, GW1N(R)-4, GW1N(R)-4B, GW1N(R)-6, GW1N(R)-9, GW1NZ, GW1N1S。出力電圧の Vcc1 と Vcc2 は 1.0V、1.2V、1.5V、1.8V、2.5V、または 3.3V に構成可能です。

2.7 仕様とパラメータ

- 動作環境 : 0~60°C
- フレームサイズ : 120mm*106mm*26mm
- ディスプレイ : 解像度 (128*160)、サイズ (32mm*38mm)
- 本体正味重量 : 350g

2.8 エラーコードとトラブルシューティング

プログラミングが成功すると、次のプロンプトが表示されます : STA :0x1f020 または STA :0x3f020。デバイスが異常な場合は、エラーコードが報告されます。エラーコードに対応するエラーメッセージはに示すとおりです。

表 2-3 エラーコードに対応するエラーメッセージ

エラーコード	エラーメッセージ	トラブルシューティング
E01	POR エラー	-
E02	GoWin VLD エラー	-
E03	デバイスエラー	アクセスデバイスがデータストリームファイルと一致するかどうかを確認します
E04	アクセスデバイスなし	デバイスが接続されているかどうか、デバイスに電源が入っているかどうかを確認します
E05	データストリームファイルのオープンに失敗しました	プログラマにデータストリームファイルを再構成します
E06	プログラミングに失敗しました	再プログラミングし、3 回再試行します。
E07	プログラミングが完了し、デバイスが切断されました	JTAG 多重化によるリードバック障害

