



Gowin 10G Ethernet MAC IP ユーザーガイド

IPUG1084-1.1J, 2026-03-09

著作権について(2026)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN高云、**GOWIN**、、**GOWINSEMI**、**GOWIN**、Gowin、**高云**、晨熙、小蜜蜂、LittleBee、**Aroa-V**、GowinPnR、及びGoBridgeは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、**GOWINSEMI Terms and Conditions of Sale**(**GOWINSEMI** 取引条件)に規定されている内容を除き、(明示的か又は黙示的かに拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ(不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2024/02/02	1.0J	初版。
2026/03/09	1.1J	● CRC 処理のフレームワークを最適化。 ● FCS Forward 機能を GUI で設定するように更新。

目次

図一覧.....	ii
表一覧.....	iii
1 本マニュアルについて.....	1
1.1 マニュアルの内容.....	1
1.2 関連ドキュメント.....	1
1.3 用語、略語.....	1
1.4 テクニカル・サポートとフィードバック.....	2
2 概要.....	3
2.1 特徴及び性能.....	3
2.2 主な特徴.....	3
2.3 動作周波数.....	4
2.4 リソース使用量.....	4
3 機能の説明.....	5
3.1 構造.....	5
3.2 機能およびインターフェースの説明.....	6
3.2.1 リセット.....	6
3.2.2 XGMII インターフェース.....	6
3.2.3 機能の構成.....	6
3.2.4 イーサネットデータ.....	7
3.2.5 推奨される接続.....	9
4 ポート一覧.....	12
5 パラメータの構成.....	17
6 GUI での構成.....	18
7 リファレンス・デザイン.....	20

図一覧

図 3-1 Gowin 10G Ethernet MAC IP の構造.....	5
図 3-2 受信 FCS Forward 機能を無効にした場合の受信タイミング図.....	8
図 3-3 受信 FCS Forward 機能を有効にした場合の受信タイミング図.....	8
図 3-4 送信 FCS Forward 機能を無効にした場合の送信タイミング図.....	9
図 3-5 送信 FCS Forward 機能を有効にした場合の送信タイミング図.....	9
図 3-6 SDR モードでの接続.....	10
図 3-7 DDR モードでの接続.....	11
図 4-1 Gowin 10G Ethernet MAC IP のポート図.....	12
図 6-1 IP Core Generator.....	18
図 6-2 Gowin 10G Ethernet MAC IP の構成画面.....	19

表一覧

表 1-1 用語、略語.....	1
表 2-1 Gowin 10G Ethernet MAC IP.....	3
表 2-2 リソース使用量.....	4
表 4-1 Gowin 10G Ethernet MAC IP のポート一覧.....	12
表 5-1 Gowin 10G Ethernet MAC IP の静的パラメータ.....	17

1 本マニュアルについて

1.1 マニュアルの内容

本マニュアルは、ユーザーが Gowin 10G Ethernet MAC IP を使いこなせるよう、その概要、機能、GUI での構成、およびリファレンス・デザインなどについて説明します。本マニュアルに記載のソフトウェア GUI のスクリーンショットは、Gowin ソフトウェア 1.9.12.02 (64-bit) の場合のものです。ソフトウェアのアップデートにより、一部の内容が変更される場合があります。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW5AT シリーズ FPGA 製品データシート([DS981](#))
- GW5A シリーズ FPGA 製品データシート([DS1103](#))
- GW5AST シリーズ FPGA 製品データシート([DS1104](#))
- GW5AR シリーズ FPGA 製品データシート([DS1108](#))
- GW5AST シリーズ FPGA 製品データシート([DS1104](#))
- GW5AS シリーズ FPGA 製品データシート([DS1105](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
DDR	Double Data Rate	ダブル・データ・レート
IFG	Inter-Frame Gap	フレーム間隔

用語、略語	正式名称	意味
IP	Intellectual Property	設計資産
LUT	Look-up Table	ルックアップテーブル
MAC	Media Access Control	メディア・アクセス・制御
SDR	Single Data Rate	シングル・データ・レート

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

このマニュアルは、IEEE802.3 プロトコルの 10G Ethernet MAC 層の機能を実装する Gowin 10G Ethernet MAC IP について説明します。Gowin 10G Ethernet MAC IP は、10G Ethernet MAC を必要とするデバイスに統合可能な汎用アクセスインターフェースをユーザーに提供します。これは通常、通信アプリケーションに使用できます。

表 2-1 Gowin 10G Ethernet MAC IP

Gowin 10G Ethernet MAC IP	
ロジックリソース	表 2-2 参照
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンス・デザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis
統合開発環境	Gowin ソフトウェア(V1.9.9.01 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[ホームページ](#)で確認できます。

2.1 特徴及び性能

2.2 主な特徴

- 32 ビットおよび 64 ビット XGMII インターフェースをサポート
- IEEE 802.3 第 46 条に準拠
- 10G のレートをサポート
- 全二重をサポート
- CRC を自動的に追加および検証するかどうかはオプション

- padding(充填)機能をサポート
- イーサネットフレーム・エラーの統計をサポート
- IFG を構成可能
- Jumbo モードをサポート

2.3 動作周波数

Gowin 10G Ethernet MAC IP の動作周波数は 156.25MHz です。

2.4 リソース使用量

Gowin 10G Ethernet MAC IP は、Verilog で実装され、そのパフォーマンスとリソース使用量は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。表 2-2 にリソース使用量を示します。他のデバイスでのリソース使用量については、その最新情報を参照してください。

表 2-2 リソース使用量

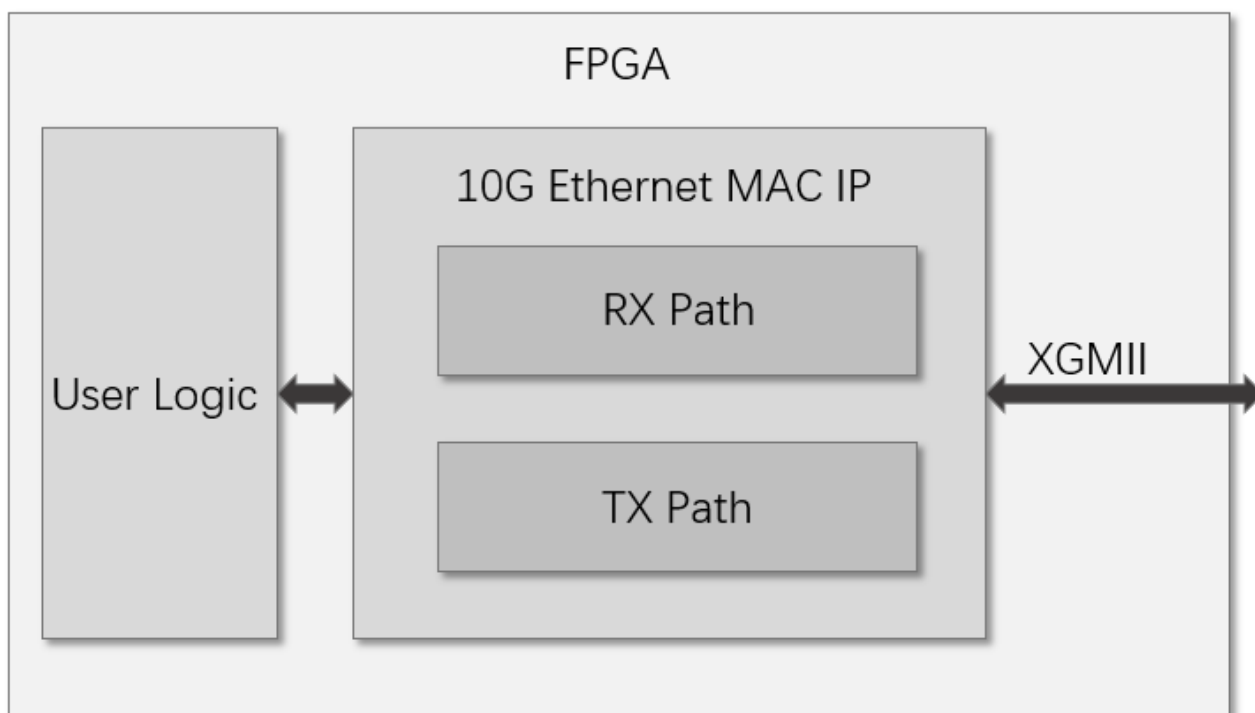
TX FCS Forward	RX FCS Forward	LUTs	Registers	製品シリーズ	スピードグレード
Disable	Disable	3007	3630	GW5AST-138	C2
Disable	Enable	3015	3620		
Enable	Disable	1922	2877		
Enable	Enable	1896	2867		

3 機能の説明

3.1 構造

Gowin 10G Ethernet MAC IP は、主に RX Path モジュールと TX Path モジュールで構成されています(図 3-1)。

図 3-1 Gowin 10G Ethernet MAC IP の構造



- RX Path モジュールは、XGMII データ形式からユーザーデータ形式への変換を実現し、CRC、padding、フレーム統計などの機能を実装します。
- TX Path モジュールは、ユーザーデータ形式から XGMII データ形式への変換を実現し、CRC、IFG の構成、フレームの統計、エラーの表示などの機能を実装します。

3.2 機能およびインターフェースの説明

3.2.1 リセット

この IP は、受信方向と送信方向の別々の非同期リセットをサポートします。リセット信号を表 4-1 に示します。

3.2.2 XGMII インターフェース

IP は 2 つの XGMII インターフェース・モード(SDR モードと DDR モード)をサポートします。

SDR の動作モード

構成画面の **Interface** オプションで SDR が選択すると、IP は SDR モードで動作します。このモードでは、シングル・データ・レート形式が採用されます。IP が FPGA の内部 XGMII インターフェース (10G Serial Ethernet IP など) に接続する必要がある場合、このモードを選択する必要があります。SDR モードの信号を表 4-1 に示します。

DDR の動作モード

構成画面の **Interface** オプションで DDR が選択すると、IP は DDR モードで動作します。このモードでは、IEEE802.3 第 46 条で定義されたダブル・データ・レート形式が採用されます。FPGA を外部の XGMII インターフェース対応デバイスに接続する必要がある場合は、このモードを選択する必要があります。DDR モードの信号を表 4-1 に示します。

3.2.3 機能の構成

IP は、さまざまな機能の構成をサポートしています。

受信 FCS Forward

ユーザーが受信 FCS Forward 機能を無効にした場合、FCS フィールドはユーザー側に出力されません。IP は自動的に FCS フィールドを検証し、その検証結果を `rx_statistics_vector` の対応するフィールドに出力します。ユーザーが受信 FCS Forward 機能を有効にした場合、FCS フィールドはユーザー側に出力されます。この場合、IP は依然として自動的に FCS フィールドを検証し、その検証結果を `rx_statistics_vector` の対応するフィールドに出力します。

送信 FCS Forward

ユーザーが送信 FCS Forward 機能を無効にした場合、ユーザーは FCS フィールドを計算して送信する必要はありません。IP は自動的に FCS フィールドを計算してその結果をイーサネットフレームに自動的に追加します。ユーザーが送信 FCS Forward 機能を有効にした場合、ユーザーは FCS フィールドを計算し、それをユーザー側から IP に送信する必要があります。

受信 Jumbo

IP は受信 Jumbo 機能をサポートしています。ユーザーが Jumbo 機能を無効にした場合、IP は 64~1518 バイト(非 VLAN フレーム)または 64~1522 バイト(VLAN フレーム)のイーサネットフレーム長が正しいと判断します。受信したイーサネットフレームが上記の範囲内にない場合、`rx_mac_error` はフレームにエラーがあることを示し、`rx_statistics_vector` の RX Length Error は 1 になります。ユーザーが Jumbo 機能を有効にした場合、受信したイーサネットフレームが 64 バイト未満のときにのみ、IP はエラーと判断します。

Link Fault 送信の構成

ユーザーは、IP の XGMII インターフェースが Link Fault フレームを受信した場合に、XGMII がプロトコルに従って対応する Link Fault フレームを送信するかどうかを構成できます。

ユーザーが Link Fault フレームの送信を有効にした場合、XGMII は次のルールに従ってデータを送信します。IP XGMII インターフェースが Local Fault フレームを受信したとき、その XGMII インターフェースは Remote Fault フレームを送信します。IP XGMII インターフェースが Remote Fault フレームを受信したとき、その XGMII インターフェースは Idle フレームを送信します。IP XGMII インターフェースが Fault フレームを受信しないとき、その XGMII インターフェースはユーザーデータを送信します。

ユーザーが Link Fault フレームの送信を無効にした場合、その XGMII インターフェースは、IP XGMII インターフェースが Link Fault フレームを受信したかどうかに関係なく、ユーザーデータを送信します。

送信際のフレーム間ギャップの構成

ユーザーは、XGMII データを送信する際の最小フレーム間ギャップを構成できます。最小フレーム間ギャップは、12 バイトから 60 バイトまで 4 バイト単位で構成できます。

構成インターフェース

ユーザーは、構成インターフェースを通じて上記の機能を構成できます。構成インターフェースについては、表 4-1 を参照してください。

3.2.4 イーサネットデータ

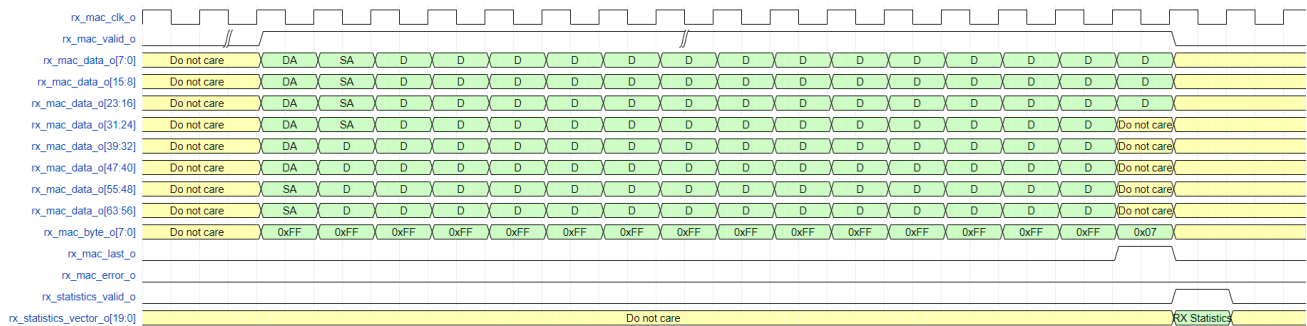
受信データ

ユーザーは、IP が提供するユーザー側インターフェースを介して Ethernet データを受信でき、IP は XGMII 形式のデータをユーザー側 Ethernet データに変換します。

受信 FCS Forward 機能を無効にした場合の受信タイミングを図 3-2 に示します。`rx_mac_valid_o` が 0 から 1 になることは、ユーザーがデータの受信を開始する必要があることを示します。ユーザーは、`rx_mac_valid_o` および `rx_mac_byte_o` に基づいて、`rx_mac_data_o` のどのバイトが有効であるかを判断する必要があります。このモードで

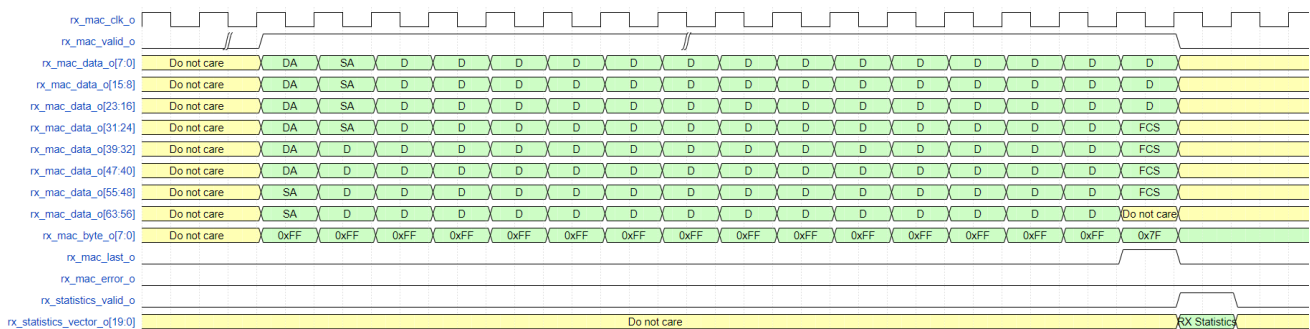
は、データフィールドのみがユーザー側に転送され、FCS フィールドはユーザー側に転送されません。rx_mac_last_o が 1 であることは、イーサネットデータ受信の最後のクロックサイクルを示します。この際、ユーザーは、rx_mac_byte_o に基づいて最後のクロックサイクルの有効なバイトを判断する必要があります。受信 Ethernet データにエラーがある場合、rx_mac_error_o と rx_mac_last_o が同時に High になります。受信データの統計は、rx_statistics_vector_o を通じて確認できます。rx_statistics_vector_o は、受信データの状態を示します。これは、rx_statistics_valid_o が 1 の場合に有効です。

図 3-2 受信 FCS Forward 機能を無効にした場合の受信タイミング図



受信 FCS Forward 機能を有効にした場合の受信タイミングを図 3-3 に示します。最後のクロックサイクルのデータを受信する時、IP は FCS フィールドを提供し、rx_mac_byte_o は FCS フィールドの存在を示すことに注意してください。イーサネットデータを受信するためのユーザー側インターフェースの説明を表 4-1 に示します。

図 3-3 受信 FCS Forward 機能を有効にした場合の受信タイミング図



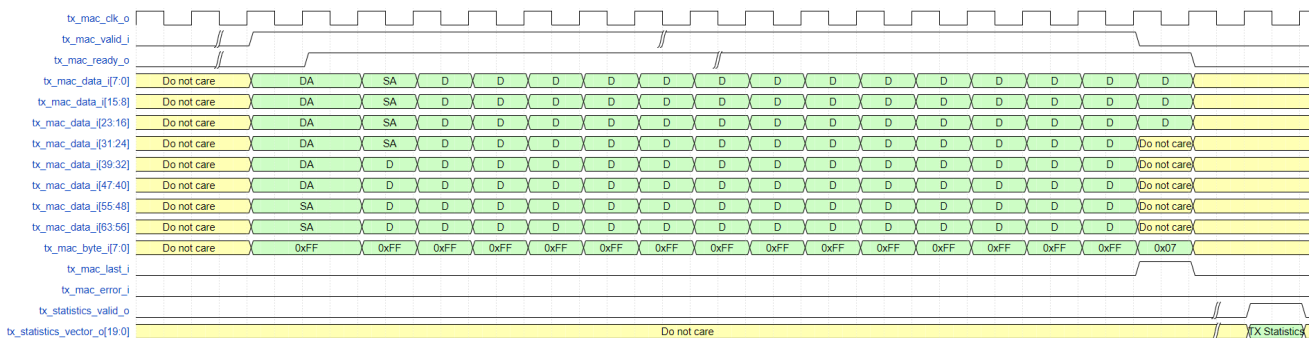
送信データ

ユーザーは、IP が提供するユーザー側インターフェースを介して Ethernet データを送信でき、IP はユーザー側 Ethernet データを XGMII 形式のデータに変換します。

送信 FCS Forward 機能を無効にした場合の送信タイミングを図 3-4 に示します。ユーザーが tx_mac_valid_i を High にプルアップすることは、ユーザーがデータの送信を開始することを示します。ユーザーは、tx_mac_ready_o に従ってデータ tx_mac_data_i を継続的に更新して送信する必要があります。このモードでは、ユーザーはデータを送信するだけでなく、FCS フィールドを送信する必要はありません。IP は FCS を自動的に計算し、最後のデータを送信した後に FCS フィールドを自動的に追加します。ユーザーが最後のデータを

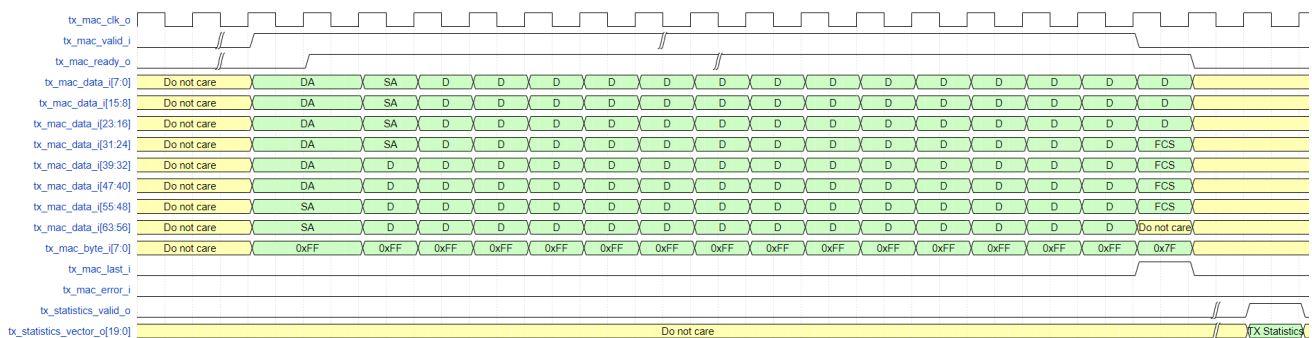
送信する際、**tx_mac_last_i** を 1 クロックサイクル分 High にプルアップすることにより、このクロックサイクルのデータが送信する必要がある最後のデータであることを示す必要があります。**tx_mac_last_i** を High にプルアップする際、ユーザーは最後のデータのどのバイトを送信する必要があるかを **tx_mac_byte_i** で指定する必要があります。データ送信にユーザーが **Transmit error propagation** を送信する必要がある場合、データの対応する位置で **tx_mac_error_i** を 1 クロックサイクル分 High にプルアップする必要があります。このとき、IP は対応する位置で **Transmit error propagation** を送信します。送信データの統計は、**tx_statistics_vector_o** を通じて確認できます。**tx_statistics_vector_o** 各は、送信データの状態を示します。これは、**tx_statistics_valid_o** が 1 の場合に有効です。

図 3-4 送信 FCS Forward 機能を無効にした場合の送信タイミング図



送信 FCS Forward 機能を無効にした場合の送信タイミングを図 3-5 に示します。最後のクロックサイクルのデータを送信する時、ユーザーは FCS フィールドを送信する必要があります。**tx_mac_byte_i** は FCS フィールドの存在を示します。イーサネットデータを送信するためのユーザー側インターフェースの説明を表 4-1 に示します。

図 3-5 送信 FCS Forward 機能を有効にした場合の送信タイミング図



3.2.5 推奨される接続

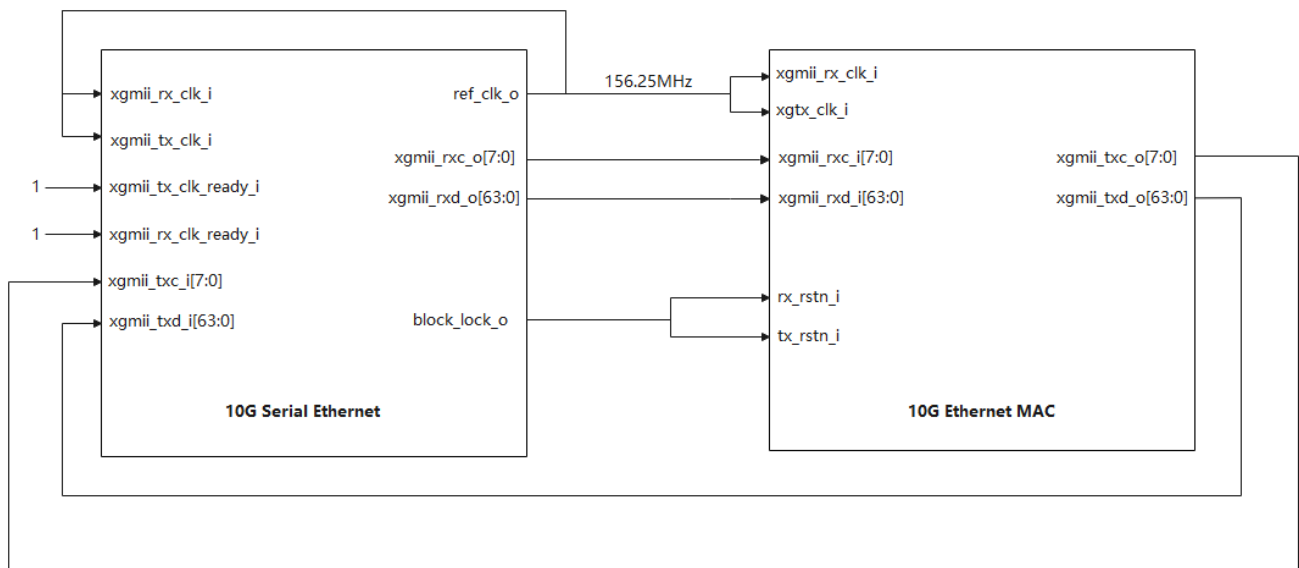
SDR の動作モード

Gowin 10G Serial Ethernet IP との接続を例に説明します。図 3-6 に示すように、10G Ethernet MAC IP は SDR モードとして構成されています。2 つの IP 間の接続は次のとおりです。

1. 2 つの IP の XGMII インターフェースは相互に接続されています。

2. 10G Serial Ethernet IP `ref_clk_o` によって出力される 156.25MHz クロックは、XGMII 受送信クロックとして使用され、10G Serial Ethernet IP の `xgmii_rx_clk_i` と `xgmii_tx_clk_i` および 10G Ethernet MAC IP の `xgmii_rx_clk_i` と `xgtx_clk_i` にそれぞれ接続されます。この接続方法により、2 つの IP の XGMII 受送信クロックが同じ周波数と位相であることが保証されます。
3. 10G Serial Ethernet IP の `block_lock_o` は、10G Ethernet MAC IP の `rx_rstn_i` および `tx_rstn_i` に接続されます。この接続により、10G Serial Ethernet IP block が同期された後に 10G Ethernet MAC IP の受送信方向のリセットが解放されることが保証されます。
4. 10G Serial Ethernet IP のクロック・ソリューションについては、『Gowin 10G Serial Ethernet IP ユーザーガイド([IPUG1178](#))』を参照してください。

図 3-6 SDR モードでの接続

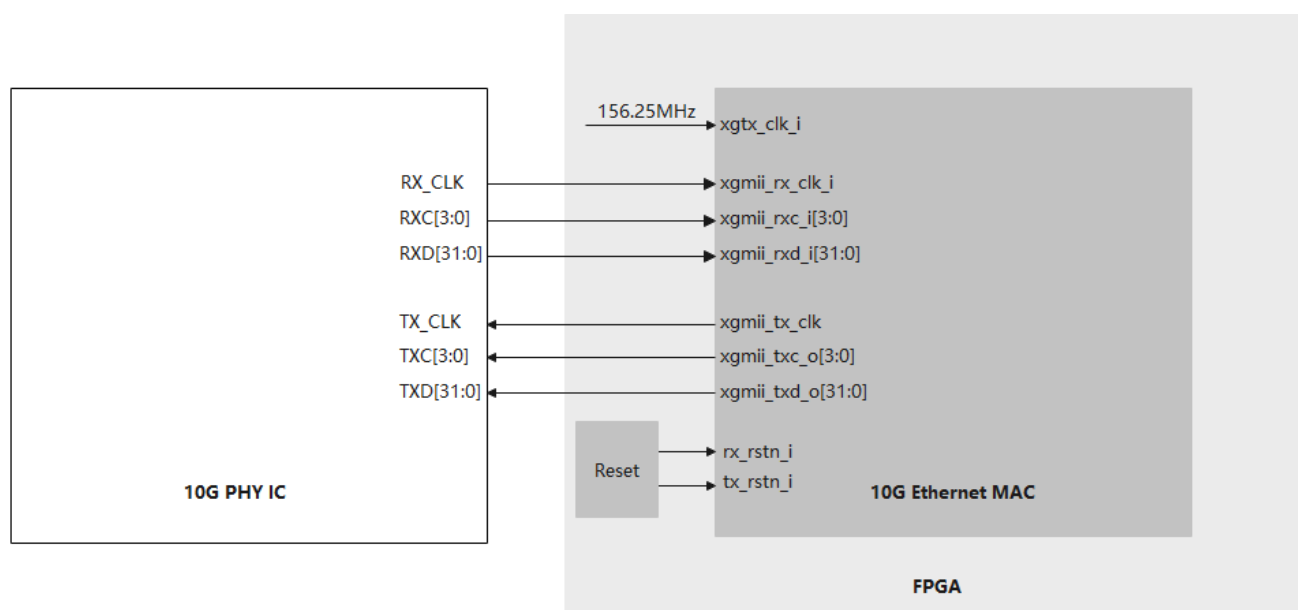


DDR の動作モード

PHY IC との接続を例に説明します。図 3-7 に示すように、10G Ethernet MAC IP は DDR モードとして構成されています。PHY IC と IP 間の接続は次のとおりです。

1. PHY IC の XGMII インターフェースは IP の XGMII インターフェースに接続されている。
2. IP の `xgtx_clk_i` には 156.25MHz のクロックが入力されます。
3. IP の `rx_rstn_i` はユーザーにより制御され、`xgmii_rx_clk_i` が安定したときに解放できます。
4. IP の `tx_rstn_i` はユーザーにより制御され、`xgtx_clk_i` が安定したときに解放できます。

図 3-7 DDR モードでの接続



4 ポート一覧

Gowin 10G Ethernet MAC IP のポート図を [図 4-1](#) に示します。ポートの説明は [表 4-1](#) に示すとおりです。

図 4-1 Gowin 10G Ethernet MAC IP のポート図

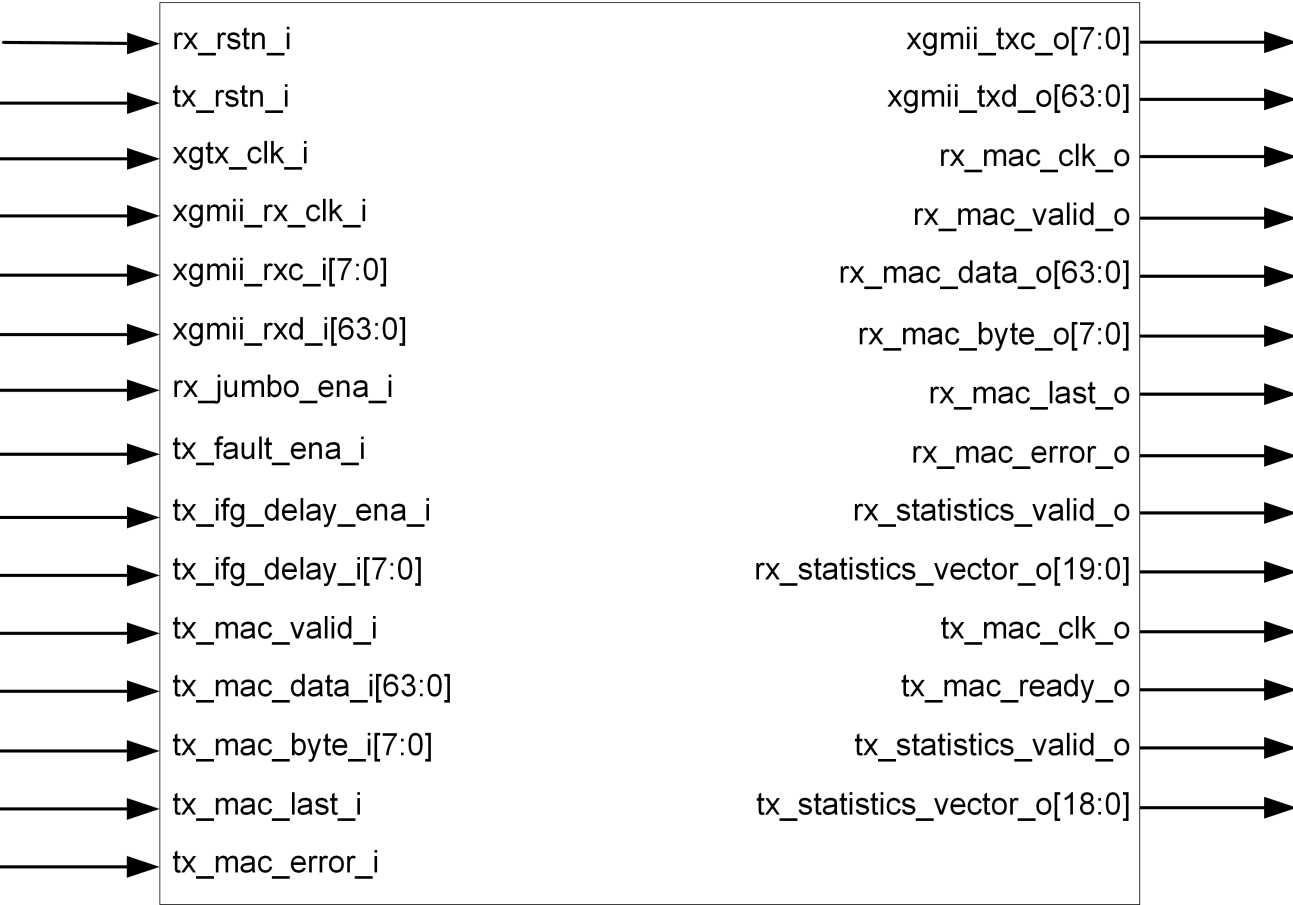


表 4-1 Gowin 10G Ethernet MAC IP のポート一覧

信号	方向	幅(ビット)	説明
Reset			

信号	方向	幅(ビット)	説明
rx_rstn_i	入力	1	受信方向の非同期リセット信号、アクティブ Low
tx_rstn_i	入力	1	送信方向の非同期リセット信号、アクティブ Low
XGMII Interface-SDR Mode			
xgtx_clk_i	入力	1	XGMII の送信クロック。周波数は 156.25MHz
xgmii_txc_o	出力	8	XGMII の送信 TXC。xgtx_clk_i と同期します
xgmii_txd_o	出力	64	XGMII の送信 TXD。xgtx_clk_i と同期します
xgmii_rx_clk_i	入力	1	XGMII の受信 RX_CLK。その周波数は 156.25MHz
xgmii_rxc_i	入力	8	XGMII の受信 RXC。xgmii_rx_clk_i と同期します
xgmii_rxd_i	入力	64	XGMII の受信 RXD。xgmii_rx_clk_i と同期します
XGMII Interface-DDR Mode			
xgtx_clk_i	入力	1	XGMII の送信リファレンス・クロック。その周波数は 156.25MHz
xgmii_tx_clk_o	出力	1	XGMII の送信 TX_CLK
xgmii_txc_o	出力	4	XGMII の送信 TXC
xgmii_txd_o	出力	32	XGMII の送信 TXD
xgmii_rx_clk_i	入力	1	XGMII の受信 RX_CLK
xgmii_rxc_i	入力	4	XGMII の受信 RXC
xgmii_rxd_i	入力	32	XGMII の受信 RXD
Configuration Interface			
rx_jumbo_ena_i	入力	1	受信 Jumbo : 1 : 受信 Jumbo を有効にします 0 : 受信 Jumbo を無効にします
tx_fault_ena_i	入力	1	Link Fault の送信 : 1 : Link Fault の送信を有効にします 0 : Link Fault の送信を無効にします
tx_ifg_delay_ena_i	入力	1	送信の最小 IFG の構成 : 1 : 最小 IFG の構成を有効にします 0 : 最小 IFG の構成を無効にします。最小 IFG はデフォルトで 12 バイト
tx_ifg_delay_i	入力	8	送信の最小 IFG : tx_ifg_delay_ena_i が 1 の場合、送信の最小 IFG は tx_ifg_delay_i により決定されます。tx_ifg_delay_i が 3 未満の場合、最小 IFG は 12 であり、tx_ifg_delay_i が 3 以上の場合、最小 IFG はユーザーが設定した値*4 バイトになります。

信号	方向	幅(ビット)	説明
tx_ifg_delay_i	入力	8	tx_ifg_delay_ena_i が 0 の場合、この設定は無効です。
User Interface			
rx_mac_clk_o	出力	1	ユーザー側の受信クロック。その周波数は 156.25MHz
rx_mac_valid_o	出力	1	ユーザー側の受信イネーブル。rx_mac_clk_o に同期します
rx_mac_data_o	出力	64	ユーザー側の受信データ。rx_mac_clk_o に同期します
rx_mac_byte_o	出力	8	ユーザー側の受信データの有効バイトを示す信号。各ビットは rx_mac_data_o の 1 バイトの有効性を示します。 rx_mac_clk_o に同期します。 0 : 無効 1 : 有効 [0] : rx_mac_data_o[7:0]を示します [1] : rx_mac_data_o[15:8]を示します [2] : rx_mac_data_o[23:16]を示します [3] : rx_mac_data_o[31:24]を示します [4] : rx_mac_data_o[39:32]を示します [5] : rx_mac_data_o[47:40]を示します [6] : rx_mac_data_o[55:48]を示します [7] : rx_mac_data_o[63:56]を示します
rx_mac_last_o	出力	1	ユーザー側の最後受信データを示す信号。rx_mac_clk_o に同期します
rx_mac_error_o	出力	1	ユーザー側の受信エラーを示す信号。x_mac_clk_o に同期します
rx_statistics_valid_o	出力	1	ユーザー側の受信統計の有効性を示す信号。 rx_mac_clk_o に同期します
rx_statistics_vector_o	出力	20	ユーザー側の受信統計情報。rx_mac_clk_o に同期します [15:0] : FCS フィールドを含む受信データの長さ [16] : 受信データ長さエラー 0 : 正しい 1 : エラー [17] : データ受信時の Receive error コードの受信 0 : Receive error は受信されていません 1 : Receive error は受信されています [18] : 受信データ CRC チェックエラー 0 : CRC チェックエラーなし 1 : CRC チェックエラーあり [19] : データ受信時の control characters の受信 0 : control characters は受信されていません 1 : control characters は受信されています

信号	方向	幅(ビット)	説明
tx_mac_clk_o	出力	1	ユーザー側の送信クロック。その周波数は156.25MHz(xgtx_clk_i と同じ)
tx_mac_valid_i	入力	1	ユーザー側の送信イネーブル。tx_mac_clk_o に同期します
tx_mac_ready_o	出力	1	ユーザー側の送信ハンドシェイク信号。1 は、tx_mac_data_i が受信されたことを示します。tx_mac_clk_o に同期します
tx_mac_data_i	入力	64	ユーザー側の送信データ。tx_mac_clk_o に同期します
tx_mac_byte_i	入力	8	ユーザー側の送信データの有効バイトを示す信号。各ビットは tx_mac_data_i の 1 バイトの有効性を示します。tx_mac_clk_o に同期します。 0 : 無効 1 : 有効 [0] : tx_mac_data_i[7:0]を示します [1] : tx_mac_data_i[15:8]を示します [2] : tx_mac_data_i[23:16]を示します [3] : tx_mac_data_i[31:24]を示します [4] : tx_mac_data_i[39:32]を示します [5] : tx_mac_data_i[47:40]を示します [6] : tx_mac_data_i[55:48]を示します [7] : tx_mac_data_i[63:56]を示します
tx_mac_last_i	入力	1	ユーザー側の最後送信データを示す信号。tx_mac_clk_o に同期します
tx_mac_error_i	入力	1	ユーザー側の Transmit error propagation 送信イネーブル。tx_mac_clk_o に同期します
tx_statistics_valid_o	出力	1	ユーザー側の送信統計の有効性を示す信号。tx_mac_clk_o に同期します
tx_statistics_vector_o	出力	19	ユーザー側の送信統計情報。tx_mac_clk_o に同期します [15:0] : FCS フィールドを含む送信データの長さ [16] : このフレームデータの送信時に Remote Fault による Idle コードが送信されることは、このフレームデータが正常に送信されなかったことを示します。 0 : 正常に送信されました 1 : 送信に失敗しました [17] : このフレームデータの送信時に Local Fault による Remote Fault コードが送信されることは、このフレームデータが正常に送信されなかったことを示します。 0 : 正常に送信されました 1 : 送信に失敗しました [18] : データ送信時の Transmit error propagation コードの送信

信号	方向	幅(ビット)	説明
tx_statistics_vector_o	出力	19	0 : Transmit error propagation は送信されていません 1 : Transmit error propagation は送信されています

5 パラメータの構成

ユーザーは、設計要件に従って Gowin 10G Ethernet MAC IP のさまざまな静的パラメータとタイミンパラメータを構成する必要があります(表 5-1)。

表 5-1 Gowin 10G Ethernet MAC IP の静的パラメータ

名称	説明	オプション
Interface	インターフェースモード	SDR/DDR SDR : XGMII データはシングル・データ・レート形式です DDR : XGMII データはダブル・データ・レート形式です
Enable TX FCS Forward	送信 FCS Forward 機能のイネーブル	チェックする/チェックしない
Enable RX FCS Forward	受信 FCS Forward 機能のイネーブル	チェックする/チェックしない

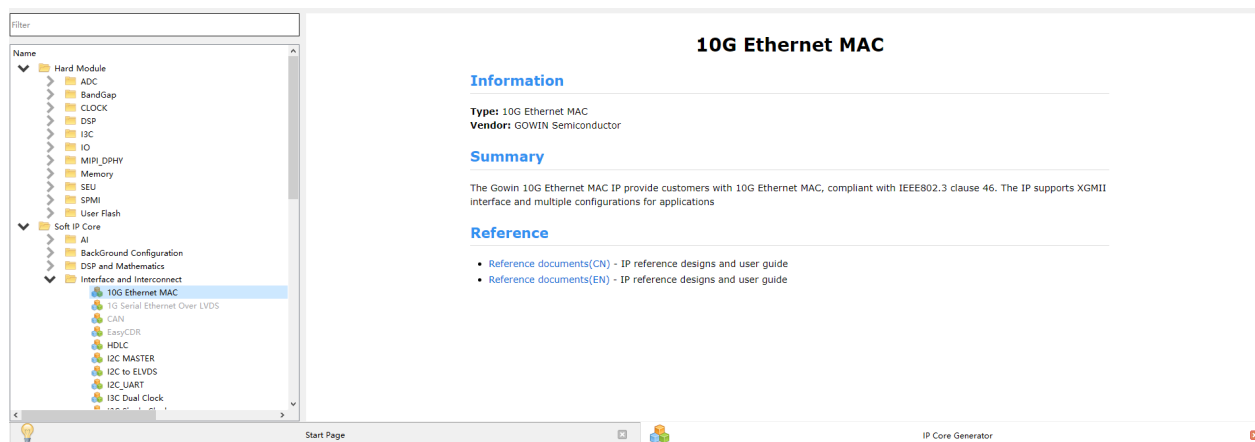
6 GUI での構成

ユーザーは、IDE の IP Core Generator を使用して Gowin 10G Ethernet MAC IP を呼び出しおよび構成することができます。本章では、SDR モードを例に、構成画面、構成手順、および各構成オプションの意味を説明します。

1. IP Core Generator を開く

プロジェクトが作成された後、「Tools > IP Core Generator > 10G Ethernet MAC」を開きます(図 6-1)。

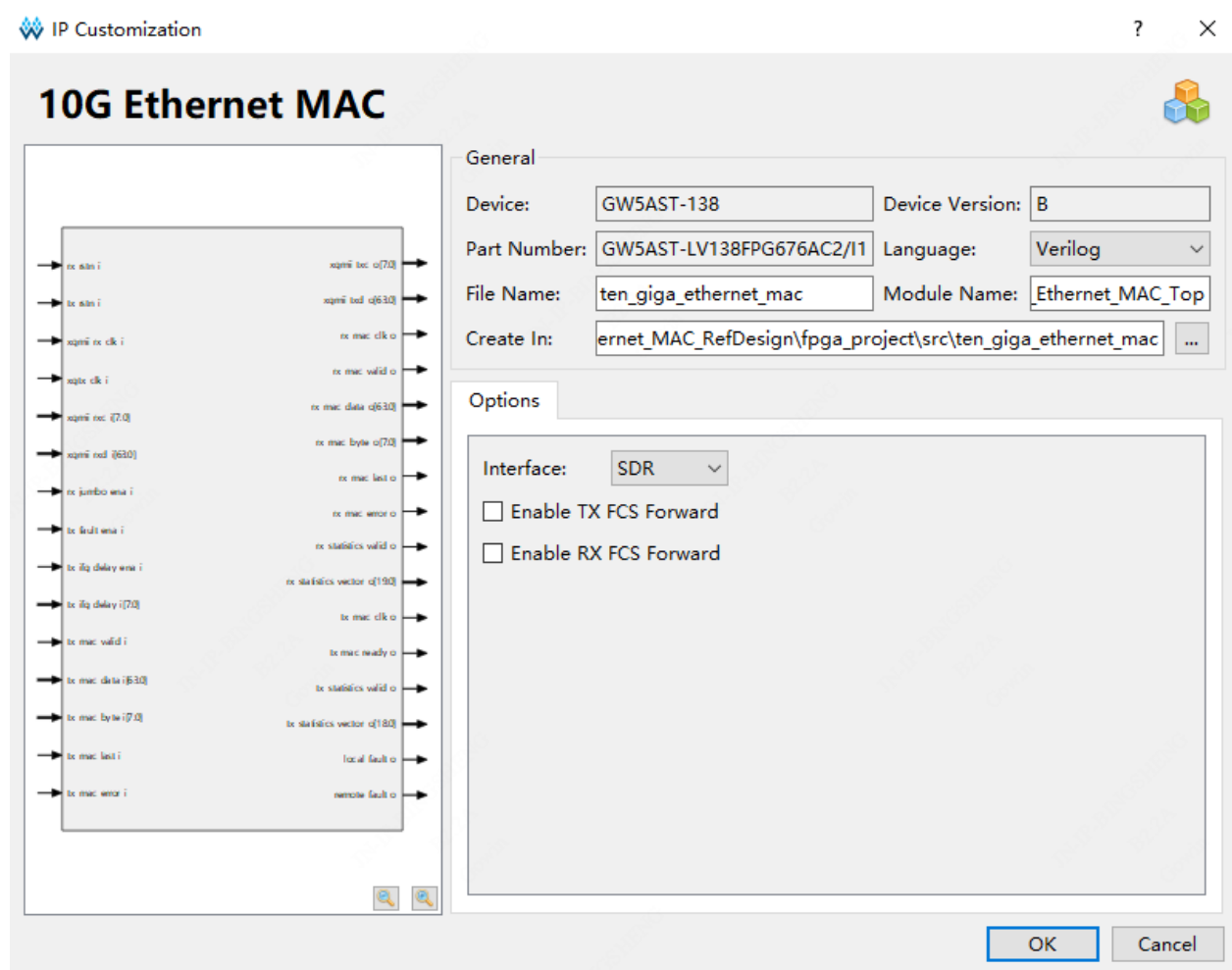
図 6-1 IP Core Generator



2. 10G Ethernet MAC の構成画面

構成画面の左側は、10G Ethernet MAC IP のインターフェースの説明図で、右側は IP のオプションです(図 6-2)。

図 6-2 Gowin 10G Ethernet MAC IP の構成画面



7 リファレンス・デザイン

詳細については、GOWIN のホームページにおける Gowin 10G Ethernet MAC IP [リファレンス・デザイン](#)

