

Gowin FIFO リリースノート

RN105-1.1J, 2019-03-28

著作権について（2019）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora™」、及び GOWINSEMI のロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cn において記載されているそれぞれの権利者に帰属しています。当社は、GOWINSEMI Terms and Conditions of Sale（GOWINSEMI 取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/03/01	1.0J	IP Core Generator が FIFO/FIFO_SC をサポート
2019/03/28	1.1J	サポートされるデバイスを更新。

目次

目次	i
リリースについて	1
概要	2
ドキュメント	3
IP サポート	4

リリースについて

IP Core Generator で FIFO/FIFO_SC ソフトコアを生成することができます。

概要

Gowin FIFO/FIFO_SC IP は、データを交換するための先入れ先出しキューをユーザーに提供します。

表 1 FIFO/FIFO_SC の概要

PSRAM Memory Interface	
IP コアアプリケーション	
サポートされるデバイス	● GW1N シリーズ ; ● GW1NR シリーズ ; ● GW1NS シリーズ ; ● GW1NSR シリーズ ; ● GW1NZ シリーズ ; ● GW2A シリーズ ; ● GW2AR シリーズ ;
提供されるファイル	
デザインファイル	Verilog(encrypted)
リファレンスデザイン	Verilog
TestBench	Verilog
テスト・デザインフロー	
ロジック合成ソフトウェア	Synplify Pro
アプリケーションソフトウェア	Gowin Software

ドキュメント

この IP の関連ファイルには、下記の FIFO/FIFO_SC マニュアルが含まれています。

ドキュメント	ファイル形式
Gowin FIFO ユーザーガイド	PDF
Gowin FIFO リリースノート	PDF

IP サポート

カスタマイズ IP 設計及びサポートをご希望の方は、GOWIN セールス・サポート担当にお電話にてお問い合わせください。

メール：support@gowinsemi.com

Web サイト：www.gowinsemi.com

