



Gowin UART to Bus IP

ユーザーガイド

IPUG1022-1.1J, 2023-08-18

著作権について(2023)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN、Gowin、GowinSynthesis、及び GOWINSEMI は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件)に規定されている内容を除き、(明示的か又は黙示的に拘わらず)いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ (不具合情報)については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2023/06/30	1.0J	初版。
2023/08/18	1.1J	バス幅のオプションを追加。

目次

目次.....	i
図一覧	iii
表一覧	iv
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント	1
1.3 用語、略語.....	3
1.4 テクニカル・サポートとフィードバック	3
2 機能の紹介	4
2.1 概要.....	4
2.2 特徴.....	5
2.3 リソース使用量	5
3 機能の説明	6
3.1 IP の構造	6
3.2 バス・プロトコル.....	8
3.3 バス・タイミング	9
4 信号の定義	13
4.1 信号の定義.....	13
4.2 パラメータの構成.....	16
5 GUI での構成	17
6 リファレンスデザイン	21
6.1 UART to Bus のリファレンスデザイン	21
6.2 ボードレベル・テスト.....	21
7 提供されるファイル.....	23
7.1 ドキュメント	23

7.2 デザインのソースコード(暗号化).....	23
7.3 リファレンスデザイン.....	24

図一覧

図 3-1 UART to Bus のブロック図	7
図 3-2 APB インターフェースの書き込みタイミング	10
図 3-3 タイミングの例	10
図 3-4 APB インターフェースの読み出しタイミング	10
図 3-5 タイミングの例	10
図 3-6 Local インターフェースの書き込みタイミング	11
図 3-7 タイミングの例	11
図 3-8 Local インターフェースの読み出しタイミング	11
図 3-9 タイミングの例	12
図 4-1 APB モードのポート図	13
図 4-2 Local モードのポート図	14
図 5-1 IP Core Generator を開く方法	17
図 5-2 UART to Bus IP コア	18
図 5-3 UART to Bus の構成画面(その 1)	19
図 5-4 UART to Bus の構成画面(その 2)	20
図 6-1 UART to Bus のリファレンスデザインのブロック図	21
図 6-2 テストの手順	22

表一覧

表 1-1 用語、略語.....	3
表 2-1 Gowin UART to Bus IP の概要	4
表 2-2 Gowin UART to Bus IP のリソース使用量.....	5
表 3-1 書き込み命令のフォーマット.....	8
表 3-2 読み出し要求命令のフォーマット	9
表 3-3 読み出し応答命令のフォーマット	9
表 4-1 信号の定義.....	14
表 4-2 構成オプションの説明	16
表 7-1 ファイラー一覧.....	23
表 7-2 Gowin UART to Bus IP のソースコード一覧	23
表 7-3 Gowin UART to Bus IP RefDesign フォルダのコンテンツ一覧.....	24

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが GOWIN セミコンダクターの Gowin UART to Bus IP を使いこなせるように作成されています。本マニュアルには、主に機能の紹介、信号の定義、機能の説明、GUI での呼び出し・構成などが含まれます。本マニュアルに記載のソフトウェア GUI のスクリーンショットは、Gowin ソフトウェア 1.9.9 Beta-3 バージョンの場合のものです。ソフトウェアのアップデートにより、一部の内容が変更される場合があります。

1.2 関連ドキュメント

GOWIN セミコンダクターのホームページ www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NZ シリーズ FPGA 製品データシート([DS841](#))
- GW1NSE シリーズ安全 FPGA 製品データシート([DS891](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW5AT シリーズ FPGA 製品データシート([DS981](#))
- GW5A シリーズ FPGA 製品データシート([DS1103](#))

- GW5AST シリーズ FPGA 製品データシート([DS1104](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

表 1-1 に、本マニュアルで使用される用語、略語、及びその意味を示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
APB	Advanced Peripheral Bus	周辺バス
IP	Intellectual Property	設計資産
UART	Universal Asynchronous Receiver/Transmitter	汎用非同期送受信機

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2機能の紹介

2.1 概要

Gowin UART to Bus IP コアは、UART インターフェースを介して内部バスにアクセスすることに使用できる命令(コマンド)パーサーです。この IP コアは、ボード上のデバッグに使用するか、高速インターフェースが不要な場合の恒久的なソリューションとして使用できます。

このコアは、汎用ボーレートジェネレーターと命令パーサーを共有する基本的な UART 送受信ブロックを実装しています。パーサーはテキストモードの命令の入力をサポートしており、これはターミナルソフトウェアと併用するように設計されており、内部バスにアクセスすることができます。

表 2-1 Gowin UART to Bus IP の概要

Gowin UART to Bus IP	
ロジックリソース	表 2-2 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis®
統合開発環境	Gowin ソフトウェア(V1.9.9.Beta-2 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[ホームページ](#)で確認できます。

2.2 特徴

Gowin UART to Bus IP の特徴は次のとおりです。

- 最大 16 のスレーブバスをマウント可能
- バスタイプとして APB バスまたは Local バスを選択可能
- バスのアドレス幅とデータ幅を構成可能
- 命令パーサーを含む
- ボーレートを設定可能
- Gowin JESD204B IP、Gowin CPRI IP などの、APB バスを内部バスインターフェースとして使用する IP との直接接続・デバッグをサポート

2.3 リソース使用量

Gowin UART to Bus IP は Verilog で実装されます。パフォーマンスとリソース使用量は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。例えば、GW5AT デバイスの場合、Gowin UART to Bus IP のリソース使用量は表 2-2 に示すようになります(2つのスレーブ、アドレス幅が 16 ビット、データ幅が 32 ビット)。

表 2-2 Gowin UART to Bus IP のリソース使用量

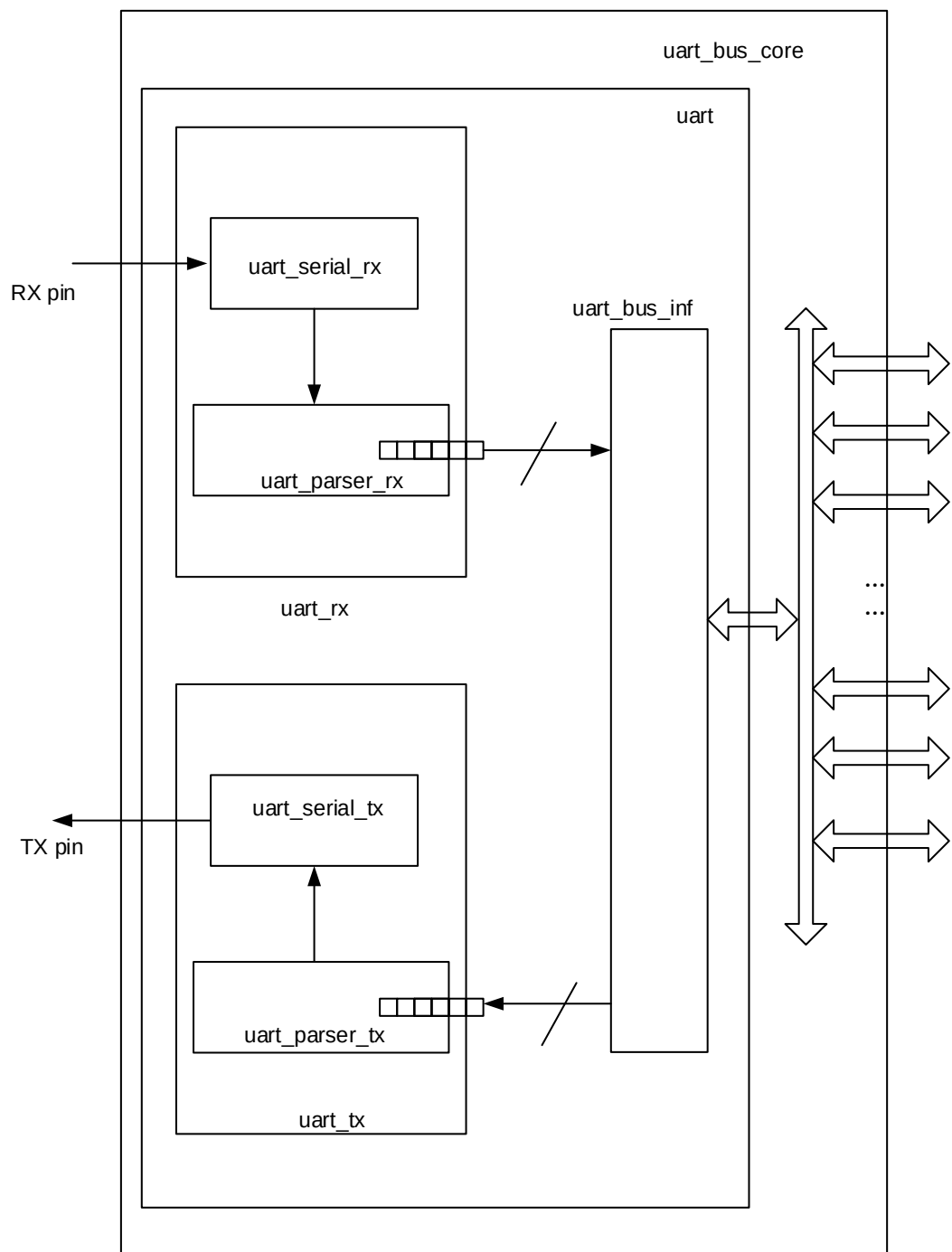
Register	LUT	ALU	DSP	BSRAM	SSRAM
1439	995	39	0	0	0

3機能の説明

3.1 IP の構造

Gowin UART to Bus IP は、UART インターフェースの受信モジュールと送信モジュール、および命令パーサーで構成されています(図 3-1)。

図 3-1 UART to Bus のブロック図



- **uart_serial_rx** : 受信したシリアルデータをバイトに変換するシリアル受信モジュール
- **uart_parser_rx** : 受信したバイトに対してフレーム認識を行い、フレーム命令を解析します (r/w、アドレス/データを認識)
- **uart_parser_tx** : 送信するデータ (アドレス/データ) に対してカスタムプロトコルに従ってフレーミングを行い、バイト単位で送信します

- `uart_serial_tx` : バイトをビット単位で送信するシリアル送信モジュール
- `uart_bus_inf` : バスのタイミングをエミュレートします

3.2 バス・プロトコル

プロトコルには、書き込み命令、読み出し要求命令、読み出し応答命令の 3 つの命令があります。その値はすべて HEX 形式です。パーサーは文字をチェックし、スペース (0x20) とタブ (0x09) を空白として、LF (0x0A) と CR (0x0D) を行末文字として判別します。必要なシーケンス規則に従わない命令または不正な文字を含む命令は中止されます。

このシリアル・バスプロトコルは以下のように規定されています(アドレス幅が 16 ビット、データ幅が 32 ビットの場合) :

バスの書き込み : “W AAAA BBBBBBBB” + CR or LF

バスの読み出し : “R AAAA” + CR or LF

バスの読み出しによって次の命令“G AAAA BBBBBBBB”が返されます。

W(または小文字の w)は書き込みを意味し、R(または小文字の r)は読み出しを意味し、G は読み出し結果返却を意味します。命令内はスペースで区切り、最後にはキャリッジリターンが必要です。

バスの書き込みの場合、AAAA は、データ幅が 8/16/32 ビットの、大文字と小文字を区別しない 16 進数であり、BBBBBBBB は、データ幅が 32/64 ビットの、大文字と小文字を区別しない 16 進数です。

表 3-1 書き込み命令のフォーマット

フィールド1	フィールド2	フィールド3	フィールド4	フィールド5	フィールド6
"W"または"w"	1つ以上のスペース	16進数のアドレス(例えば、1A00)	1つ以上のスペース	16進数のデータ(例えば、1234ABCD)	行末 : CRまたはLF。

アドレス・フィールドとデータ・フィールドは大文字と小文字を区別せず、上位の 0 は省略可能です。例えば、

W AB A1B1

w aB A1b1

W 00AB 0000A1B1

上記の 3 つの書き込み命令は等価です。

バスの読み出しの場合、AAAA は、データ幅が 8/16/32 ビットの、大文字と小文字を区別しない 16 進数です。

表 3-2 読み出し要求命令のフォーマット

フィールド1	フィールド2	フィールド3	フィールド4
"R"または"r"	1つ以上のスペース	16進数のアドレス(例えば、1A00)	行末:CRまたはLF。

アドレス・フィールドは大文字と小文字を区別せず、上位の 0 は省略可能です。例えば、

R AB

R aB

R 00AB

上記の 3 つの書き込み命令は等価です。

読み出し要求命令の送信後、読み出し応答命令が返されます。読み出し応答命令の AAAA とBBBBBBBB はすべて大文字で表示されます。

表 3-3 読み出し応答命令のフォーマット

フィールド1	フィールド2	フィールド3	フィールド4	フィールド5	フィールド6
‘G’	1つのスペース	16進数のアドレス(例えば、1A00)	1つのスペース	16進数のデータ(例えば、1234ABCD)	行末:CRまたはLF。

読み出し応答命令は、ユーザー入力ではなく、シリアル・インターフェースに返される命令であるため、そのフォーマットは固定されています。
例: G 00AB 0000A1B1

3.3 バス・タイミング

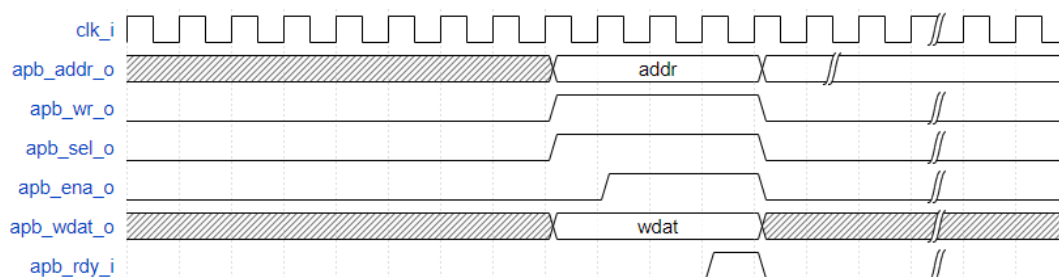
バス出力に、APB master インターフェースまたは Local インターフェースという 2 つのバス・タイプを使用できます。

注記:

APB インターフェースのアドレスは 8 ビット単位であり、シリアル・プロトコルのアドレスは、IP で設定された 32 ビットまたは 64 ビット単位です。Local インターフェースのアドレスは、シリアル・プロトコルのアドレスと同様に、IP で設定された 32 ビットまたは 64 ビット単位です。

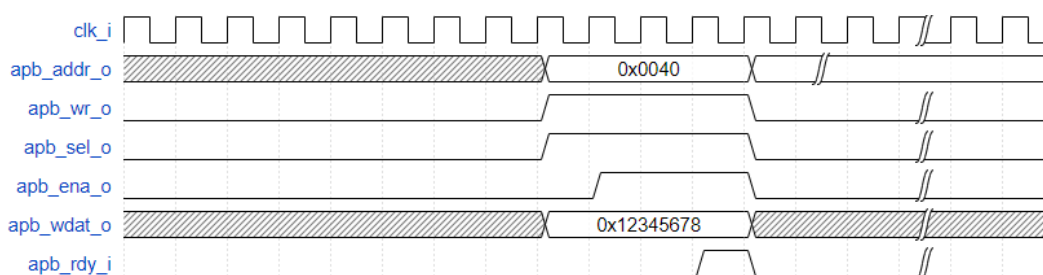
APB インターフェースは、標準の APB インターフェースのタイミングに従って読み出し書き込みを実現することができます。

図 3-2 APB インターフェースの書き込みタイミング



例えば、"W 0010 12345678 "を送信する場合、そのタイミングは以下のようになります：

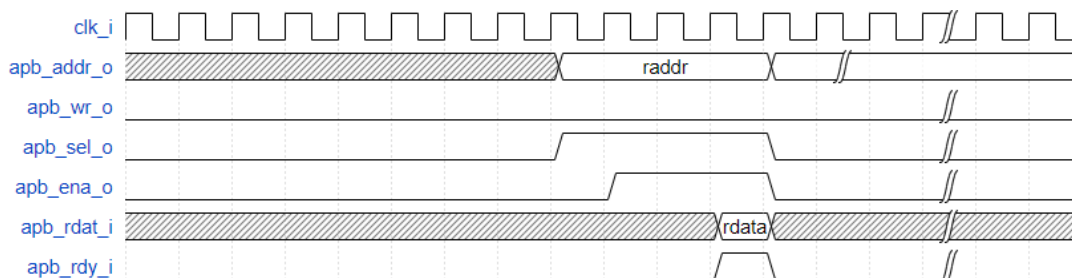
図 3-3 タイミングの例



注記：

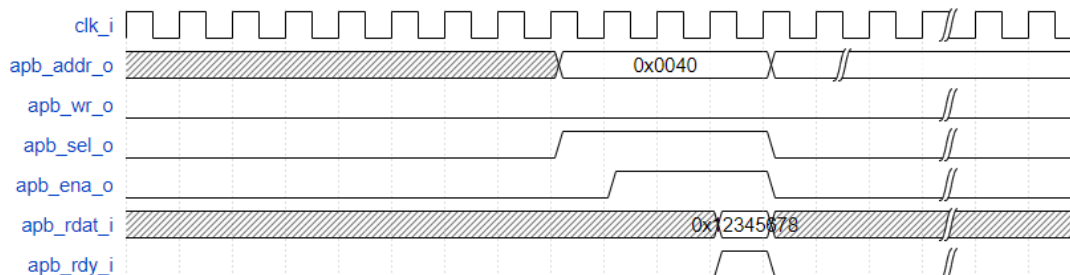
apb_addr_o のアドレスは 0x0040 (0x0010*4) です。

図 3-4 APB インターフェースの読み出しタイミング



例えば、"R 0010 "を送信する場合、このアドレスのデータが 0x12345678 であるとする、そのタイミングは以下のようになります：

図 3-5 タイミングの例



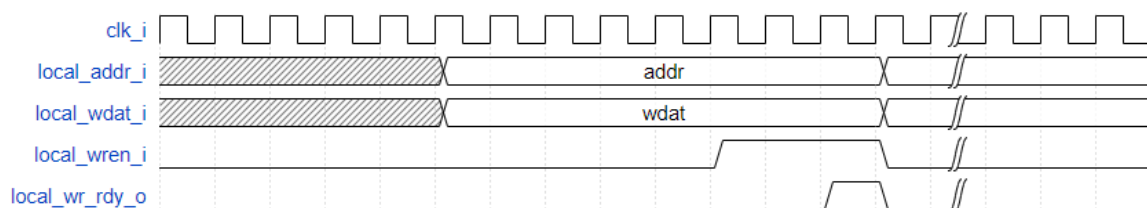
注記：

apb_addr_o のアドレスは 0x0040 (0x0010*4) です。

Local インターフェースのタイミングと操作はシンプルで、特定のプロトコル定義なしのモジュールの接続に使用できます。

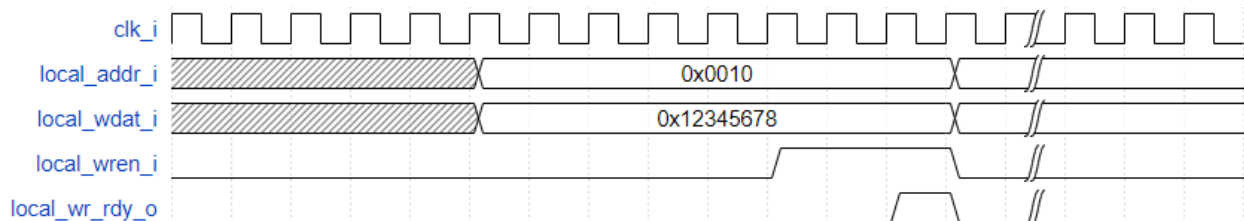
レジスタの書き込みを行う場合、スレーブがデータを受け取る準備ができていのかどうかを示すために、スレーブからマスターに **local_wdat_rdy** フラグを送信する必要があります。データの書き込みは、**local_wren** と **local_wdat_rdy** の両方が同時に **High** になったときに有効になり、そのタイミング図を以下に示します。

図 3-6 Local インターフェースの書き込みタイミング



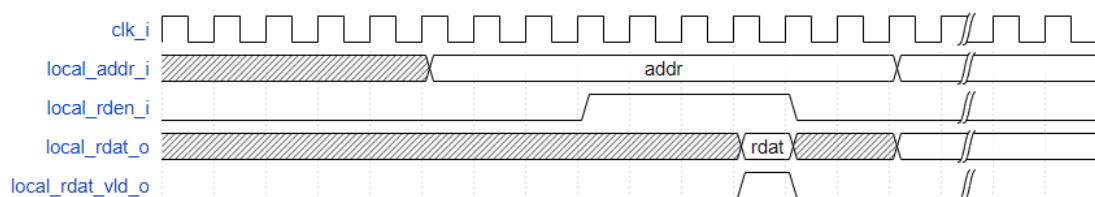
例えば、"W 0010 12345678 "を送信する場合、そのタイミングは以下のようになります：

図 3-7 タイミングの例



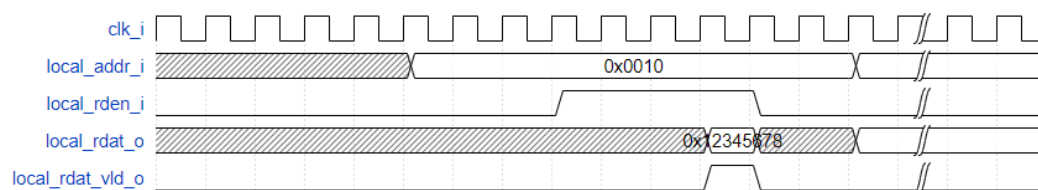
レジスタの読み出しを行う場合、スレーブのデータの準備ができていのかどうかを示すために、スレーブからマスターに **local_wdat_rdy** フラグを送信する必要があります。データの読み出しは、**local_rden** と **local_rdat_vld** の両方が同時に **High** になったときに有効になり、そのタイミング図を以下に示します。

図 3-8 Local インターフェースの読み出しタイミング



例えば "R 0010 "を送信する場合、このアドレスのデータが 0x12345678 であるとする、そのタイミングは、以下のようになります：

図 3-9 タイミングの例

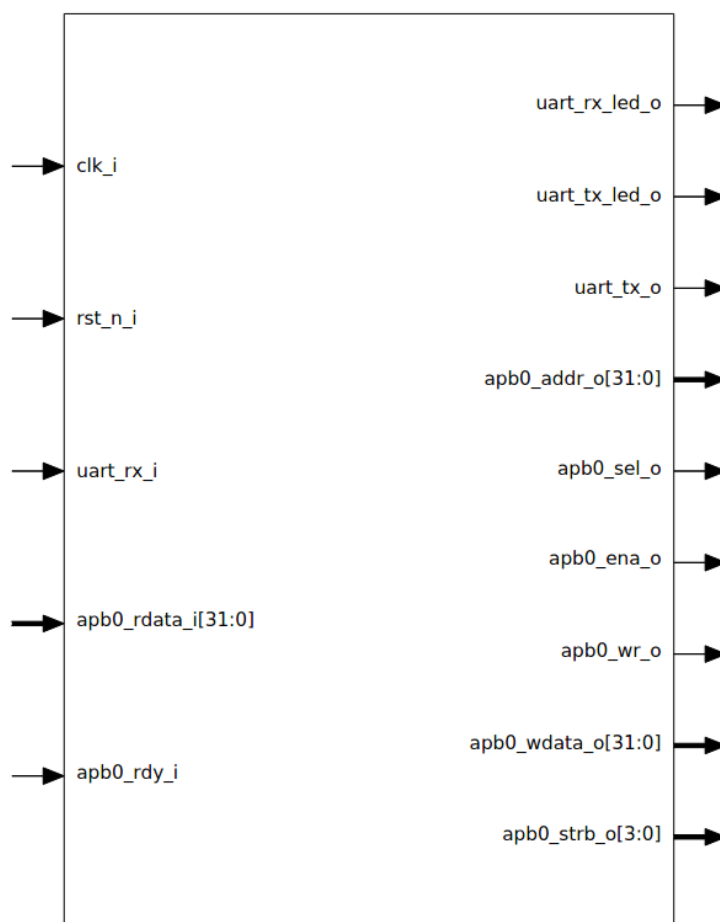


4 信号の定義

4.1 信号の定義

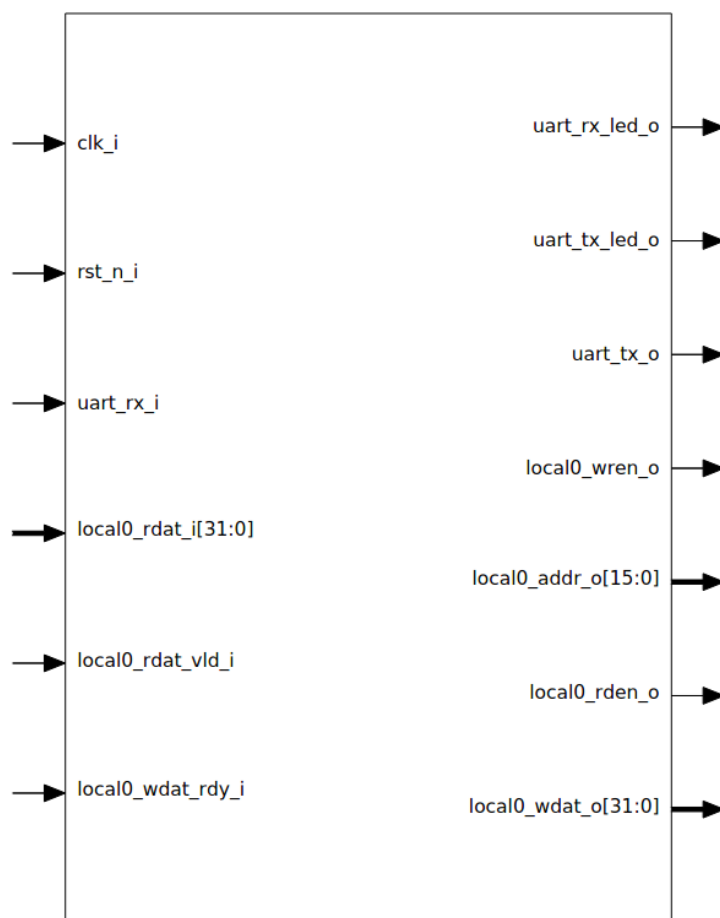
BUS モードとして APB モードが選択された場合のポート図を図 4-1 に示します。

図 4-1 APB モードのポート図



BUS モードとして Local モードが選択された場合のポート図を図 4-2 に示します。

図 4-2 Local モードのポート図



Gowin UART to Bus IP の信号の定義は、表 4-1 に示す通りです。

表 4-1 信号の定義

番号	信号名	方向	ビット幅	説明	備考
1	clk_i	I	1	クロック	-
2	rst_n_i	I	1	非同期リセット信号	
3	uart_rx_led_o	O	1	受信LED	
4	uart_tx_led_o	O	1	送信LED	
5	uart_rx_i	I	1	受信ライン	
6	uart_tx_o	O	1	送信ライン	
7	apbX_addr_o	O	A+log2(B/8)	APBバスのアドレス信号	これらのインターフェースは、APBモードの場合に存在します。 X=0のインターフェースは、slave0がチェック
8	apbX_sel_o	O	1	APBバスの選択信号	
9	apbX_ena_o	O	1	APBバスのイネーブル信号	

番号	信号名	方向	ビット幅	説明	備考
10	apbX_wr_o	O	1	APBバスの方向信号 1：書き込み 0：読み出し	クされた場合に存在します。 X=0、1のインターフェースは、slave0、slave0がチェックされた場合に存在します。
11	apbX_rdata_i	I	B	APBインターフェースの読み出しデータ	
12	apbX_wdata_o	O	B	APBインターフェースの書き込みデータ	
13	apb0_rdy_i	I	1	APBインターフェースの準備完了信号	
14	apbX_strb_o	O	B/8	APBインターフェースの書き込みデータのストローブ信号（全ストローブに固定される）	
15	localX_wren_o	O	8	書き込みイネーブル信号	これらのインターフェースは、Localモードの場合に存在します。 X=0のインターフェースは、slave0がチェックされた場合に存在します。 X=0、1のインターフェースは、slave0、slave0がチェックされた場合に存在します。
16	localX_addr_o	O	A	書き込みアドレス信号	
17	localX_rden_o	O	1	読み出しイネーブル信号	
18	localX_wdat_o	O	B	書き込みデータ信号	
19	localX_rdat_i	I	B	読み出しデータ	
20	localX_rdat_vld_i	I	1	読み出しデータ有効の表示	
21	localX_wdat_rdy_i	I	1	書き込みデータの準備完了の表示	

注記：

- ポート apb*と local*は、2つの異なるインターフェースに属し、GUIでの設定後は同時に存在することはありません。
- Xは0～15を表し、最大16スレーブをサポートします。
- Aは、IPのGUIのAddress Widthテキストボックスの内容を示し、8/16/32として構成できます。
- Bは、IPのGUIのData Widthテキストボックスの内容を示し、32/64として構成できます。

4.2 パラメータの構成

Gowin UART to Bus IP のパラメータ構成オプションは表 4-2 に示すとおりです。

表 4-2 構成オプションの説明

オプション	説明
Bus Mode	バス・モード。APBバスとLocalバスを選択可能
Address Width	アドレス幅(8/16/32に構成可能)
Data Width	データ幅(32/64に構成可能)
Timeout Value	バス応答タイムアウト。待ち時間がこの設定値を超えた場合、強制的に読み出しまたは書き込みを行います。0に設定された場合、次の読み出しまたは書き込みは、応答があった後にのみを行うことができます。
Clock Frequency	モジュールのクロック周波数
Baudrate Value	ボーレートの設定（オプション）。手入力も可。
SlaveX enable	スレーブXのイネーブル
SlaveX Base Address	スレーブXのベース・アドレス
SlaveX High Address	スレーブXの上位アドレス

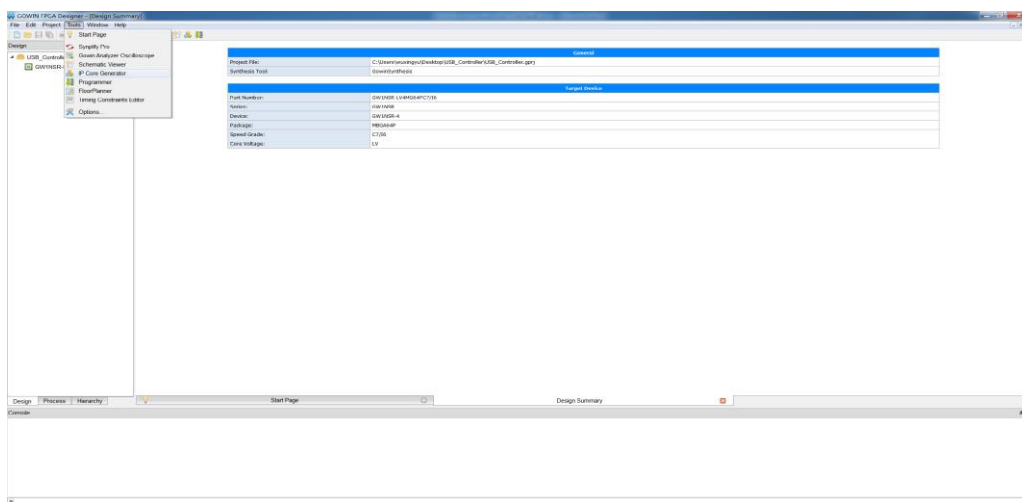
5 GUI での構成

Gowin ソフトウェア GUI のメニューバー > Tools > IP Core Generator を使用して IP を呼び出し・構成できます。

1. IP Core Generator を開く

プロジェクトが作成された後、“Tools > IP Core Generator” を開きます (図 5-1)。

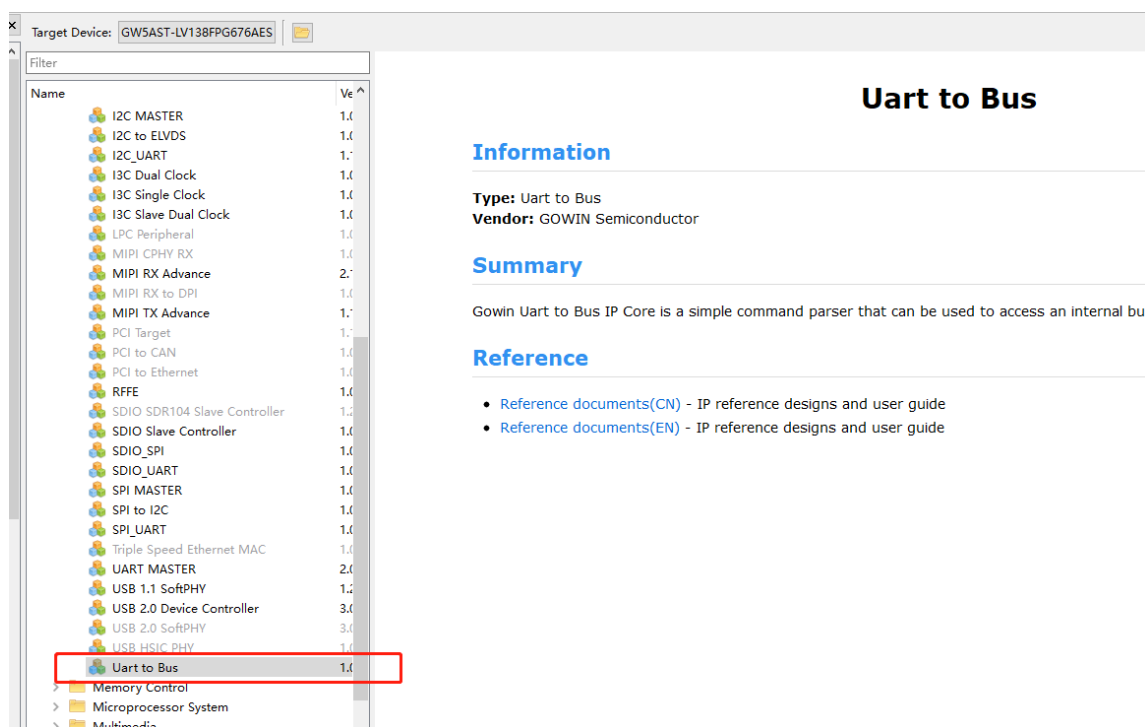
図 5-1 IP Core Generator を開く方法



2. UART to Bus IP コアを開く

“Soft IP Core > Interface and Interconnect > UART to Bus” を選択してダブルクリックします(図 5-2)。

図 5-2 UART to Bus IP コア



3. UART to Bus IP コアの構成画面

UART to Bus IP コアの構成画面を図 5-3 および図 5-4 に示します。左側は、UART to Bus IP コアのインターフェースの説明図です。右側は、構成可能なオプションです。

- "File Name"フィールドでファイルの名前を構成することができます。
- "Module Name"フィールドでトップモジュールの名前を構成することができます。
- Basic タブの構成は次のとおりです
 - **Bus Mode** : バス・モード。APB バスと Local バスを選択可能です。
 - **Address Width** : アドレス幅。8/16/32 に構成可能。
 - **Data Width** : データ幅。32/64 に構成可能。
 - **Timeout Value** : 要求送信後の応答信号のタイムアウト値。読み出し/書き込み要求送信後、**Timeout Value** で設定した時間内にスレーブからの応答がない場合、この読み出し/書き込み操作は自動的に終了します。**Timeout Value** が 0 に設定された場合は、次の読み出しまたは書き込み要求は、スレーブが応答した後にのみ行うことができます。
- **Uart Config** : シリアル・ポートのパラメータを構成します。

- Clock Frequency : ボーレート・カウンターの計算に使用されるモジュールのクロック周波数。
- Baudrate Vaule : ボーレートを構成します。
- Slave Config : スレーブ数とアドレス範囲を構成します。

図 5-3 UART to Bus の構成画面(その 1)

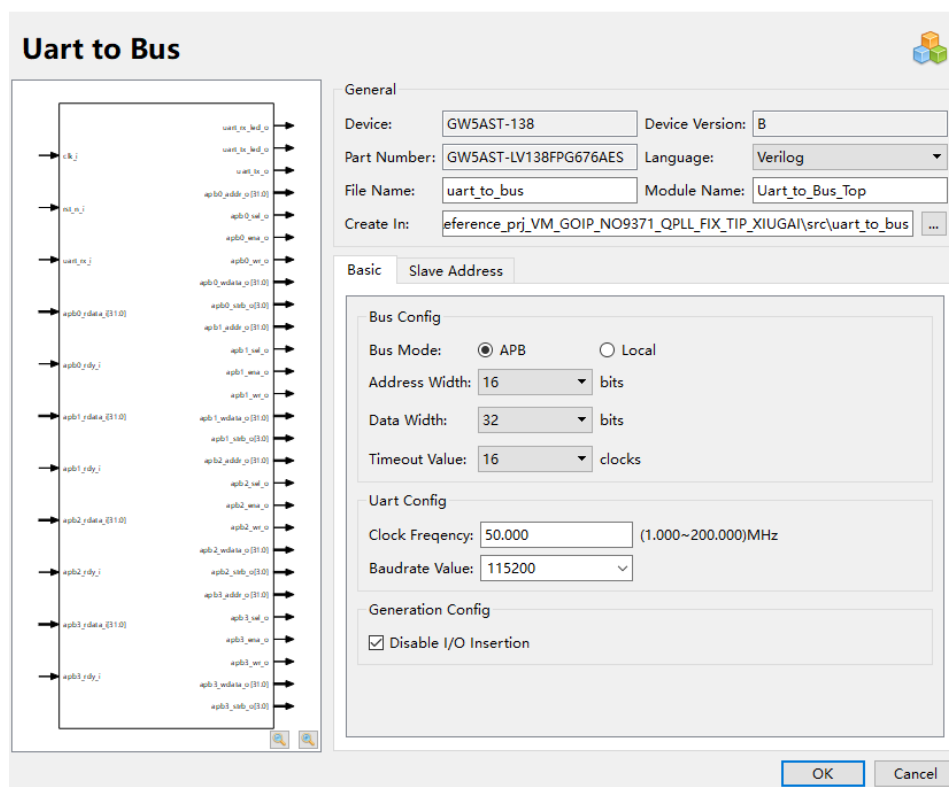


図 5-4 UART to Bus の構成画面(その 2)

IP Customization

Uart to Bus

General

Device: Device Version:

Part Number: Language:

File Name: Module Name:

Create In:

Basic **Slave Address**

Slave Config

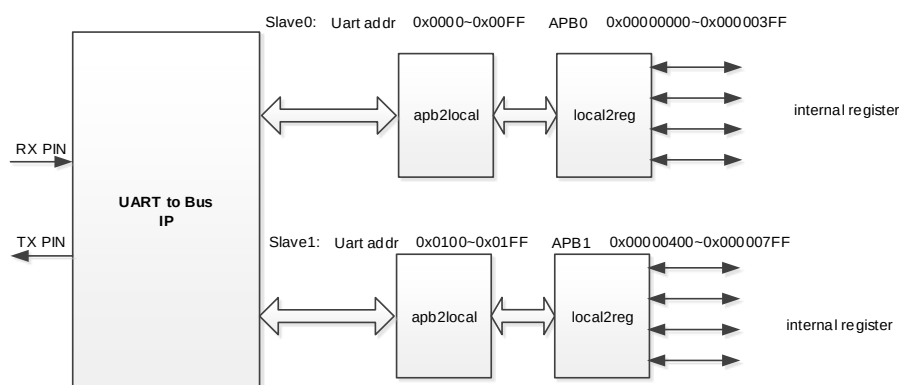
Slave	Base Address	High Address
☒ slave0	0x0000	0x00FF
☒ slave1	0x0100	0x01FF
☒ slave2	0x0200	0x02FF
☒ slave3	0x0300	0x03FF
☐ slave4	0x0400	0x04FF
☐ slave5	0x0500	0x05FF
☐ slave6	0x0600	0x06FF
☐ slave7	0x0700	0x07FF
☐ slave8	0x0800	0x08FF
☐ slave9	0x0900	0x09FF
☐ slave10	0x0A00	0x0AFF

6 リファレンスデザイン

6.1 UART to Bus のリファレンスデザイン

このセクションでは、主に UART to Bus IP のリファレンスデザイン例の構成と使用方法について説明します。このリファレンスデザインは、USB-UART のデータループバックのデザイン例であり、その基本構造を図 6-1 に示します。

図 6-1 UART to Bus のリファレンスデザインのブロック図



このデザイン例では、PC 上のシリアル・デバッグ・ツールはまず書き込み命令を送信して指定されたレジスタを構成し、次に読み出し命令を送信して指定されたレジスタの内容を読み出し、レジスタ 0x0 を通して開発ボード上の LED を制御します。

6.2 ボードレベル・テスト

シリアル・デバッグ・ツールを開き、対応するシリアルポート番号を選択します。パリティは **NONE**、データ・ビットは **8**、ストップ・ビットは **1**、ボーレートは IP の設定と一致します(このリファレンスデザインの場合は 115200)。

SLAVE0 のアドレスをテストします：

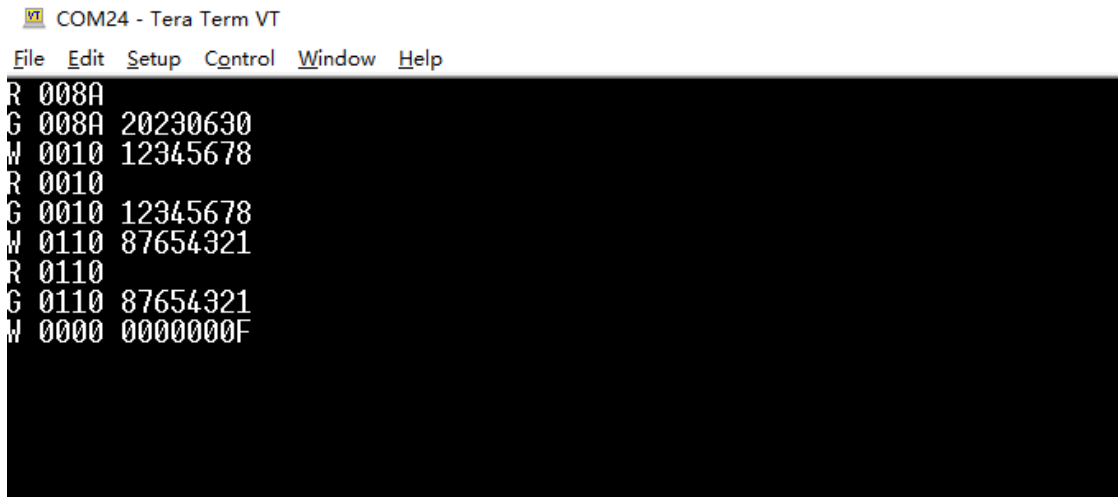
1. シリアル・デバッグ・ツールが R 008A を送信します。
2. シリアル・デバッグ・ツールが G 008A 20230630 を表示します。
3. シリアル・デバッグ・ツールが W 0010 12345678 を送信してから R 0010 を送信します
4. シリアル・デバッグ・ツールが G 0010 12345678 を表示します。

SLAVE1 のアドレスをテストします：

1. シリアル・デバッグ・ツールが W 0110 87654321 を送信してから R 0110 を送信します
2. シリアル・デバッグ・ツールが G 0110 87654321 を表示します。
3. シリアル・デバッグ・ツールが W 0000 0000000F を送信し、開発ボードの 4 つの LED がすべて点灯します。

テストの手順を図 6-2 に示します。

図 6-2 テストの手順



```
COM24 - Tera Term VT
File Edit Setup Control Window Help
R 008A
G 008A 20230630
W 0010 12345678
R 0010
G 0010 12345678
W 0110 87654321
R 0110
G 0110 87654321
W 0000 0000000F
```

7 提供されるファイル

提供されるファイルには主に、ドキュメント、デザインのソースコード、およびリファレンスデザインが含まれています。

7.1 ドキュメント

フォルダには主にユーザーガイドの PDF ファイルが含まれています。

表 7-1 ファイル一覧

名称	説明
Gowin UART to Bus IP ユーザーガイド (IPUG1022)	即ち、本マニュアル
Gowin UART to Bus IP リリースノート (RN1022)	

7.2 デザインのソースコード(暗号化)

暗号化コードのフォルダーには、GUI で使用される、Gowin UART to Bus IP の RTL 暗号化コードが含まれています。

表 7-2 Gowin UART to Bus IP のソースコード一覧

名称	説明
uart_bus_core.v	IP コアのトップレベルファイル(暗号化)。ユーザーにインターフェース情報を提供します。

7.3 リファレンスデザイン

Gowin UART to Bus IP RefDesign フォルダには、主に Gowin UART to Bus IP のネットリストファイル、リファレンスデザイン、制約ファイル、トップレベルファイル、およびプロジェクトフォルダなどが含まれています。

表 7-3 Gowin UART to Bus IP RefDesign フォルダのコンテンツ一覧

名称	説明
top.v	リファレンスデザインのトップモジュール
top.cst	物理制約ファイル
top.sdc	タイミング制約ファイル
uart_to_bus.v	UART to Bus IPのトップレベルファイル(暗号化)
apb2local.v	内部レジスタモジュール
local2reg.v	内部レジスタモジュール

