



Gowin SPI Flash Interface (With External Flash) IP

ユーザーガイド

IPUG1015-1.1J, 2023-06-08

著作権について(2023)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

GOWIN **高云**、、Gowin、GowinSynthesis、及び GOWINSEMI は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI取引条件) に規定されている内容を除き、(明示的か又は黙示的かに拘わらず) いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ (不具合情報) については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2023/02/22	1.0J	初版。
2023/06/08	1.1J	● IP の名称を SPI Flash Interface から SPI Flash Interface (With External Flash)に更新。 ● 画面のスクリーンショットを更新。

目次

目次.....	i
図一覧.....	i
表一覧.....	i
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント	1
1.3 用語、略語	1
1.4 テクニカル・サポートとフィードバック	2
2 概要	3
2.1 概要	3
2.2 主な特徴	3
2.3 リソース使用率	4
3 機能の説明	5
3.1 ブロック図	5
3.2 ポート一覧	7
3.3 パラメータの構成	10
3.4 各レジスタの説明	10
3.4.1 SPI 転送フォーマットレジスタ(0x10)	11
3.4.2 SPI 転送制御レジスタ(0x20)	12
3.4.3 SPI コマンドレジスタ(0x24)	14
3.4.4 SPI アドレスレジスタ(0x28)	14
3.4.5 SPI データレジスタ(0x2C)	15
3.4.6 SPI 制御レジスタ(0x30)	15
3.4.7 SPI ステータスレジスタ(0x34)	16
3.4.8 SPI 割り込みイネーブルレジスタ(0x38)	16
3.4.9 SPI 割り込みステータスレジスタ(0x3C)	17
3.4.10 SPI タイミングレジスタ(0x40)	17

3.4.11 構成レジスタ(0x7C)	17
3.5 ハードウェアの構成	18
3.5.1 TX FIFO の深さ	18
3.5.2 RX FIFO の深さ	18
3.5.3 Memory-Mapped 読み出し	18
3.5.4 SPI クロックのパラメータ	18
3.6 読み出し/書き込み手順.....	18
3.6.1 Write Enable (06H)の操作手順.....	19
3.6.2 Write Disable (04H)の操作手順.....	20
3.6.3 Read Status Register (05H/35H)の操作手順	20
3.6.4 Write Status Register (01H)の操作手順	21
3.6.5 Read Data (03H)の操作手順	21
3.6.6 Page Program (02H)の操作手順	22
3.6.7 Sector Erase (20H)の操作手順	24
3.6.8 32 KB Block Erase (52H)の操作手順	25
3.6.9 64 KB Block Erase (D8H)の操作手順.....	25
3.6.10 Chip Erase (60/C7H)の操作手順.....	26
3.6.11 Read Manufacturer/Device ID (90H)の操作手順	27
3.6.12 Read JEDEC ID (9FH)の操作手順	27
3.6.13 Read Unique ID (4BH)の操作手順	28
3.6.14 Fast Read Dual Output (3BH)の操作手順.....	29
3.6.15 Fast Read Dual I/O (BBH)の操作手順.....	30
3.6.16 Read Manufacturer/Device ID Dual I/O (92H)の操作手順	31
3.6.17 Quad Page Program (32H)の操作手順	32
3.6.18 Fast Read Quad Output (6BH)の操作手順	34
3.6.19 Fast Read Quad I/O (EBH)の操作手順	35
3.6.20 Read Manufacturer/Device ID Quad I/O (94H)の操作手順.....	35
3.7 タイミングの説明	36
3.7.1 SPI インターフェースのタイミング	36
3.7.2 AHB インターフェースのタイミング.....	37
3.7.3 APB インターフェースのタイミング	38
4 GUI での構成	40
5 リファレンスデザイン	43
6 提供されるファイル	44
6.1 ドキュメント	44
6.2 デザインのソースコード(暗号化).....	44

6.3 リファレンスデザイン	44
----------------------	----

図一覧

図 3-1 ブロック図	6
図 3-2 Gowin SPI Flash Interface (With External Flash) IP のポート図	7
図 3-3 Write Enable のタイミング図	20
図 3-4 Write Disable のタイミング図	20
図 3-5 Read Status Register のタイミング図	21
図 3-6 Write Status Register のタイミング図	21
図 3-7 Read Data のタイミング図	22
図 3-8 Page Program のタイミング図	24
図 3-9 Sector Erase のタイミング図	24
図 3-10 32KB Block Erase のタイミング図	25
図 3-11 64KB Block Erase のタイミング図	26
図 3-12 Chip Erase のタイミング図	26
図 3-13 Read Manufacture ID/Device ID のタイミング図	27
図 3-14 Read JEDEC ID のタイミング図	28
図 3-15 Read Unique ID のタイミング図	29
図 3-16 Fast Read Dual Output のタイミング図	30
図 3-17 Fast Read Dual I/O のタイミング図	31
図 3-18 Read Manufacturer/Device ID Dual I/O のタイミング図	32
図 3-19 Quad Page Program のタイミング図	33
図 3-20 Fast Read Quad Output のタイミング図	34
図 3-21 Fast Read Quad I/O のタイミング図	35
図 3-22 Read Manufacturer/Device ID Quad I/O のタイミング図	36
図 3-23 SPI Flash の読み出しタイミング	37
図 3-24 SPI Flash の書き込みタイミング	37
図 3-25 AHB インターフェースのタイミング(待機状態なし)	37
図 3-26 AHB インターフェースのタイミング(待機状態あり)	38
図 3-27 APB バスの書き込みタイミング	38
図 3-28 APB バスの読み出しタイミング	39
図 4-1 IP Core Generator を開く	40

図 4-2 SPI Flash Interface (With External Flash) IP を開く	41
図 4-3 SPI Flash Interface (With External Flash) IP コアのポート図.....	41
図 4-4 基本情報の構成画面	42
図 4-5 Options タブ	42
図 5-1 リファレンスデザインの基本構造	43

表一覧

表 1-1 用語、略語	1
表 2-1 Gowin SPI Flash Interface (With External Flash) IP	3
表 2-2 リソース使用率	4
表 3-1 Gowin SPI Flash Interface (With External Flash) IP のポート一覧	7
表 3-2 Gowin SPI Flash Interface (With External Flash) IP のパラメータ	10
表 3-3 レジスタ一覧	10
表 3-4 SPI 転送フォーマットレジスタ	11
表 3-5 SPI 転送制御レジスタ	12
表 3-6 通常の転送フォーマットの Dummy サイクルの設定	14
表 3-7 SPI コマンドレジスタ	14
表 3-8 SPI アドレスレジスタ	14
表 3-9 SPI データレジスタ	15
表 3-10 SPI 制御レジスタ	15
表 3-11 SPI ステータスレジスタ	16
表 3-12 SPI 割り込みイネーブルレジスタ	16
表 3-13 SPI 割り込みステータスレジスタ	17
表 3-14 SPI タイミングレジスタ	17
表 3-15 構成レジスタ	17
表 3-16 SPI Flash の一部のコマンド	18
表 6-1 ファイル一覧	44
表 6-2 SPI Flash Interface のソースコード一覧	44
表 6-3 RefDesign フォルダのコンテンツ一覧	44

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin SPI Flash Interface (With External Flash) IP を使いこなせるよう、その機能、ポート、タイミング、呼び出しと構成、およびリファレンスデザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターの Web サイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

- GW1N シリーズ FPGA 製品データシート([DS100](#))
- GW1NR シリーズ FPGA 製品データシート([DS117](#))
- GW1NRF シリーズ FPGA 製品データシート([DS891](#))
- GW1NS シリーズ FPGA 製品データシート([DS821](#))
- GW1NSR シリーズ FPGA 製品データシート([DS861](#))
- GW1NSER シリーズ FPGA 製品データシート([DS881](#))
- GW2A シリーズ FPGA 製品データシート([DS102](#))
- GW2AR シリーズ FPGA 製品データシート([DS226](#))
- GW2ANR シリーズ FPGA 製品データシート([DS961](#))
- GW2AN-55 FPGA 製品データシート([DS976](#))
- GW2AN-18X & 9X FPGA 製品データシート([DS971](#))
- Gowin ソフトウェア ユーザーガイド([SUG100](#))

1.3 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
AHB	Advanced High Performance Bus	高度な高性能バス

用語、略語	正式名称	意味
APB	Advanced Peripheral Bus	高度な周辺バス
FIFO	First Input First Output	先入れ先出し
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
SPI	Serial Peripheral Interface	シリアル・ペリフェラル・インターフェース

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

2.1 概要

Flash は不揮発性フラッシュ・メモリで、SPI(Serial Peripheral Interface)はシリアル・ペリフェラル・インターフェースです。SPI Flash は、SPI インターフェースを介してアクセスされるフラッシュ・メモリです。インターフェースがシンプルでパッケージが小さなため、SPI Flash は現在、オーディオ/ビデオ機器、携帯電話、モバイル周辺機器、オフィス機器、および産業用制御機器で幅広く使用されています。

そのため、Gowin は、SPI Flash へのアクセスを可能にする汎用の SPI Flash Interface (With External Flash) IP を設計しました。

表 2-1 Gowin SPI Flash Interface (With External Flash) IP

Gowin SPI Flash Interface (With External Flash) IP	
ロジックリソース	表 2-2 参照。
提供されるファイル	
設計ファイル	Verilog (暗号化)
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	GowinSynthesis®
統合開発環境	Gowin ソフトウェア(V 1.9.9 Beta-1 以降)

注記：

デバイスのサポート情報は、Gowin セミコンダクターの[公式 Web サイト](#)で確認できます。

2.2 主な特徴

- AHB および APB インターフェースによる構成をサポート。
- Normal、Dual、および Quad SPI インターフェイスをサポート。
- memory-mapped アクセスをサポート(読み出し専用)。
- 構成可能な SPI SCLK を使用。

- 構成可能な TX/RX FIFO の深さをサポート。

2.3 リソース使用率

Gowin SPI Flash Interface (With External Flash) IP は、Verilog で実装されます。パフォーマンスとリソース使用率は、使用されているデバイスの密度、スピードグレードなどにより異なる場合があります。例えば、GW1NSR-4C FPGA の場合、Gowin SPI Flash Interface (With External Flash) IP のリソース使用率は表 2-2 に示すようになります。

表 2-2 リソース使用率

シリーズ	スピード グレード	デバイス名	リソース使 用率	備考
GW1NSR-4C	-6	LUT	814	-
		REG	361	
		BSRAM	2	

3 機能の説明

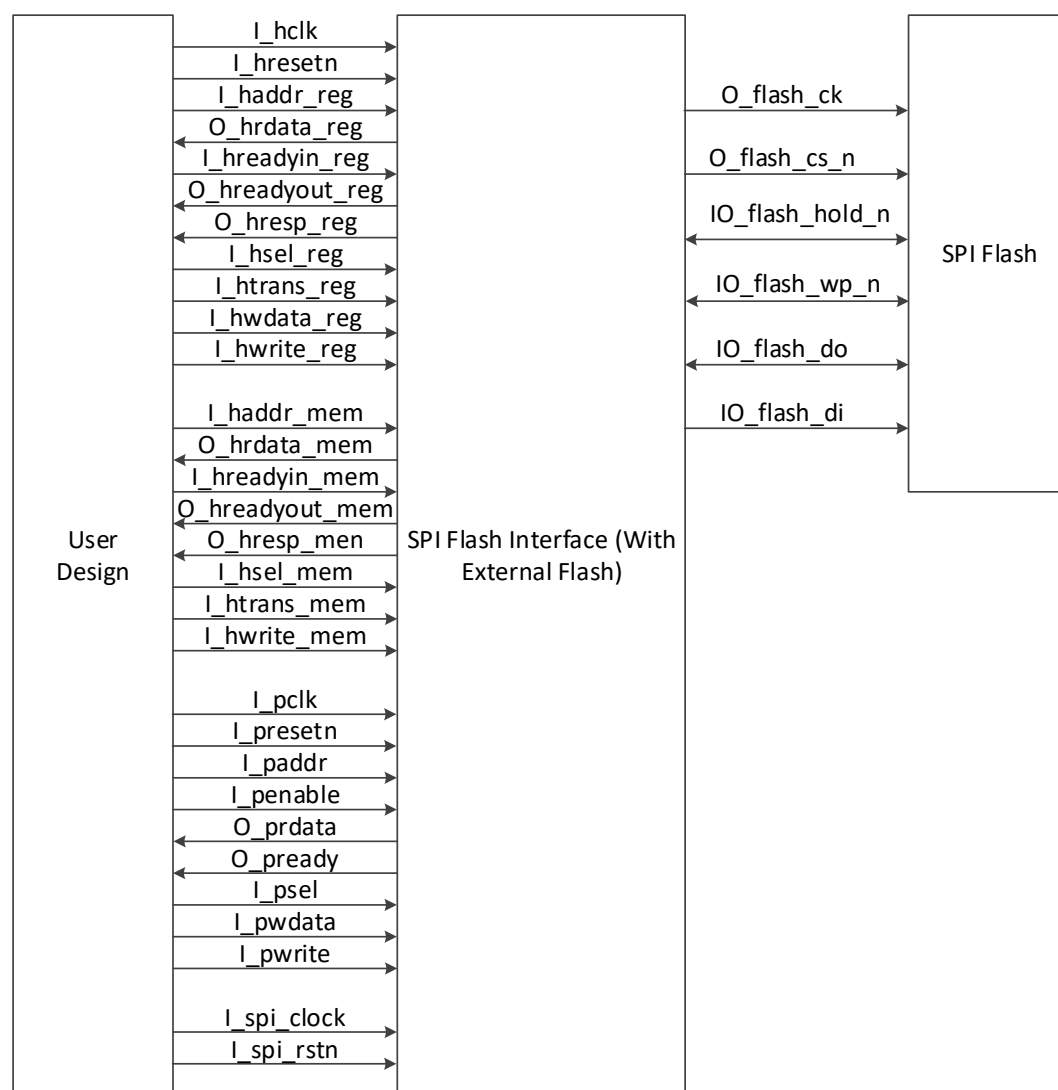
3.1 ブロック図

Gowin SPI Flash Interface (With External Flash) IP は、マスターとして SPI Flash に接続される SPI コントローラーIP です。SPI 転送フォーマットと転送タイミングは、AHB または APB インターフェースを介して構成できます。SPI を介して転送されるデータは、AHB インターフェースにより **memory-mapped** 読み出し専用モードまたはレジスタ読み出し/書き込みモードで操作するか、APB インターフェースによりレジスタ読み出し/書き込みモードで操作することができます。

レジスタ読み出し/書き込みモードの SPI 転送の場合、転送フォーマットには、コマンドセクション、アドレスセクション、およびデータセクションがあります。対応するレジスタは IP で提供されています。コマンド、アドレス、およびデータは AHB バスまたは APB バスを介して転送できます。

memory-mapped 読み出し専用モードの SPI 転送の場合、AHB バスを介して転送されるアドレスに従って、対応するアドレス空間のデータを取得できます。AHB バスのみがサポートされます。

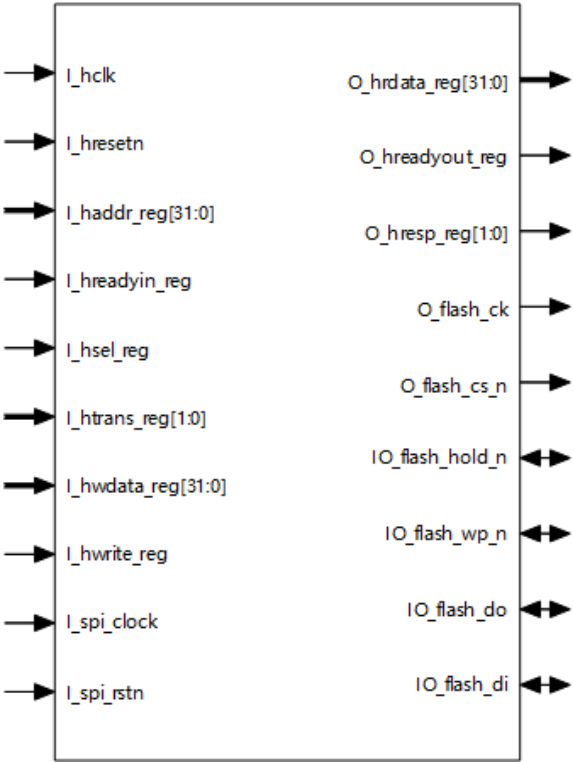
図 3-1 ブロック図



3.2 ポート一覧

Gowin SPI Flash Interface (With External Flash) IP の IO ポートを図 3-2 に示します。

図 3-2 Gowin SPI Flash Interface (With External Flash) IP のポート図



ポートは、構成パラメータによってわずかに異なります。

Gowin SPI Flash Interface (With External Flash) IP の IO ポートの詳細を表 3-1 に示します。

表 3-1 Gowin SPI Flash Interface (With External Flash) IP のポート一覧

番号	信号名	方向	説明	備考
1	i_hclk	I	AHB クロック	すべての信号の入出力方向は、SPI Flash Interface (With External Flash) IP を基準としています。
2	i_hresetn	I	AHB バスのリセット信号、アクティブ Low	
3	i_haddr_reg	I	AHB レジスタモードのアドレス	
4	O_hrddata_reg	O	AHB レジスタモードの読み出しデータ	
5	i_hreadyin_reg	I	AHB レジスタモードのマスター ready 信号	
6	O_Hreadyout_reg	O	AHB レジスタモードのスレーブ ready 信号	
7	O_HRESP_REreg	O	AHB レジスタモードの転送応答	

番号	信号名	方向	説明	備考
8	i_hsel_reg	I	AHB レジスタモードのスレーブ選択信号	
9	i_htrans_reg	I	AHB レジスタモードの転送タイプ	
10	l_hwdata_reg	I	AHB レジスタモードの書き込みデータ	
11	i_hwrite_reg	I	AHB レジスタモードの書き込み/読み出し選択信号。1：書き込み、0：読み出し	
12	i_haddr_mem	I	AHB memory-mapped モードのアドレス memory-mapped モードでのみ有効	
13	O_hrdata_mem	O	AHB memory-mapped モードの読み出しデータ memory-mapped モードでのみ有効	
14	i_hreadyin_mem	I	AHB memory-mapped モードのマスター ready 信号 memory-mapped モードでのみ有効	
15	O_Hreadyout_mem	O	AHB memory-mapped モードのスレーブ ready 信号 memory-mapped モードでのみ有効	
16	O_HRESP_mem	O	AHB memory-mapped モードの転送応答 memory-mapped モードでのみ有効	
17	i_hsel_mem	I	AHB memory-mapped モードのスレーブ選択信号 memory-mapped モードでのみ有効	
18	i_htrans_mem	I	AHB memory-mapped モードの転送タイプ memory-mapped モードでのみ有効	
19	i_hwrite_mem	I	AHB memory-mapped モードの書き込み/読み出し選択信号。0：読み出し。書き込み操作なし memory-mapped モードでのみ有効	
20	i_pclk	I	APB クロック	

番号	信号名	方向	説明	備考
21	I_presetn	I	APB バスのリセット信号、アクティブ Low	
22	i_paddr	I	APB レジスタモードのアドレス	
23	i_penable	I	APB レジスタモードのスレーブイネーブル信号	
24	O_PRDATA	O	APB レジスタモードの読み出しデータ	
25	O_pready	O	APB レジスタモードのスレーブ ready 信号	
26	I_psel	I	APB レジスタモードのスレーブ選択信号	
27	I_pwdata	I	APB レジスタモードの書き込みデータ	
28	I_pwrite	I	APB レジスタモードの書き込み/読み出し選択信号。1：書き込み、0：読み出し	
29	i_spi_clock	I	SPI Flash のリファレンスクロック	
30	i_spi_rstn	I	SPI Flash のリセット信号、アクティブ Low	
31	O_FLASH_K	O	SPI Flash のクロック信号	
32	O_FLASH_cs_n	O	SPI Flash のチップセレクト信号	
33	IO_flash_hold_n	IO	SPI Flash のホールド信号	
34	io_flash_wp_n	IO	SPI Flash の書き込み保護信号	
35	IO_FLASH_DO	I/O	SPI Flash のデータ信号(MISO)	
36	IO_FLASH_DI	O	SPI Flash のデータ信号(MOSI)	

3.3 パラメータの構成

表 3-2 Gowin SPI Flash Interface (With External Flash) IP のパラメータ

番号	パラメータ名	値の範囲	デフォルト値	説明
1	Bus Type	AHB/APB	AHB	AHB は AHB バスのサポートを示します APB は APB バスのサポートを示します
2	Memory-mapped Read Support	Yes/No	No	memory-mapped 読み出しモードをサポートするか選択します。
3	SPI Mode	Normal/Dual/Quad	Normal	● Normal : 標準の SPI をサポートします ● Dual : Dual SPI をサポートします ● Quad : Quad SPI をサポートします
4	SPI Clock Divider	0 ~ 128	0	SCLK(SPI Clock)とソースクロックの周波数比 SPI Clock Divider の値が N の場合、その対応関係は次のようになります。 ● N が 0 の場合 : $f_{sclk} = f_{source_clk}$ ● N が 1 ~ 128 の場合 : $F_{sclk} = F_{source_clk}/(N*2)$
5	TX FIFO Depth	2/4/8/16/32/64/128	4	RX FIFO の深さ
6	RX FIFO Depth	2/4/8/16/32/64/128	4	TX FIFO の深さ

3.4 各レジスタの説明

表 3-3 レジスタ一覧

アドレスオフセット	レジスタ名	説明
0x00~0x0C	-	Reserved
0x10	TransFmt	SPI 転送フォーマットレジスタ
0x20	TransCtrl	SPI 転送制御レジスタ
0x24	Cmd	SPI コマンドレジスタ
0x28	Addr	SPI アドレスレジスタ

アドレスオフセット	レジスタ名	説明
0x2C	Data	SPI データレジスタ
0x30	Ctrl	SPI 制御レジスタ
0x34	Status	SPI ステータスレジスタ
0x38	IntrEn	SPI 割り込みイネーブルレジスタ
0x3C	IntrSt	SPI 割り込みステータスレジスタ
0x40	Timing	SPI タイミングレジスタ
0x44~0x78	-	Reserved
0x7C	Config	構成レジスタ

注記：

レジスタのタイプの略称を説明します。

- RO：読み出し専用
- RW：読み出しと書き込み
- W1C：読み出し可能で、1 を書き込んでクリアできます。

3.4.1 SPI 転送フォーマットレジスタ (0x10)

表 3-4 SPI 転送フォーマットレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:18	-	-	0x0
AddrLen	17:16	RW	アドレスの長さ(単位は byte) 0x0 : 1 byte 0x1 : 2 bytes 0x2 : 3 bytes 0x3 : 4 bytes	0x2
Reserved	15:13	-	-	0x0
DataLen	12:8	RW	データの長さ(単位は bit) 実際のデータの長さは (DataLen+1)bits	0x07
DataMerge	7	RW	データマージモード・イネーブル。 DataLen=0x07 の場合にのみ有効です。 ● 0x1 : 4 バイト転送 ● 0x0 : 最下位バイトのみ転送	0x1
Reserved	6 : 4	-	-	0x0
LSB	3	RW	データ転送順序 ● 0x0 : MSB(Most Significant Bit)ファースト ● 0x1 : LSB(Least Significant Bit)ファースト	0x0
Reserved	2:0	-	-	0x0

注記：

レジスタの操作を開始する前に、まず SPI 転送フォーマットレジスタの値を設定する必要があります。例えば、アドレス長が 3 バイトでデータ長が 8 ビットの場合、SPI 転送フォーマットレジスタの値を 0x00020780 に設定します。

3.4.2 SPI 転送制御レジスタ (0x20)

表 3-5 SPI 転送制御レジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31	-	-	0x0
CmdEn	30	RW	SPI コマンドセクションのイネーブル信号 ● 0x0 : ディセーブル ● 0x1 : イネーブル	0x0
AddrEn	29	RW	SPI アドレスセクションのイネーブル信号 ● 0x0 : ディセーブル ● 0x1 : イネーブル	0x0
AddrFmt	28	RW	SPI アドレスセクションのフォーマット ● 0x0 : Single モード ● 0x1 : データセクションのフォーマットと同じ	0x0
TransMode	27:24	RW	転送モード ● 0x0 : 同時書き込みと読み出し ● 0x1 : 書き込み専用 ● 0x2 : 読み出し専用 ● 0x3 : 書き込み/読み出し ● 0x4 : 読み出し/書き込み ● 0x5 : 書き込み/Dummy/読み出し ● 0x6 : 読み出し/Dummy/書き込み ● 0x7 : データなし(CmdEn または AddrEn をイネーブルする必要がある) ● 0x8 : Dummy/書き込み ● 0x9 : Dummy/読み出し ● 0xa~0xf : Reserved	0x0
DualQuad	23:22	RW	SPI データセクションのフォーマット ● 0x0 : Single モード ● 0x1 : Dual I/O モード ● 0x2 : Quad I/O モード ● 0x3 : Reserved	0x0
TokenEn	21	RW	Token バイト転送イネーブル	0x0

名称	ビット	タイプ	説明	デフォルト値
			SPI 読み出しの際にアドレスセクションに 1 バイト付加され、その値は TokenValue によって決定されます。 ● 0x0 : 1 バイトの付加を無効にします。 ● 0x1 : 1 バイトの付加を有効にします。	
WrTranCnt	20 : 12	RW	書き込みデータ数。 ● WrTranCnt は、データレジスタから SPI バスに転送されたデータの数を示します。実際の数は (WrTranCnt+1) です。 ● WrTranCnt は、TransMode が 0,1,3,4,5,6 または 8 の場合にのみ有効です。 ● TransMode が 0 の場合、WrTranCnt=RdTranCnt である必要があります。	0x0
TokenValue	11	RW	Token バイトの値 ● 0x0 : 値 = 0x00 ● 0x1 : 値 = 0x69	0x0
DummyCnt	10 : 9	RW	Dummy データの数。 ● 実際の数は(DummyCnt+1)です。 ● SPI インターフェース側の Dummy サイクル数は、(DummyCnt+1)*((DataLen+1)/SPI IO width) です。 ● ダミー期間中、データピンはハイインピーダンス状態です。 ● DummyCnt は、TransMode が 5,6,8,9 の場合にのみ有効です。 ● 通常の転送フォーマットの Dummy サイクルの設定を下表に示します。	0x0
RdTranCnt	8:0	RW	読み出しデータ数。 ● RdTranCnt は、SPI バスからの、データレジスタに格納されたデータの数を示します。実際の数は (RdTranCnt+1) です。 ● RdTranCnt は、TransMode が 0,2,3,4,5,6 または 9 の場合にのみ有効です。 ● TransMode が 0 の場合、WrTranCnt=RdTranCnt である必要があります。	0x0

表 3-6 通常の転送フォーマットの Dummy サイクルの設定

転送フォーマット	DummyCnt+1	DataLen+1	DualQuad	#Dummy Cycles on the SPI Interface
Dummy サイクル	1	8	Single	8
	1	8	Dual	4
	1	8	Quad	2
	2	8	Quad	4
	3	8	Quad	6
	1	32	Quad	8

3.4.3 SPI コマンドレジスタ (0x24)

表 3-7 SPI コマンドレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:8	-	-	0x0
CMD	7 : 0	RW	SPI コマンド	0x0

3.4.4 SPI アドレスレジスタ (0x28)

表 3-8 SPI アドレスレジスタ

名称	ビット	タイプ	説明	デフォルト値
ADDR	31:0	RW	SPI アドレス	0x0

3.4.5 SPI データレジスタ (0x2C)

表 3-9 SPI データレジスタ

名称	ビット	タイプ	説明	デフォルト値
データ	31:0	RW	SPI 受信データまたは SPI 送信データ書き込み操作の場合、データは TX FIFO に書き込まれます。下位バイトが最初に転送されます。TX FIFO がフルで、ステータスレジスタの SPIActive ビットが 1 の場合、hready 信号が Low になり、待機状態になります。 読み出し操作の場合、RX FIFO からデータが読み出されます。下位バイトが最初に転送されます。RX FIFO が空で、ステータスレジスタの SPIActive ビットが 1 の場合、hready 信号が Low になり、待機状態になります。 TX FIFO が空の場合、SPI 転送は TX FIFO にさらにデータが書き込まれるまで保持され、RX FIFO がフルの場合、SPI 転送は RX FIFO にデータを受信できる領域ができるまで保持されます。 書き込み操作では、WrTranCnt を超えるデータが TX FIFO に書き込まれると、超過したデータは次の転送に入るか、TX FIFO をリセットすることでクリアされます。	0x0

3.4.6 SPI 制御レジスタ (0x30)

表 3-10 SPI 制御レジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:3	-	-	0x0
TXFIFORST	2	RW	TX FIFO リセット 1 を書き込んでリセットします。リセットが完了すると自動的にクリアされます。	0x0
RXFIFORST	1	RW	RX FIFO リセット 1 を書き込んでリセットします。リセットが完了すると自動的にクリアされます。	0x0
SPIRST	0	RW	SPI リセット	0x0

名称	ビット	タイプ	説明	デフォルト値
			1 を書き込んでリセットします。リセットが完了すると自動的にクリアされます。	

3.4.7 SPI ステータスレジスタ (0x34)

表 3-11 SPI ステータスレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:30	-	-	0x0
TXNUM[7:6]	29:28	RO	TX FIFO 内の有効データ数[7:6]	0x0
Reserved	27:26	-	-	0x0
RXNUM[7:6]	25 : 24	RO	RX FIFO 内の有効データ数[7:6]	0x0
TXFULL	23	RO	TX FIFO の FULL フラグ	0x0
TXEMPTY	22	RO	TX FIFO の EMPTY フラグ	0x1
TXNUM[5:0]	21:16	RO	TX FIFO 内の有効データ数[5:0]	0x0
RXFULL/ RXFULL_	15	RO	RX FIFO の FULL フラグ	0x0
RXEMPTY	14	RO	RX FIFO の EMPTY フラグ	0x1
RXNUM[5:0]	13:8	RO	RX FIFO 内の有効データ数[5:0]	0x0
Reserved	7 : 1	-	-	0x0
SPIActive	0	RO	SPI レジスタ動作中フラグ SPI コマンドレジスタが書き込まれると、SPIActive は 1 になり、転送が完了すると、SPIActive は 0 になります。	0x0

3.4.8 SPI 割り込みイネーブルレジスタ (0x38)

表 3-12 SPI 割り込みイネーブルレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:5	-	-	0x0
EndIntEn	4	RW	SPI 転送完了割り込みイネーブル SPI 転送が完了したときに割り込みをトリガするかどうかを制御します。	0x0
Reserved	3 : 0	-	-	0x0

3.4.9 SPI 割り込みステータスレジスタ (0x3C)

表 3-13 SPI 割り込みステータスレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:5	-	-	0x0
EndInt	4	W1C	SPI 転送完了割り込み SPI 転送完了割り込みがトリガされると、このビットは 1 になります。	0x0
Reserved	3 : 0	-	-	0x0

3.4.10 SPI タイミングレジスタ (0x40)

表 3-14 SPI タイミングレジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:12	-	-	0x0
Reserved	11 : 8	-	-	0x2
SCLK_DIV	7 : 0	RW	SPI クロックとソースクロックの周波数比。構成によって異なります。 - SCLK_DIV の値が 0~127 の場合、SCLK 周波数=ソースクロック周波数/((SCLK_DIV+1)*2) - SCLK_DIV の値が 255 の場合、SCLK の周波数=ソースクロック spi_clock の周波数	0xff

3.4.11 構成レジスタ (0x7C)

表 3-15 構成レジスタ

名称	ビット	タイプ	説明	デフォルト値
Reserved	31:8	-	-	0x0
TxFIFOSize	7 : 4	RO	TX FIFO の深さ。構成によって異なります。 0x0: 2 words 0x1: 4 words 0x2: 8 words 0x3: 16 words 0x4: 32 words 0x5: 64 words 0x6: 128 words	0x1
RXFIFOSize	3 : 0	RO	RX FIFO の深さ。構成によって異なります。 0x0: 2 words 0x1: 4 words 0x2: 8 words	0x1

名称	ビット	タイプ	説明	デフォルト値
			● 0x3: 16 words ● 0x4: 32 words ● 0x5: 64 words ● 0x6: 128 words	

3.5 ハードウェアの構成

3.5.1 TX FIFO の深さ

IP Core Generator を介して TX FIFO の深さ(すなわち、構成レジスタ (0x7C)の TXFIFOSize)を構成します。深さを 2、4、8、16、32、64、128 に設定できます。デフォルトの深さ値は 4 です。

3.5.2 RX FIFO の深さ

IP Core Generator を介して RX FIFO の深さ(すなわち、構成レジスタ (0x7C)の RXFIFOSize)を構成します。深さを 2、4、8、16、32、64、128 に設定できます。デフォルトの深さ値は 4 です。

3.5.3 Memory-Mapped 読み出し

memory-mapped 読み出し用インターフェースが提供されています。IP Core Generator を介してこのインターフェースをサポートするかどうかを構成します。

3.5.4 SPI クロックのパラメータ

IP Core Generator を介して SPI クロックのパラメータ(すなわち、SPI タイミングレジスタ(0x40)の SCLK_DIV)を構成します。例：

SPI Clock Divider が 0 の場合、SCLK_DIV の値は 255 です。

SPI Clock Divider が 1～128 の場合、SCLK_DIV の値は 0～127 です。

3.6 読み出し/書き込み手順

ここでは、SPI Flash W25Q64DW を例に、SPI Flash Interface (With External Flash) IP のデータ読み出しおよび書き込み手順を説明します。SPI Flash の一部のコマンドを下表に示します

表 3-16 SPI Flash の一部のコマンド

コマンド	バイト 1	バイト 2	バイト 3	バイト 4	バイト 5	バイト 6
Normal SPI						
Write Enable	06H	-	-	-	-	-
Write Disable	04H	-	-	-	-	-
Read Status Register-1	05H	(S7-S0)	-	-	-	-

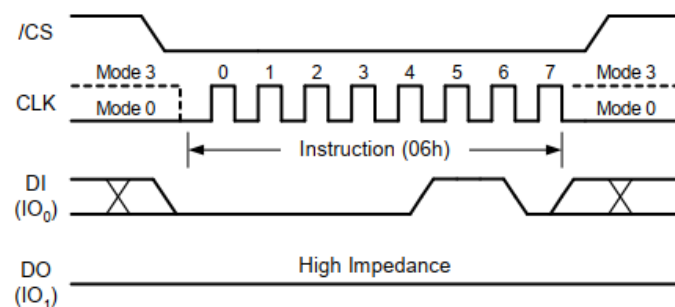
コマンド	バイト 1	バイト 2	バイト 3	バイト 4	バイト 5	バイト 6
Read Status Register-2	35H	(S15-S8)	-	-	-	-
Write Status Register	01H	(S7-S0)	(S15-S8)	-	-	-
Page Program	02H	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0
Sector Erase(4KB)	20H	A23-A16	A15-A8	A7-A0	-	-
Block Erase(32KB)	52H	A23-A16	A15-A8	A7-A0	-	-
Block Erase(64KB)	D8H	A23-A16	A15-A8	A7-A0	-	-
Chip Erase	C7/60H	-	-	-	-	-
Read Data	03H	A23-A16	A15-A8	A7-A0	(D7-D0)	
Read Manufacturer/Device ID	90H	dummy	dummy	00H	(MF7-MF0)	(ID7-ID0)
Read JEDEC ID	9FH	(MF7-MF0)	(ID15-ID8)	(ID7-ID0)	-	-
Read Unique ID	4BH	dummy	dummy	dummy	dummy	(UID63-UID0)
Dual SPI						
Fast Read Dual Output	3BH	A23-A16	A15-A8	A7-A0	dummy	(D7-D0,...)
Fast Read Dual I/O	BBH	A23-A8	A7-A0,M7-M0	(D7-D0,...)	-	-
Read Manufacturer/Device ID by Dual I/O	92H	A23-A8	A7-A0,M7-M0	(MF7-MF0,ID7-ID0)	-	-
Quad SPI						
Quad Page Program	32H	A23-A16	A15-A8	A7-A0	D7-D0	D7-D0
Fast Read Quad Output	6BH	A23-A16	A15-A8	A7-A0	dummy	(D7-D0,...)
Fast Read Quad I/O	EBH	A23-A0,M7-M0	(xxxx,D7-D0)	(D7-D0,...)	-	-
Read Manufacturer/Device ID by Quad I/O	94H	A23-A0,M7-M0	xxxx,(MF7-MF0,ID7-ID0)	(MF7-MF0,ID7-ID0)	-	-

3.6.1 Write Enable (06H)の操作手順

具体的には、

- SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - CmdEn = 1
 - TransMode = 0x7 (データなし)
- SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06

図 3-3 Write Enable のタイミング図

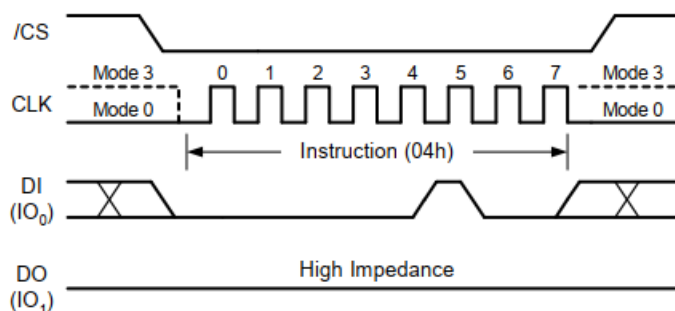


3.6.2 Write Disable (04H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000004 にします。
CMD = 0x04

図 3-4 Write Disable のタイミング図

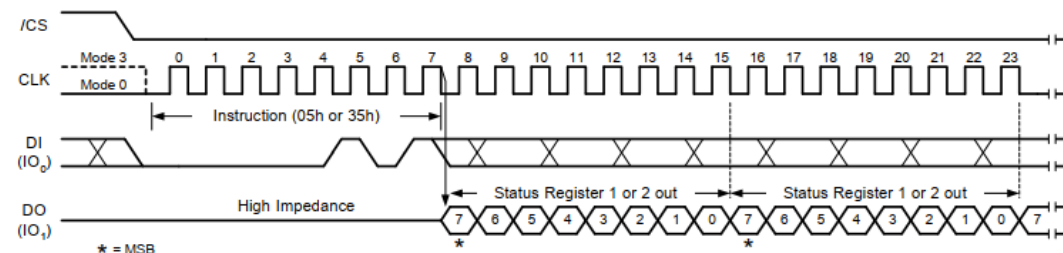


3.6.3 Read Status Register (05H/35H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x42000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x2 (読み出し専用)
2. SPI コマンドレジスタ(0x24)の値を 0x00000005 にします。
CMD = 0x05
3. SPI データレジスタ(0x2C)を読み出します。

図 3-5 Read Status Register のタイミング図

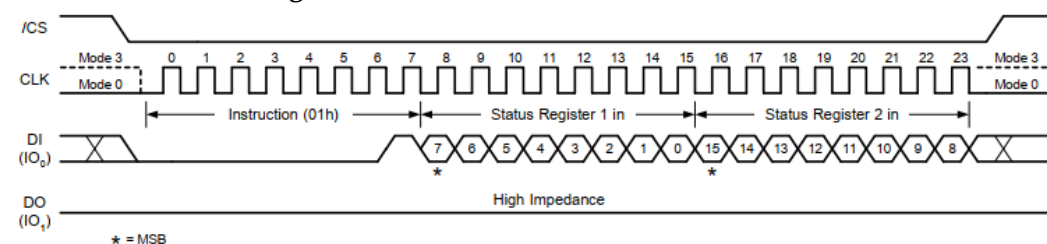


3.6.4 Write Status Register (01H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x41000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x1 (読み出し専用)
2. SPI データレジスタ(0x2C)の値を 0x00000200 にします。
DATA = 0x00000200 (Protect Bit はオフ、QE bit は 1 のまま)
3. SPI コマンドレジスタ(0x24)の値を 0x00000001 にします。
CMD = 0x01

図 3-6 Write Status Register のタイミング図



3.6.5 Read Data (03H)の操作手順

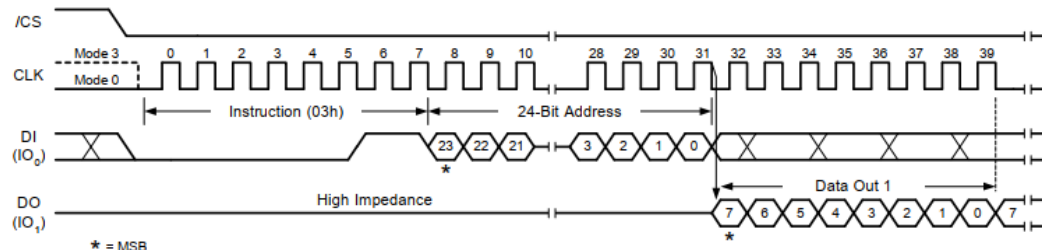
たとえば、16 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x6200000f にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x2 (読み出し専用)
 - d) RdTranCnt = 15 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x00000003 にします。
CMD = 0x03

5. SPI データレジスタ(0x2C)を読み出します。

毎回最大 4 バイトを読み出すことができます。従って、4 バイトを超えた場合は、このレジスタを複数回読み出す必要があります。

図 3-7 Read Data のタイミング図



3.6.6 Page Program (02H)の操作手順

たとえば、16 バイトを連続して書き込む手順は以下のとおりです：

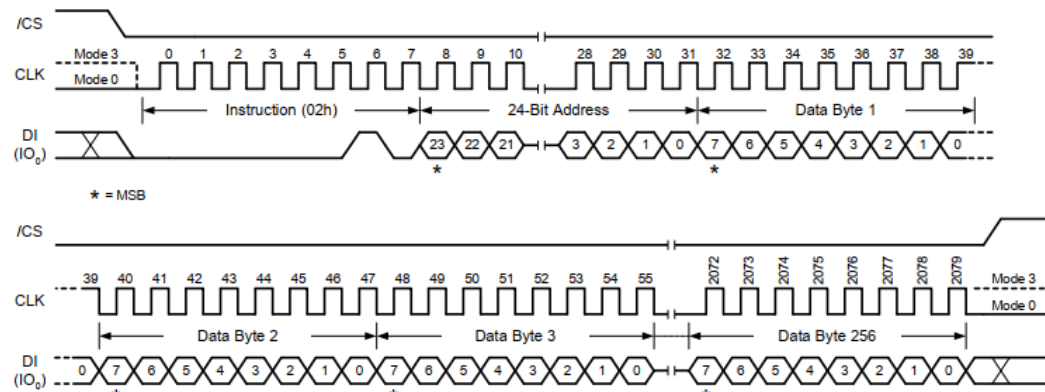
1. データの消去
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
 - c) SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - i. CmdEn = 1
 - ii. AddrEn = 1
 - iii. TransMode = 0x7 (データなし)
 - d) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
 - e) SPI コマンドレジスタ(0x24)の値を 0x00000020 にします。
CMD = 0x20 (セクター消去)
2. 書き込みデータ
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
 - c) SPI 転送制御レジスタ(0x20)の値を 0x6100f000 にします。
 - i. CmdEn = 1
 - ii. AddrEn = 1

- iii. TransMode = 0x1 (読み出し専用)
- iv. WrTranCnt = 15 (転送データ数-1)
- d) SPI 制御レジスタ(0x30)の値を 0x00000004 にします。
TXFIFORST = 1
- e) SPI 割り込みイネーブルレジスタ(0x38)の値を 0x00000010 にします。
EndIntEn = 1
- f) SPI データレジスタ(0x2C)の値を 0x33221100 にします。
DATA = 0x33221100 (1~4 バイト)
- g) SPI データレジスタ(0x2C)の値を 0x77665544 にします。
DATA = 0x77665544 (5~8 バイト)
- h) SPI データレジスタ(0x2C)の値を 0x33221100 にします。
DATA = 0xbbaa9988 (9~12 バイト)
- i) SPI データレジスタ(0x2C)の値を 0x77665544 にします。
DATA = 0xffeeddcc (13~16 バイト)
- j) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
- k) SPI コマンドレジスタ(0x24)の値を 0x00000002 にします。
CMD = 0x02
- l) SPI 割り込みステータスレジスタ(0x3C)を読み出します。
1 である EndInt は、転送が終了したことを意味します。
- m) SPI 割り込みステータスレジスタ(0x3C)の値を 0x00000010 にします。
EndInt= 1(1 を書き込んでクリアできます)

注記：

- 消去コマンドは、Flash のデータを 1 にするために使用されます。セクター消去、32KB ブロック消去、64KB ブロック消去、およびチップ消去の 4 つの消去コマンドがあります。消去される領域に他の有効なデータがある場合、ライトバックするためにまず消去される領域の他のデータを読み出す必要があります。
- 書き込まれるデータの数は、TX FIFO の深さを超えてはなりません。

図 3-8 Page Program のタイミング図

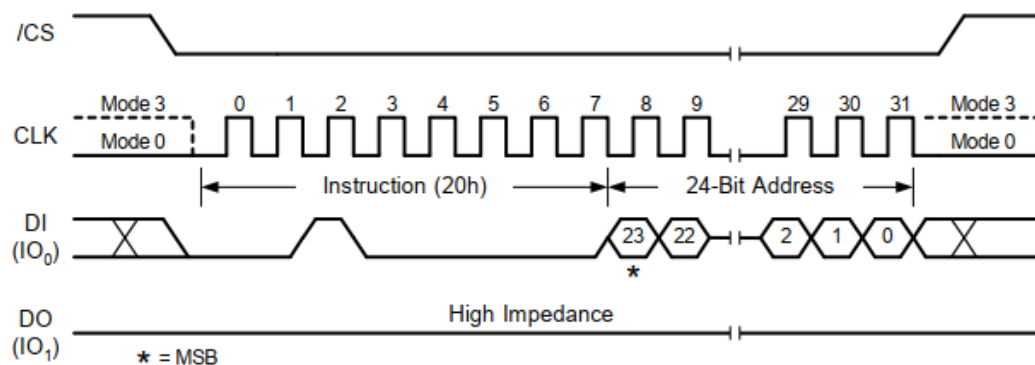


3.6.7 Sector Erase (20H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x7 (データなし)
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
5. SPI コマンドレジスタ(0x24)の値を 0x00000020 にします。
CMD = 0x20 (セクター消去)

図 3-9 Sector Erase のタイミング図

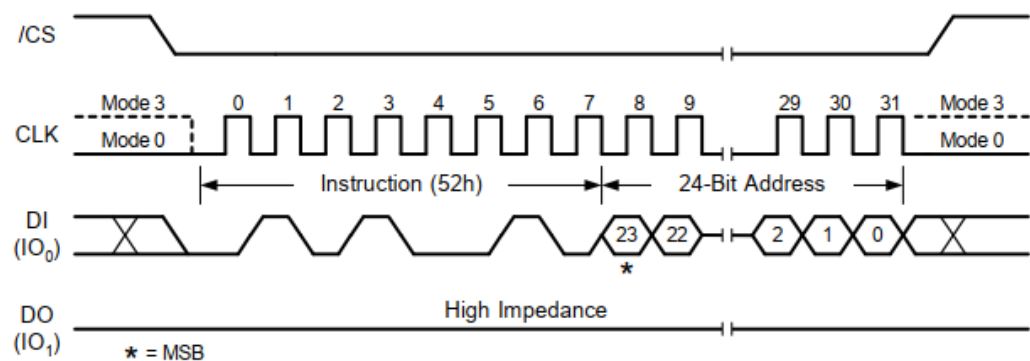


3.6.8 32 KB Block Erase (52H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x7 (データなし)
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
5. SPI コマンドレジスタ(0x24)の値を 0x00000052 にします。
CMD = 0x52 (32KB ブロック消去)

図 3-10 32KB Block Erase のタイミング図



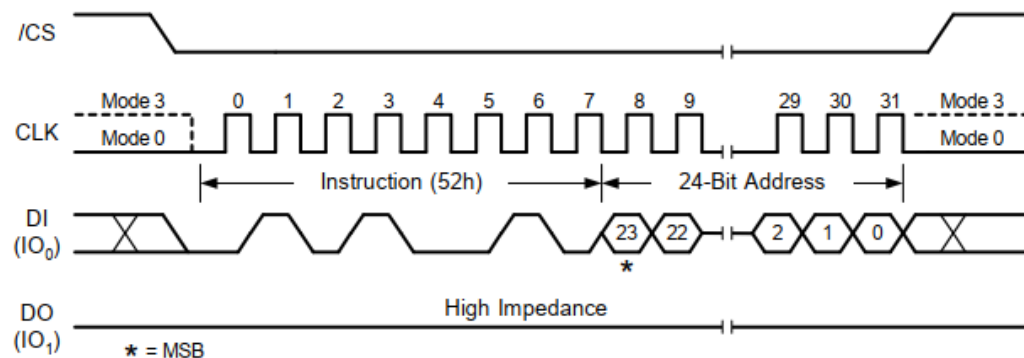
3.6.9 64 KB Block Erase (D8H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x7 (データなし)
2. SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
3. SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1

- c) TransMode = 0x7 (データなし)
4. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
5. SPI コマンドレジスタ(0x24)の値を 0x000000D8 にします。
CMD = 0xD8 (64KB ブロック消去)

図 3-11 64KB Block Erase のタイミング図

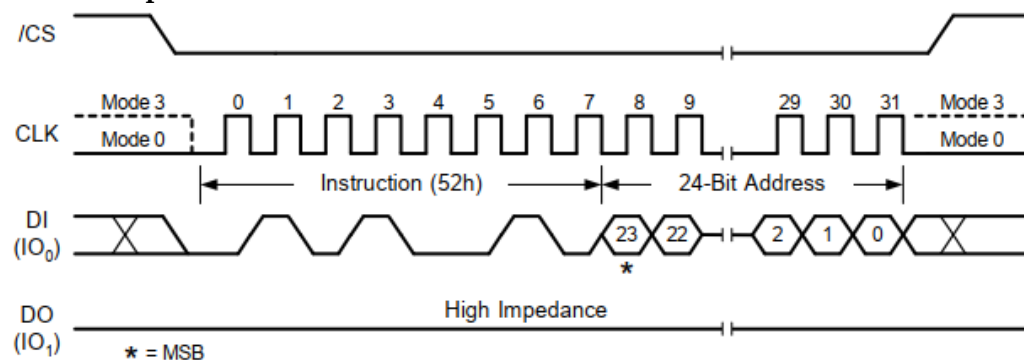


3.6.10 Chip Erase (60/C7H)の操作手順

具体的には、

- SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - CmdEn = 1
 - TransMode = 0x7 (データなし)
- SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
- SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - CmdEn = 1
 - TransMode = 0x7 (データなし)
- SPI コマンドレジスタ(0x24)の値を 0x00000060 にします。
CMD = 0x60 (チップ消去)

図 3-12 Chip Erase のタイミング図

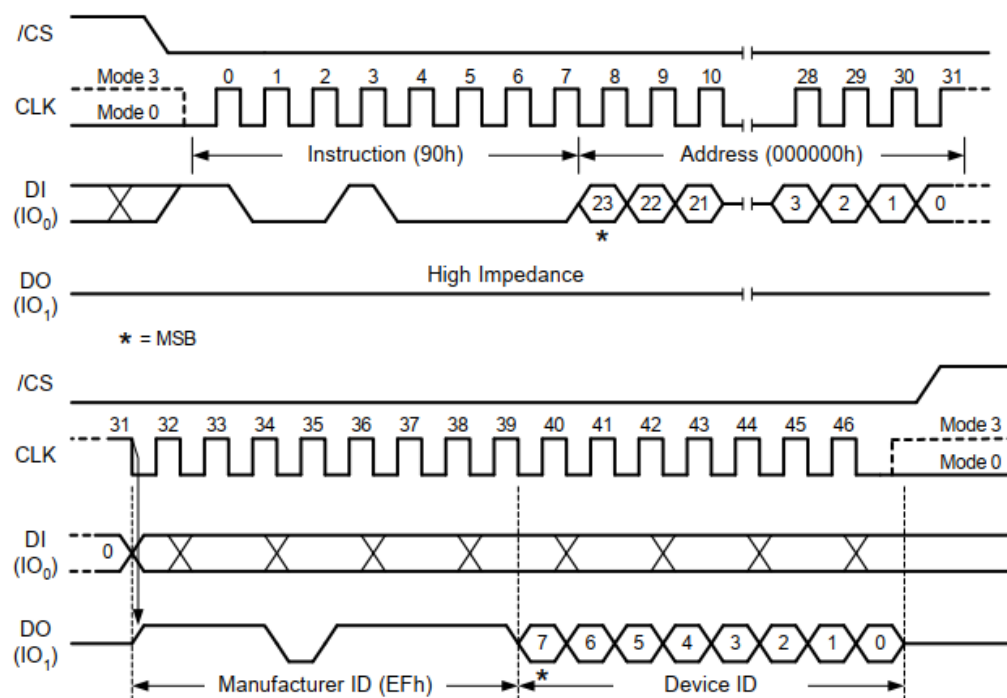


3.6.11 Read Manufacturer/Device ID (90H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x62000001 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x2 (読み出し専用)
 - d) RdTranCnt = 1 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x00000090 にします。
CMD = 0x90
5. SPI データレジスタ(0x2C)を読み出します。

図 3-13 Read Manufacture ID/Device ID のタイミング図



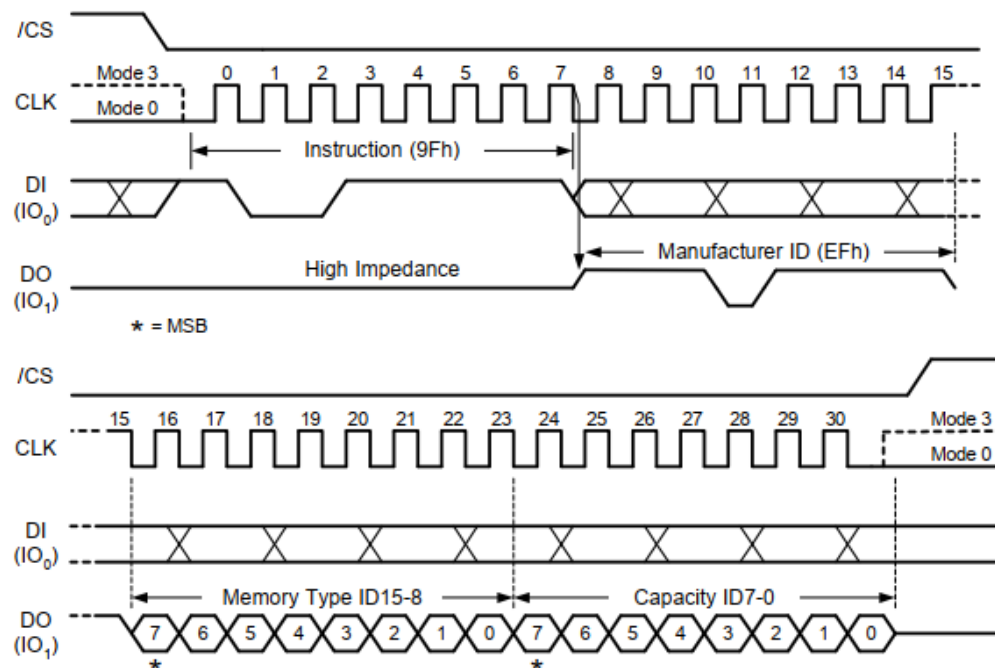
3.6.12 Read JEDEC ID (9FH)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x42000002 にします。
 - a) CmdEn = 1
 - b) TransMode = 0x2 (読み出し専用)

- c) RdTranCnt = 2 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI コマンドレジスタ(0x24)の値を 0x0000009F にします。
CMD = 0x9F
4. SPI データレジスタ(0x2C)を読み出します。

図 3-14 Read JEDEC ID のタイミング図



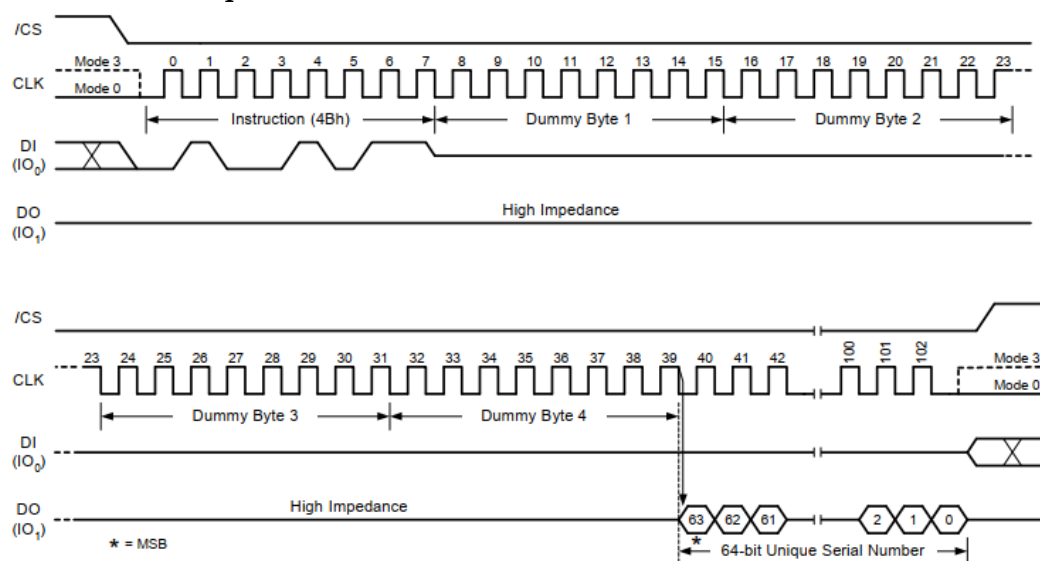
3.6.13 Read Unique ID (4BH)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x69000007 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x9 (Dummy、読み出し)
 - d) RdTranCnt = 7 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x0000004B にします。
CMD = 0x4B
5. SPI データレジスタ(0x2C)を読み出します。

Unique ID が 64 ビットであるため、SPI データレジスタを 2 回読み出す必要があります。

図 3-15 Read Unique ID のタイミング図

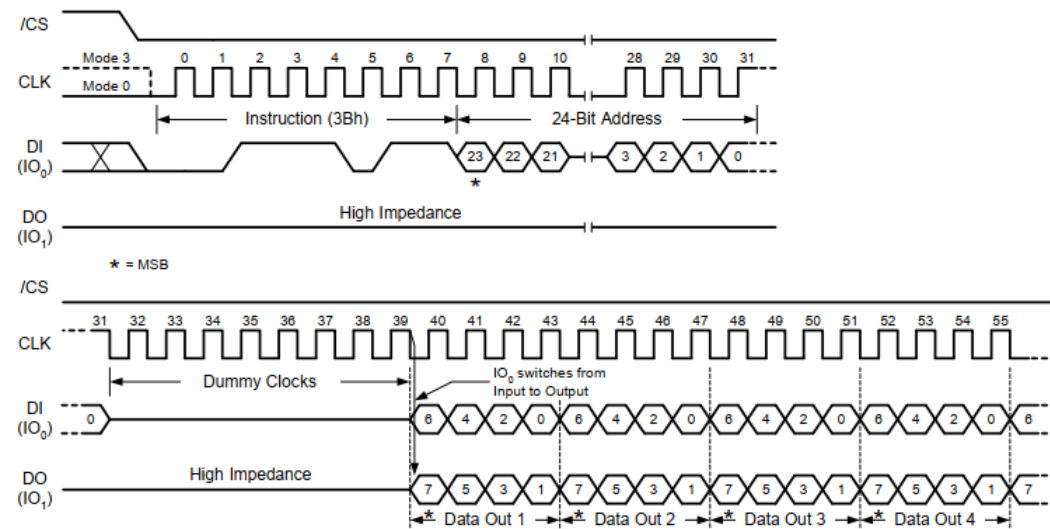


3.6.14 Fast Read Dual Output (3BH)の操作手順

たとえば、4 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x69400003 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x9 (Dummy、読み出し)
 - d) DualQuad = 0x1 (Dual I/O モード)
 - e) RdTranCnt = 3 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x0000003B にします。
CMD = 0x3B
5. SPI データレジスタ(0x2C)を読み出します。

図 3-16 Fast Read Dual Output のタイミング図

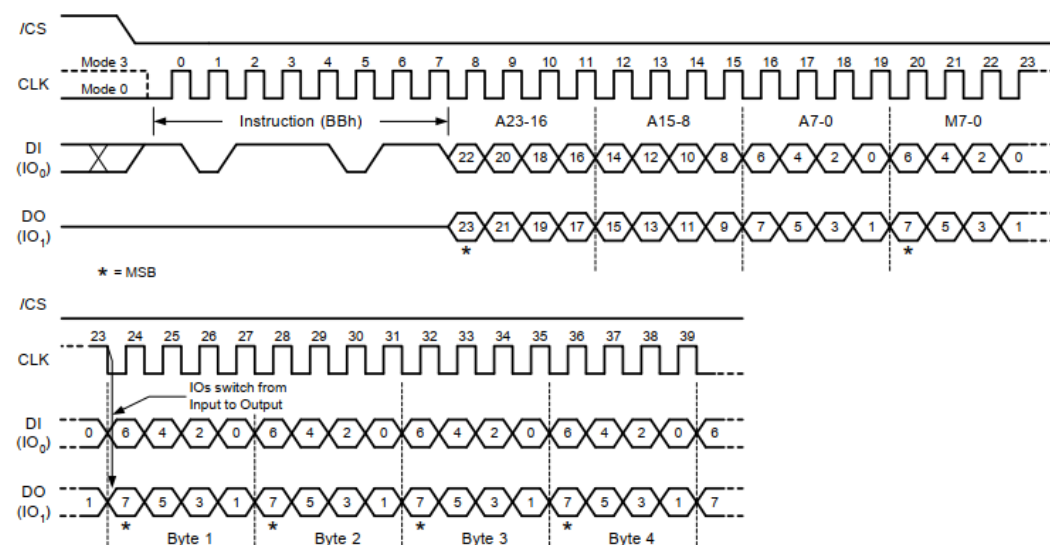


3.6.15 Fast Read Dual I/O (BBH)の操作手順

たとえば、4 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x79400003 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) AddrFmt = 1
 - d) TransMode = 0x9 (Dummy、読み出し)
 - e) DualQuad = 0x1(Dual I/O モード)
 - f) RdTranCnt = 3 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x000000BB にします。
CMD = 0xBB
5. SPI データレジスタ(0x2C)を読み出します。

図 3-17 Fast Read Dual I/O のタイミング図

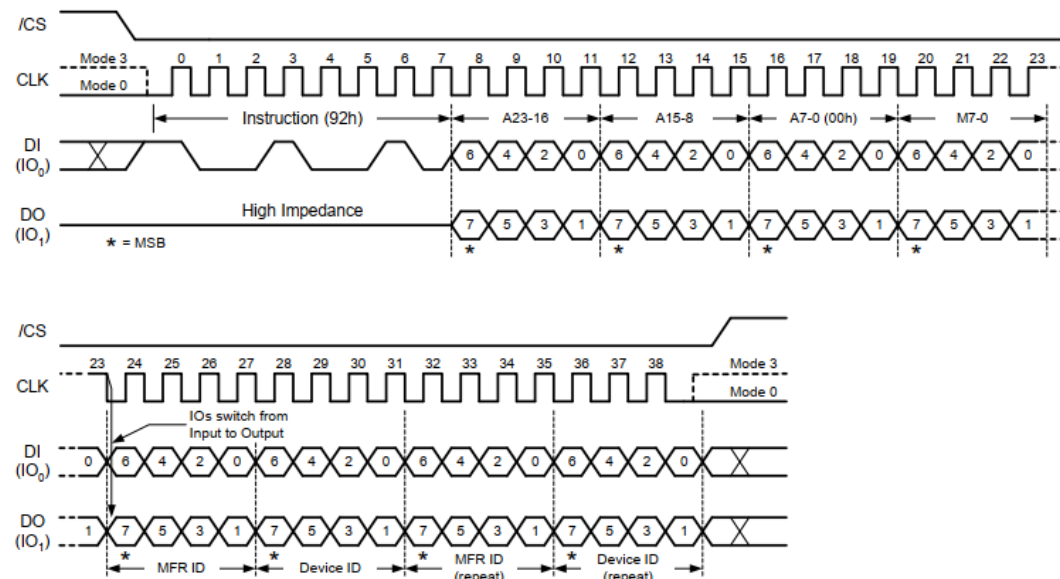


3.6.16 Read Manufacturer/Device ID Dual I/O (92H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x72600001 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) AddrFmt = 1
 - d) TransMode = 0x2 (読み出し専用)
 - e) DualQuad = 0x1(Dual I/O モード)
 - f) TokenEn = 1(Token バイトイネーブル)
 - g) RdTranCnt = 1 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x00000092 にします。
CMD = 0x92
5. SPI データレジスタ(0x2C)を読み出します。

図 3-18 Read Manufacturer/Device ID Dual I/O のタイミング図



3.6.17 Quad Page Program (32H)の操作手順

たとえば、4 バイトを連続して書き込む手順は以下のとおりです：

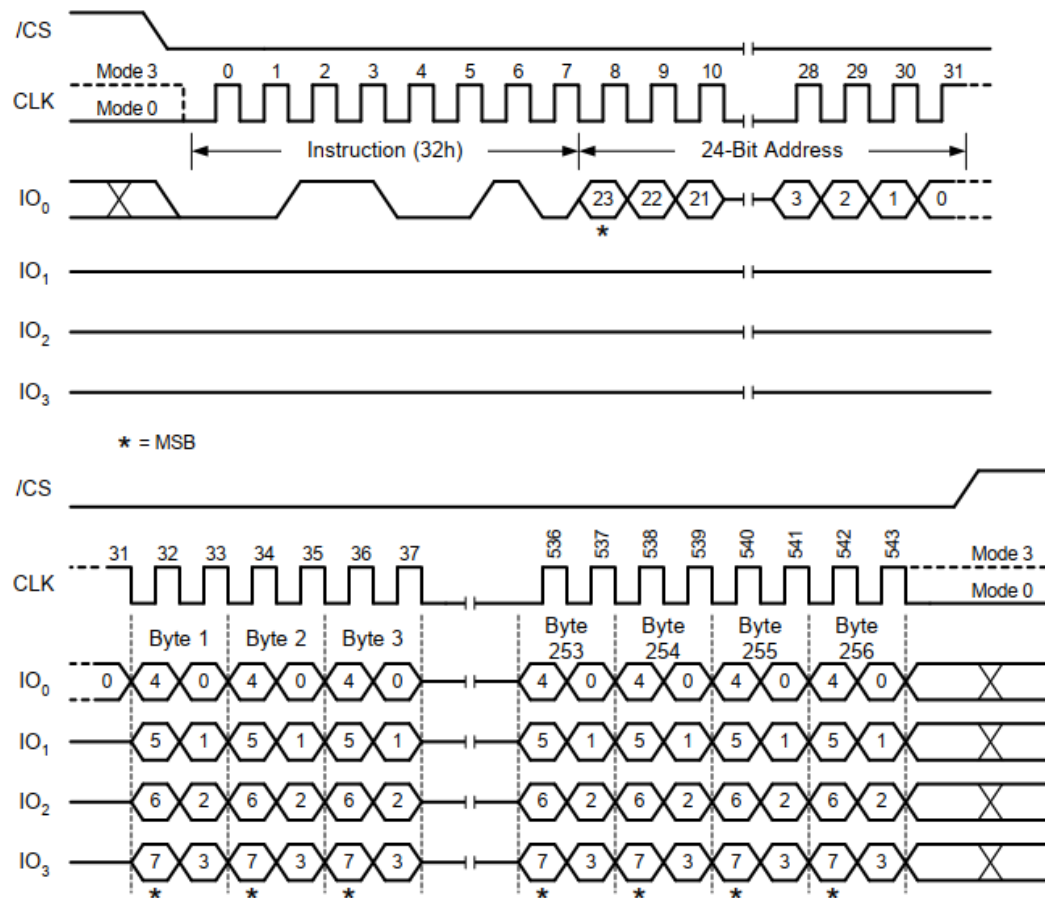
1. データの消去
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06
 - c) SPI 転送制御レジスタ(0x20)の値を 0x67000000 にします。
 - i. CmdEn = 1
 - ii. AddrEn = 1
 - iii. TransMode = 0x7 (データなし)
 - d) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
 - e) SPI コマンドレジスタ(0x24)の値を 0x00000020 にします。
CMD = 0x20 (セクター消去)
2. 書き込みデータ
 - a) SPI 転送制御レジスタ(0x20)の値を 0x47000000 にします。
 - i. CmdEn = 1
 - ii. TransMode = 0x7 (データなし)
 - b) SPI コマンドレジスタ(0x24)の値を 0x00000006 にします。
CMD = 0x06

- c) SPI 転送制御レジスタ(0x20)の値を 0x61803000 にします。
- CmdEn = 1
 - AddrEn = 1
 - TransMode = 0x1 (読み出し専用)
 - DualQuad = 0x2(Quad I/O モード)
 - WrTranCnt = 3 (転送データ数-1)
- d) SPI データレジスタ(0x2C)の値を 0x33221100 にします。
DATA = 0x33221100 (1~4 バイト)
- e) SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
- f) SPI コマンドレジスタ(0x24)の値を 0x00000032 にします。
CMD = 0x32

注記：

- 消去コマンドは、Flash のデータを 1 にするために使用されます。4KB セクター消去、32KB ブロック消去、64KB ブロック消去、およびチップ消去の 4 つの消去コマンドがあります。消去される領域に他の有効なデータがある場合、ライトバックするためにまず消去される領域の他のデータを読み出す必要があります。
- 書き込まれるデータの数、TX FIFO の深さを超えてはなりません。

図 3-19 Quad Page Program のタイミング図

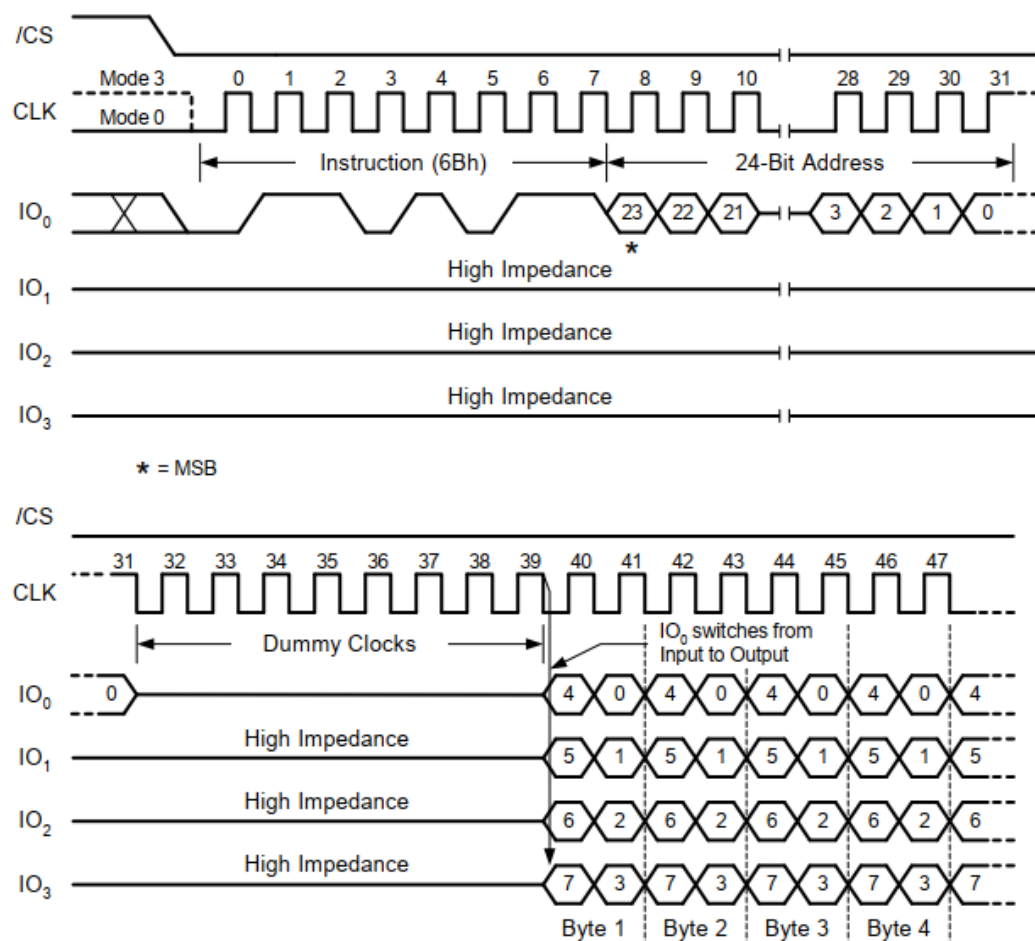


3.6.18 Fast Read Quad Output (6BH)の操作手順

たとえば、4 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x69800603 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) TransMode = 0x9 (Dummy、読み出し)
 - d) DualQuad = 0x2(Quad I/O モード)
 - e) RdTranCnt = 3 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x0000006B にします。
CMD = 0x6B
5. SPI データレジスタ(0x2C)を読み出します。

図 3-20 Fast Read Quad Output のタイミング図

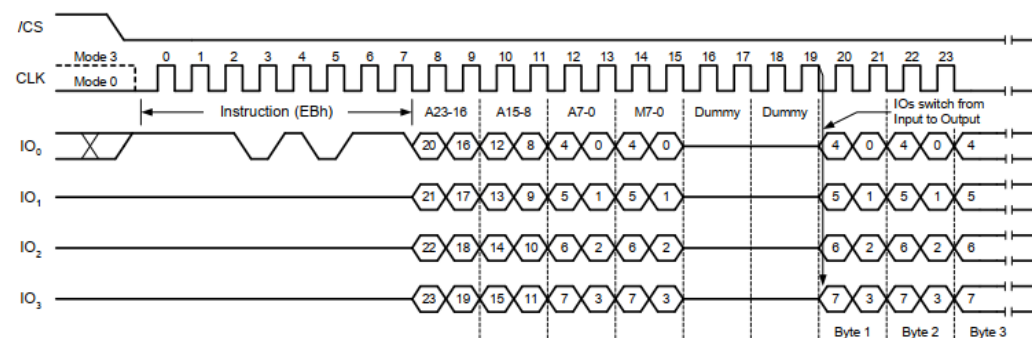


3.6.19 Fast Read Quad I/O (EBH)の操作手順

たとえば、4 バイトを連続して読み出す手順は以下のとおりです：

1. SPI 転送制御レジスタ(0x20)の値を 0x79A00203 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) AddrFmt = 1
 - d) TransMode = 0x9 (Dummy、読み出し)
 - e) DualQuad = 0x2(Quad I/O モード)
 - f) TokenEn = 1(Token バイトイネーブル)
 - g) DummyCnt = 1 (Dummy 数-1)
 - h) RdTranCnt = 3 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
4. SPI コマンドレジスタ(0x24)の値を 0x000000EB にします。
CMD = 0xEB
5. SPI データレジスタ(0x2C)を読み出します。

図 3-21 Fast Read Quad I/O のタイミング図



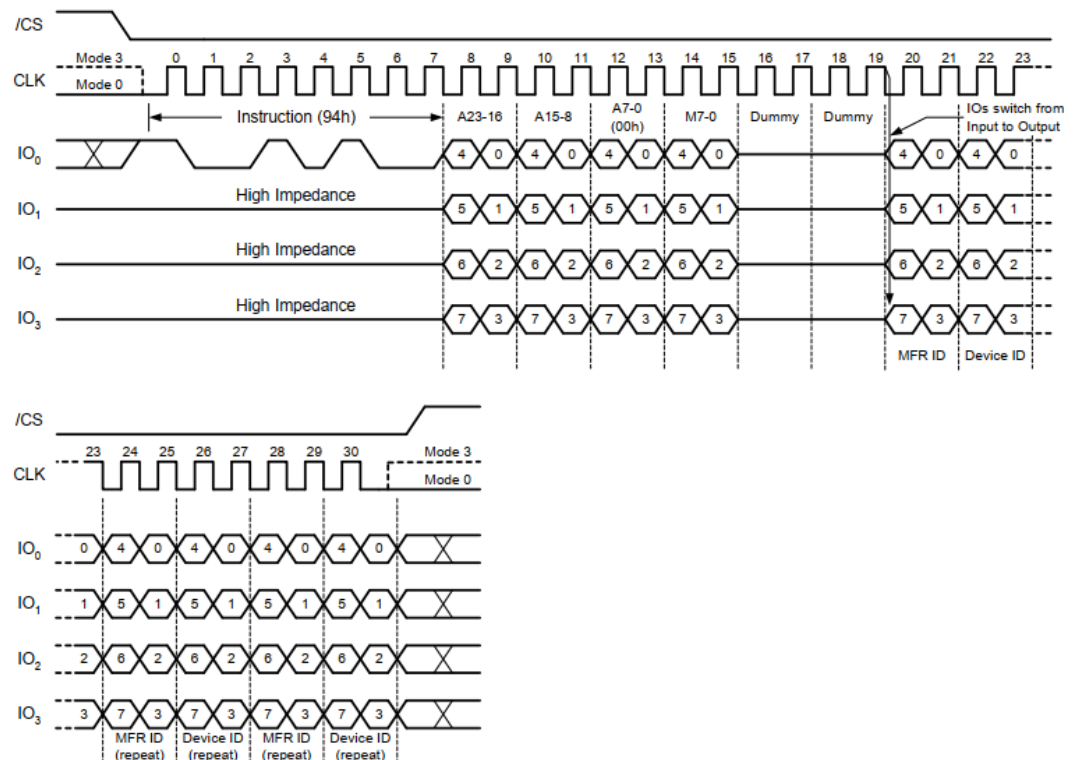
3.6.20 Read Manufacturer/Device ID Quad I/O (94H)の操作手順

具体的には、

1. SPI 転送制御レジスタ(0x20)の値を 0x79A00201 にします。
 - a) CmdEn = 1
 - b) AddrEn = 1
 - c) AddrFmt = 1
 - d) TransMode = 0x9 (Dummy、読み出し)
 - e) DualQuad = 0x2(Quad I/O モード)

- f) TokenEn = 1(Token バイトイネーブル)
 - g) DummyCnt = 1 (Dummy 数-1)
 - h) RdTranCnt = 1 (転送データ数-1)
2. SPI 制御レジスタ(0x30)の値を 0x00000002 にします。
RXFIFORST = 1
 3. SPI アドレスレジスタ(0x28)の値を 0x00000000 にします。
ADDR = 0x00000000
 4. SPI コマンドレジスタ(0x24)の値を 0x00000094 にします。
CMD = 0x94
 5. SPI データレジスタ(0x2C)を読み出します。

図 3-22 Read Manufacturer/Device ID Quad I/O のタイミング図



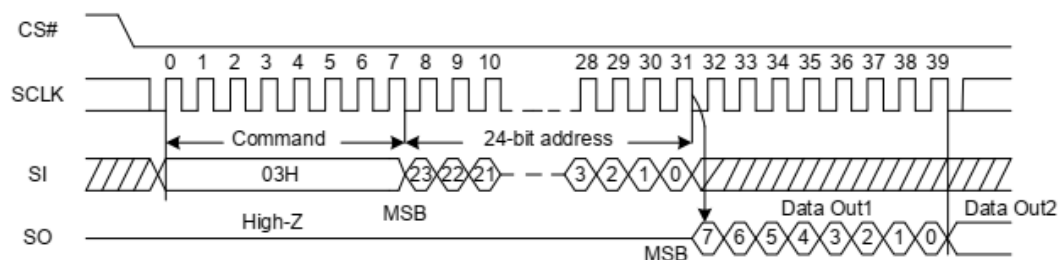
3.7 タイミングの説明

このセクションでは、Gowin SPI Flash Interface (With External Flash) IP のタイミングについて説明します。

3.7.1 SPI インターフェースのタイミング

SPI Flash の読み出しタイミングを図 3-23 に示します。

図 3-23 SPI Flash の読み出しタイミング



SPI Flash の書き込みタイミングを図 3-24 に示します。

図 3-24 SPI Flash の書き込みタイミング



3.7.2 AHB インターフェースのタイミング

図 3-25 AHB インターフェースのタイミング(待機状態なし)

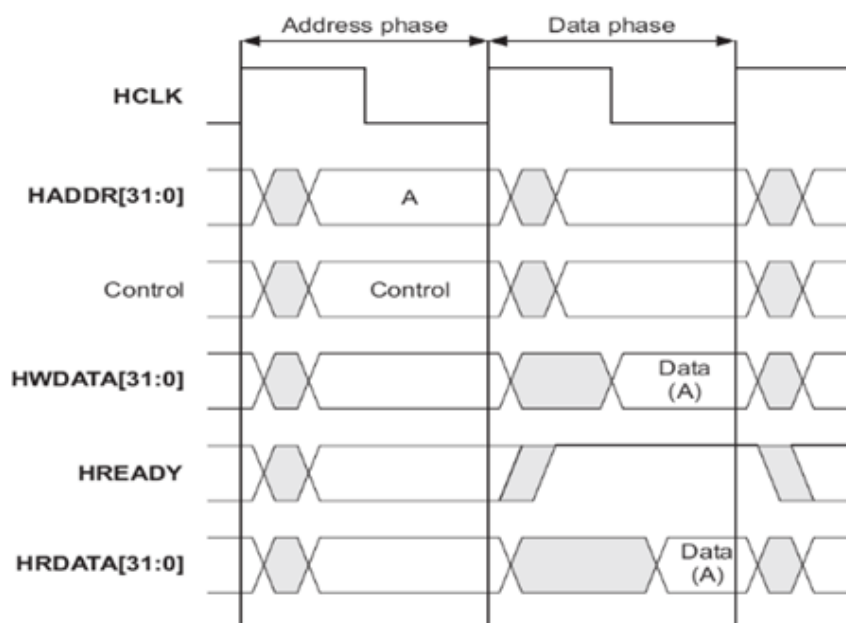
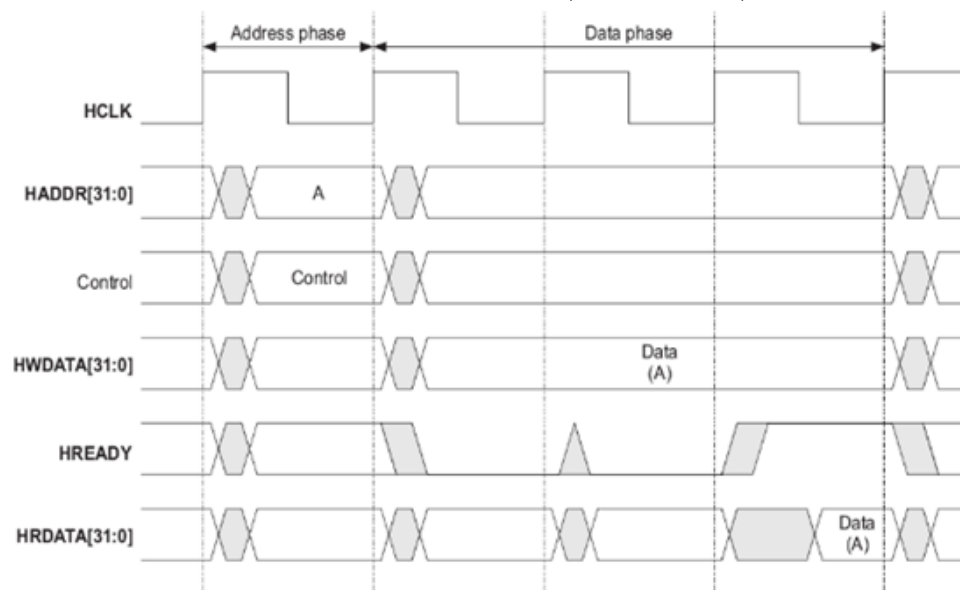


図 3-26 AHB インターフェースのタイミング(待機状態あり)



3.7.3 APB インターフェースのタイミング

図 3-27 APB バスの書き込みタイミング

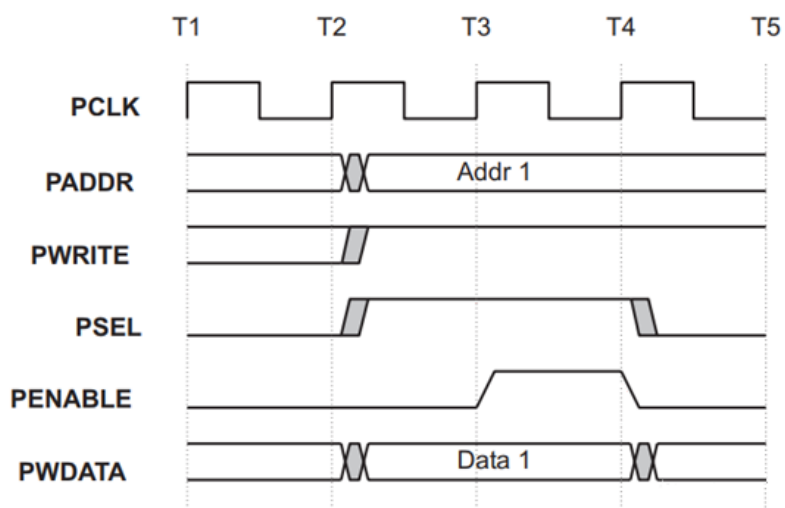
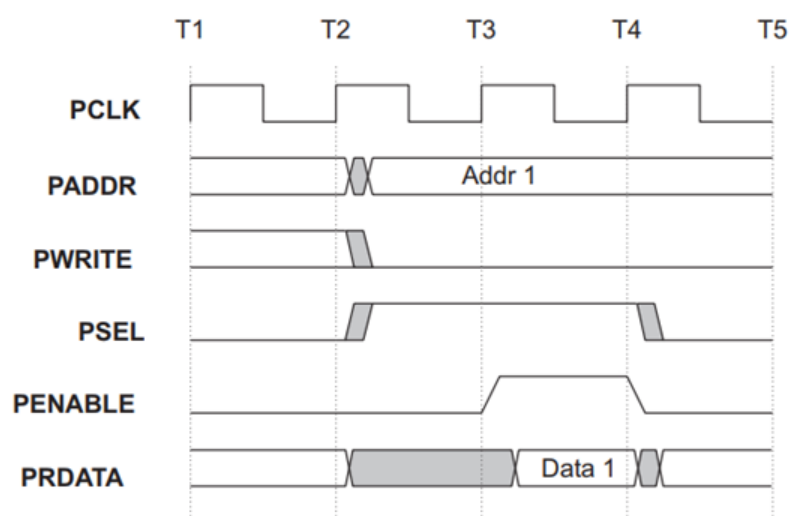


図 3-28 APB バスの読み出しタイミング



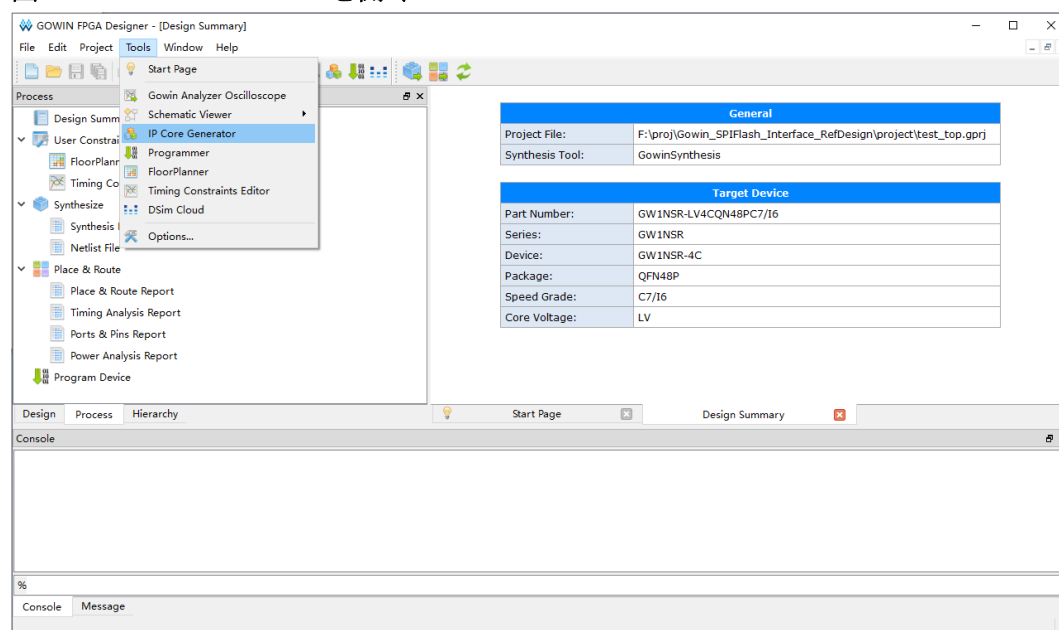
4GUIでの構成

Gowin ソフトウェアの IP Core Generator を使用して、Gowin SPI Flash Interface (With External Flash) IP を呼び出して構成できます。

1. IP Core Generator を開く

プロジェクトが作成された後、Tools > IP Core Generator をクリックして、Gowin の IP コア生成ツールを開きます(図 4-1)。

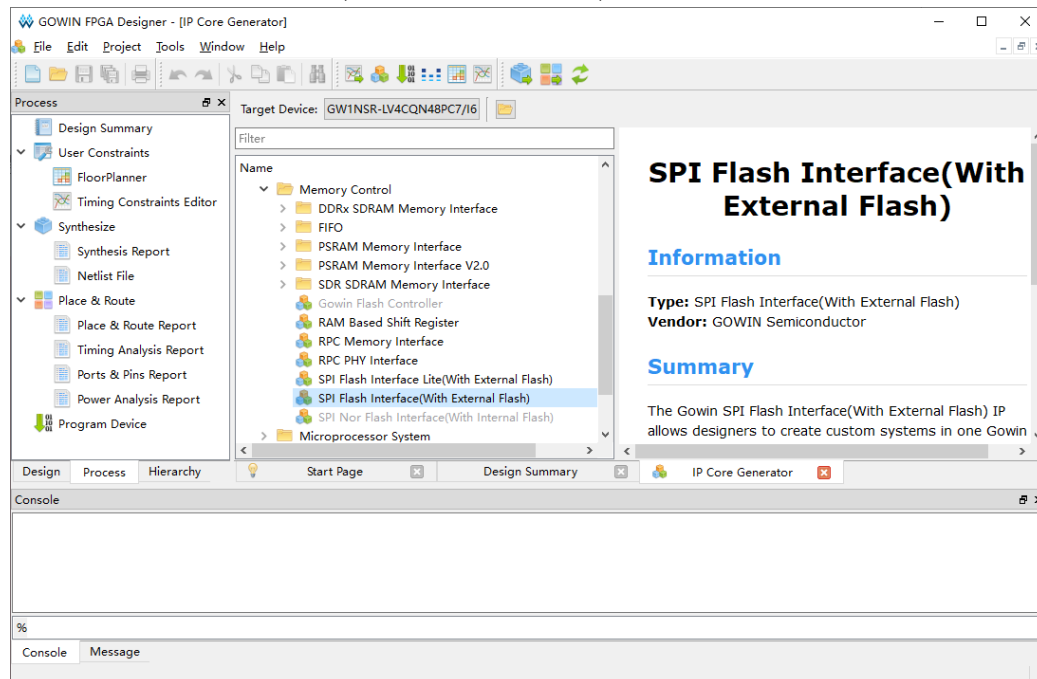
図 4-1 IP Core Generator を開く



2. SPI Flash Interface (With External Flash) IP コアを開く

Memory Control > SPI Flash Interface をダブルクリックして SPI Flash Interface (With External Flash) IP コアの構成画面を開きます(図 4-2)。

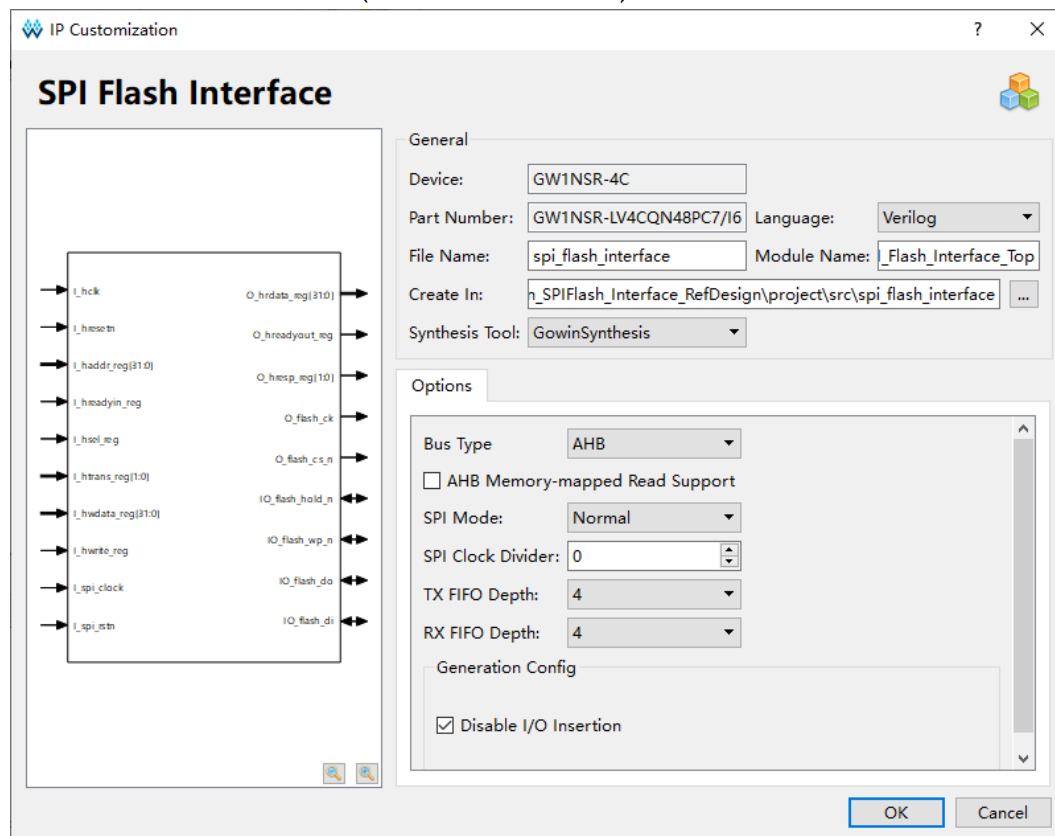
図 4-2 SPI Flash Interface (With External Flash) IP を開く



3. SPI Flash Interface (With External Flash) IP コアの構成画面

構成画面の左側は SPI Flash Interface (With External Flash) IP コアのポート図です(図 4-3)。

図 4-3 SPI Flash Interface (With External Flash) IP コアのポート図



4. 基本情報の構成

構成画面の上部は基本情報の構成エリアであり、本マニュアルでは、GW1NSR-4C デバイス QN48P パッケージを例に説明します。Module Name オプションには、プロジェクトが作成された後のトップレベルファイルの名前が表示されます。デフォルトは“SPI_Flash_Interface_Top”であり、変更できます。“File Name”は、SPI Flash Interface (With External Flash) IP コアに必要なファイルを保存するためのフォルダーです。デフォルトは“spi_flash_interface”であり、ユーザーはこのパスを変更できます。Create In オプションでは IP コアのフォルダーのパスが入力されます。デフォルトは“(プロジェクトパス)\src\spi_flash_interface”であり、ユーザーはパスを変更できます。

図 4-4 基本情報の構成画面

The screenshot shows the 'General' tab of a configuration window. It contains the following fields and settings:

- Device:** GW1NSR-4C
- Part Number:** GW1NSR-LV4CQN48PC7/I6
- Language:** Verilog (dropdown)
- File Name:** spi_flash_interface
- Module Name:** _Flash_Interface_Top
- Create In:** h_SPIFlash_Interface_RefDesign\project\src\spi_flash_interface (with a browse button '...')
- Synthesis Tool:** GowinSynthesis (dropdown)

5. Options タブ

Options タブでは、SPI Flash Interface (With External Flash) IP バス、モードなどの情報を設定する必要があります。

図 4-5 Options タブ

The screenshot shows the 'Options' tab of the configuration window. It contains the following settings:

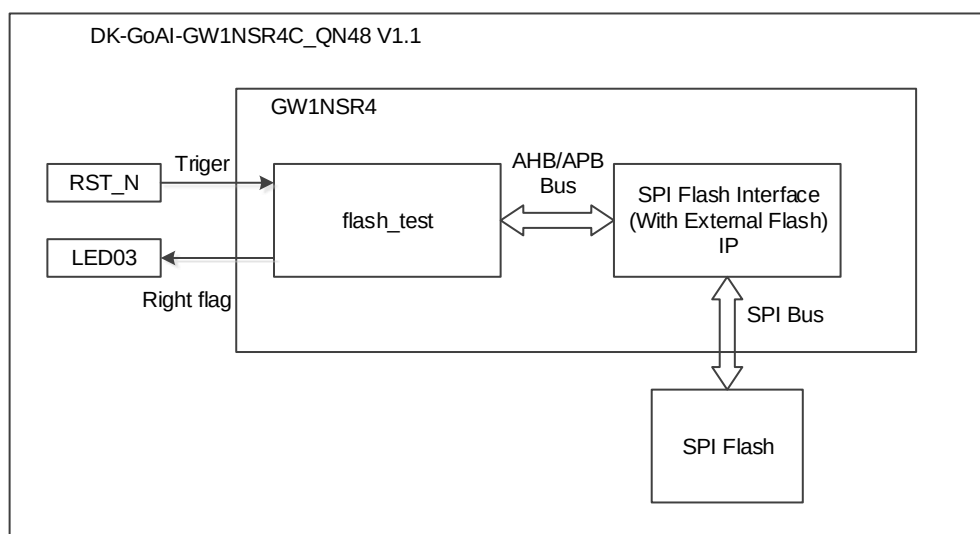
- Bus Type:** AHB (dropdown)
- ☐ AHB Memory-mapped Read Support
- SPI Mode:** Normal (dropdown)
- SPI Clock Divider:** 0 (spinner)
- TX FIFO Depth:** 4 (dropdown)
- RX FIFO Depth:** 4 (dropdown)
- Generation Config:**
 - ☒ Disable I/O Insertion

5 リファレンスデザイン

このセクションでは、主に **SPI Flash Interface (With External Flash) IP** のリファレンスデザイン例の使用方法について説明します。詳細については、GOWIN 公式 Web サイトの [リファレンスデザイン](#) を参照してください。

本リファレンスデザインでは、DK-GoAI-GW1NSR4C_QN48_V1.1 開発ボードを例として使用しています。このリファレンスデザインの基本構造を図 5-1 に示します。DK-GoAI-GW1NSR4C_QN48_V1.1 開発ボードの詳細については、[ここ](#) をクリックしてください。

図 5-1 リファレンスデザインの基本構造



リファレンスデザインでは、**flash_test** モジュールは **AHB** または **APB** バスのマスターとして動作します。ボタン **RST_N** が押されると、**flash_test** は書き込みおよび読み出しコマンドを送信し、**SPI Flash Interface (With External Flash) IP** を介して **SPI Flash** に連続書き込みおよび連続読み出しを実行します。次に、読み出されたデータと書き込まれたデータを比較します。一致する場合、**flash_test** は **Right flag** 信号を **LED03** に送信して **LED03** をオンにします。

6 提供されるファイル

提供されるファイルには主に、ドキュメント、デザインのソースコード、およびリファレンスデザインが含まれています。

6.1 ドキュメント

フォルダにはユーザーガイド(PDF ファイル)があります。

表 6-1 ファイル一覧

名称	説明
Gowin SPI Flash Interface (With External Flash) IP ユーザーガイド(IPUG1015)	即ち、本マニュアル

6.2 デザインのソースコード(暗号化)

暗号化コードのフォルダには、GUI で使用される、Gowin SPI Flash Interface (With External Flash) IP の RTL 暗号化コードが含まれています。

表 6-2 SPI Flash Interface のソースコード一覧

名称	説明
spi_flash_interface.v	暗号化されている、IP コアのトップレベルファイル。ユーザーにインターフェース情報を提供します。

6.3 リファレンスデザイン

Gowin SPI Flash Interface RefDesign フォルダには、主に Gowin SPI Flash Interface (With External Flash) IP のネットリストファイル、リファレンスデザイン、制約ファイル、トップレベルファイル、およびプロジェクトフォルダなどが含まれています。

表 6-3 RefDesign フォルダのコンテンツ一覧

名称	説明
flash_test_top.v	リファレンスデザインのトップモジュール
flash_test.v	テストステイミュラス生成モジュール
test_top.cst	物理制約ファイル

名称	説明
test_top.sdc	タイミング制約ファイル
spi_flash_interface	SPI Flash Interface (With External Flash) IP フォルダ

