



Gowin Integer Multiply Divider IP ユーザーガイド

IPUG539-1.2J, 2020-09-09

著作権について（2020）

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

「GOWINSEMI®」、「LittleBee®」、「Arora」、及びGOWINSEMIのロゴは、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、www.gowinsemi.com.cnにおいて記載されているそれぞれの権利者に帰属しています。当社は、**GOWINSEMI Terms and Conditions of Sale**（GOWINSEMI取引条件）に規定されている内容を除き、（明示的か又は黙示的に拘わらず）いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。本文書における全ての情報は、予備的情報として取り扱われなければなりません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ（不具合情報）については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2019/02/22	1.0J	初版。
2019/10/24	1.1J	● サポートされるデバイスのリストを更新。 ● タイミングの説明を更新。 ● 計算モードの説明を追加。
2020/09/09	1.2J	● 表2-2乗算遅延と表2-3除算遅延を追加。 ● IPのリソース使用率を更新。

目次

目次	i
図一覧	ii
表一覧	iii
1 本マニュアルについて	1
1.1 マニュアル内容	1
1.2 関連ドキュメント	1
1.3 用語、略語	1
1.4 テクニカル・サポートとフィードバック	2
2 概要	3
2.1 Integer Multiply Divider IP の紹介	4
2.2 機能及び性能	4
2.2.1 主な機能	4
2.2.2 最大周波数	4
2.2.3 レイテンシ	4
2.2.4 リソース使用率	5
3 機能の説明	7
3.1 Gowin Integer Multiply Divider の構造と機能	7
3.2 計算モードの選択	9
3.3 radix の構成	9
3.4 データ幅	10
4 ポートの説明	11
5 タイミングの説明	12
6 GUI	14
7 リファレンスデザイン	16
8 ファイル	17

図一覧

図 2-1 Integer Multiply Divider の構造	3
図 3-1 Integer Multiply Divider のインターフェース	8
図 5-1 Integer Multiply Divider 信号のタイミング	12
図 6-1 プロジェクトの GUI	14
図 6-2 Integer Multiply Divider IP の GUI	15
図 6-3 radix モードとして構成	15

表一覧

表 1-1 用語、略語	1
表 2-1 Gowin Integer Multiply Divider IP の概要.....	4
表 2-2 Gowin Integer Multiply Divider IP の乗算遅延	5
表 2-3 Gowin Integer Multiply Divider IP の除算遅延	5
表 2-4 Gowin Integer Multiply Divider IP のリソース使用率.....	5
表 3-1 Integer Multiply Divider の計算モード.....	9
表 4-1 Gowin Integer Multiply Divider IP の IO ポート一覧	11
表 8-1 ファイル一覧	17

1 本マニュアルについて

1.1 マニュアル内容

本マニュアルは、ユーザーが Gowin Integer Multiply Divider IP を活用できるよう、その概要、機能、ポート、タイミング、構成と呼び出し、およびリファレンスデザインなどについて説明します。

1.2 関連ドキュメント

GOWIN セミコンダクターのウェブサイト www.gowinsemi.com/ja から、以下の関連ドキュメントがダウンロード、参考できます：

1. GW1N シリーズ FPGA 製品データシート ([DS100](#))
2. GW1NR シリーズ FPGA 製品データシート([DS117](#))
3. GW1NS シリーズ FPGA 製品データシート([DS821](#))
4. GW1NSE シリーズ FPGA 製品データシート([DS871](#))
5. GW1NSER シリーズ FPGA 製品データシート([DS881](#))
6. GW1NSR シリーズ FPGA 製品データシート([DS861](#))
7. GW2A シリーズ FPGA 製品データシート ([DS102](#))
8. GW2AR シリーズ FPGA 製品データシート([DS226](#))
9. Gowin ソフトウェア ユーザーガイド ([SUG100](#))

1.3 用語、略語

本マニュアルの関連用語、略語、及びその意味については、表 1-1 を参照してください。

表 1-1 用語、略語

用語、略語	正式名称	意味
Register	Register	レジスタ
ALU	Arithmetic Logical Unit	演算論理ユニット

用語、略語	正式名称	意味
LUT	Look-up Table	ルックアップテーブル
CLS	Configurable Logic Slice	コンフィギャラブル論理スライス

1.4 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

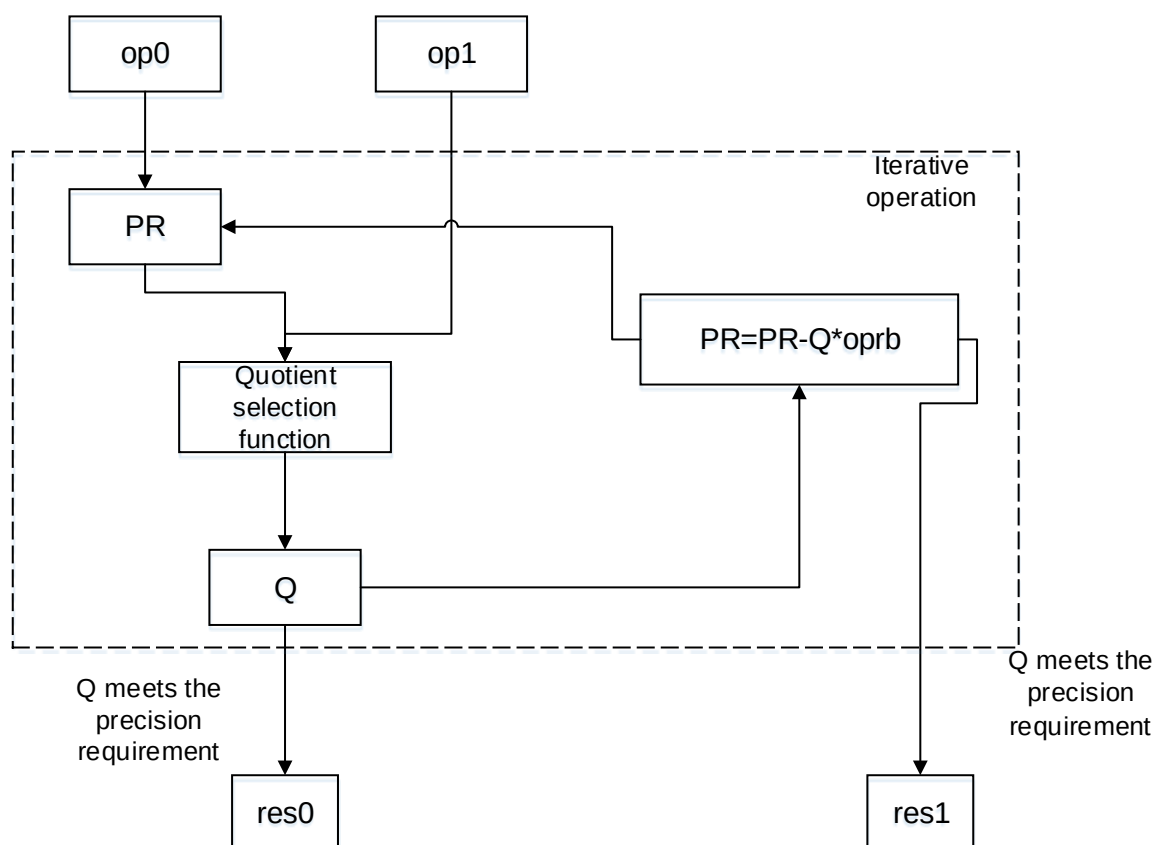
Web サイト : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 概要

Gowin Integer Multiply Divider IP は、符号付き整数、符号なし整数の乗算と除算を実現できる、フル機能の乗算および除算 IP です。その構造を図 2-1 に示します。

図 2-1 Integer Multiply Divider の構造



2.1 Integer Multiply Divider IP の紹介

Gowin Integer Multiply Divider IP は、少ないロジックリソースで整数の乗算および除算を実現できるように設計されています。

表 2-1 Gowin Integer Multiply Divider IP の概要

Gowin Integer Multiply Divider IP	
サポートされるデバイス	GW1Nシリーズ : GW1N-2、GW1N-2B、GW1N-4、GW1N-4B、GW1N-6、GW1N-9 GW1NRシリーズ、GW1NSシリーズ、GW1NSEシリーズ、GW1NSERシリーズ、GW1NSRシリーズ、GW2Aシリーズ、GW2ARシリーズ
ロジックリソース	表2-4参照。
提供されるファイル	
設計ファイル	Verilog
リファレンスデザイン	Verilog
テストベンチ	Verilog
テストおよび設計フロー	
合成ソフトウェア	Synplify Pro
統合開発環境	Gowinソフトウェア

2.2 機能及び性能

2.2.1 主な機能

- 符号付き整数と符号なし整数の除算をサポート。
- 符号付き整数と符号なし整数の乗算をサポート。
- 出力遅延は、パラメータの構成に依存。
- radix2、4、16、および fast モードとして構成可能。
- 計算モードの動的選択をサポート。
- 緊急停止をサポート。
- 演算履歴ラベルをサポート。

2.2.2 最大周波数

Gowin Integer Multiply Divider IP の最大周波数は、主に使用されるデバイスのスピードグレード（speed grade of the devices）によって決まります。

2.2.3 レイテンシ

Gowin Integer Multiply Divider IP の出力遅延は、入力データと計算モー

ドによって異なります。

表 2-2 Gowin Integer Multiply Divider IP の乗算遅延

機能	Radix	遅延 (単位 : クロックサイクル)	備考
乗算	fast	5/6	両方の乗数が正の場合、遅延は5です。いずれかの乗数が負の場合、遅延は6です。
	radix2	33/34	両方の乗数が正の場合、遅延は33です。いずれかの乗数が負の場合、遅延は34です。
	radix4	17/18	両方の乗数が正の場合、遅延は17です。いずれかの乗数が負の場合、遅延は18です。
	radix16	9/10	両方の乗数が正の場合、遅延は9です。いずれかの乗数が負の場合、遅延は10です。

表 2-3 Gowin Integer Multiply Divider IP の除算遅延

機能	入力データ	遅延 (単位 : クロックサイクル)	備考
乗算	負の数/負の数	(DN1>=DN2) ? (4+DN1-DN2) : 4	DP : 左側のすべてのビットが0である最下位ビット。例えば、入力データが0x07の場合、最初の非0ビットはビット2であるため、DP=2になります。 DN : 左側のすべてのビットが1である最下位ビット。例えば、入力データが0xf9の場合、最初の非1ビットはビット2であるため、DN=2になります。 DP1またはDN1 : 被除数 DP2またはDN2 : 除数
	正の数/負の数	(DP1>=DN2) ? (4+DP1-DN2) : 4	
	負の数/正の数	(DN1>=DP2) ? (4+DN1-DP2) : 4	
	正の数/正の数	(DP1>=DP2) ? (3+DP1-DP2) : 3	

2.2.4 リソース使用率

Integer Multiply Divider を Verilog で実装します。パフォーマンスとリソース使用率は、使用されているデバイスの集積度、速度、およびグレードによって異なる場合があります。

GOWIN GW2A-55 シリーズ FPGA を例にとると、Gowin Integer Multiply Divider IP (radix2 モード) のリソース使用率は表 2-4 のようになります。他の GOWIN FPGA でのアプリケーション検証については、これからの最新情報を参照してください。

表 2-4 Gowin Integer Multiply Divider IP のリソース使用率

シリーズ	スピードグレード	リソース名	リソース使用率
GW2A-55	C8/I7	CFUロジック	1525(1317個のLUT、208個

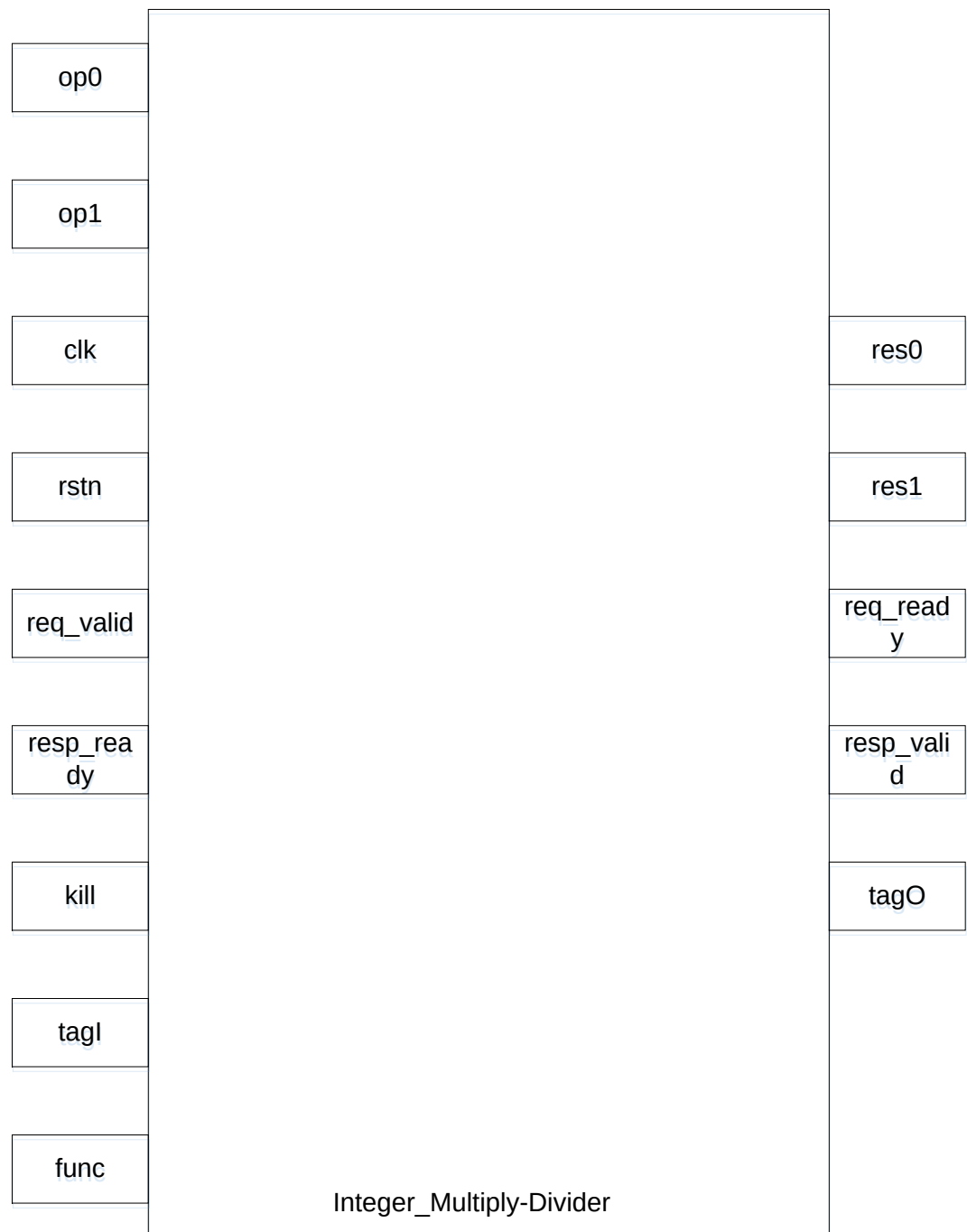
			のALU)
		CLS(used)	848
		レジスタ	187

3機能の説明

3.1 Gowin Integer Multiply Divider の構造と機能

Gowin Integer Multiply Divider IP は、符号付き整数、符号なし整数の乗算と除算を実現できます。ユーザーは必要に応じてパラメータを構成してこのモジュールを生成することができます。その構造を図 3-1 に示します。

図 3-1 Integer Multiply Divider のインターフェース



ユーザーがデータ **op0**、**op1** を入力したあと、機能選択信号 **func** に応じて乗算または除算を実行します。乗算の場合、**res0** または **res1** は積で、除算の場合、**res0** および **res1** は商と剰余となります。

3.2 計算モードの選択

表 3-1 Integer Multiply Divider の計算モード

計算モードの選択 (func)	機能	op0	op1	res0	res1
4' b0000(MUL)	符号付き乗算	乗数 (32ビットの符号付き数)	乗数 (32ビットの符号付き数)	積の下位32ビット	積の上位32ビット
4' b0001(MULH)	符号付き乗算	乗数 (32ビットの符号付き数)	乗数 (32ビットの符号付き数)	積の上位32ビット	積の上位32ビット
4' b0010(MULHU)	符号なし乗算	乗数 (32ビットの符号なし数)	乗数 (32ビットの符号なし数)	積の上位32ビット	積の上位32ビット
4' b0011(MULHSU)	符号付き数*符号なし数	乗数 (32ビットの符号付き数)	乗数 (32ビットの符号なし数)	積の上位32ビット	積の上位32ビット
4' b0100(DIV)	符号付き数/符号付き数	被除数 (32ビットの符号付き数)	除数 (32ビットの符号付き数)	商	剰余
4' b0101(DIVU)	符号なし数/符号なし数	被除数 (32ビットの符号なし数)	除数 (32ビットの符号なし数)	商	剰余
4' b0110(REM)	符号付き数/符号付き数、剰余を取得	被除数 (32ビットの符号付き数)	除数 (32ビットの符号付き数)	剰余	剰余
4' b0111(REMU)	符号なし数/符号なし数、剰余を取得	被除数 (32ビットの符号なし数)	除数 (32ビットの符号なし数)	剰余	剰余

注記：

- ここでの符号付き数は2の補数です。
- ユーザーポートが不十分な場合、出力ポート **res0** を1つだけ接続することができます。この場合、除算を実行する際、最初に **DIV (DIVU)** モードで商を取得し、次に **REM (REMU)** モードで剰余を取得できます。

3.3 radix の構成

radix2、4、16、および fast モードとして構成することができます。ベース乗算器オプションはシリアル加算により乗算器を実装し、高速乗算器オプションは2段パイプライン並列乗算器を実装します。演算速度：
fast>radix16>radix4>radix2。

3.4 データ幅

現在、最大 32 ビット幅をサポートしています。

4ポートの説明

Gowin Integer Multiply Divider IP の IO ポートの詳細を表 4-1 に示します。
インターフェースの構造については図 3-1 を参照してください。

表 4-1 Gowin Integer Multiply Divider IP の IO ポート一覧

信号	方向	説明
op0	入力	オペランド0
op1	入力	オペランド1
res0	出力	結果0
res1	出力	結果1
clk	入力	クロック信号
rstn	入力	リセット信号、アクティブLow
req_valid	入力	リクエスト有効信号
req_ready	出力	リクエストの準備完了信号
resp_valid	出力	応答有効信号：
resp_ready	入力	応答の準備完了信号
kill	入力	プロセス停止信号
tagI	入力	入力タグ
tagO	出力	出力タグ
func	入力	機能選択信号

5 タイミングの説明

このセクションでは、Gowin Integer Multiply Divider IP のタイミングについて説明します（図 5-1）。

図 5-1 Integer Multiply Divider 信号のタイミング

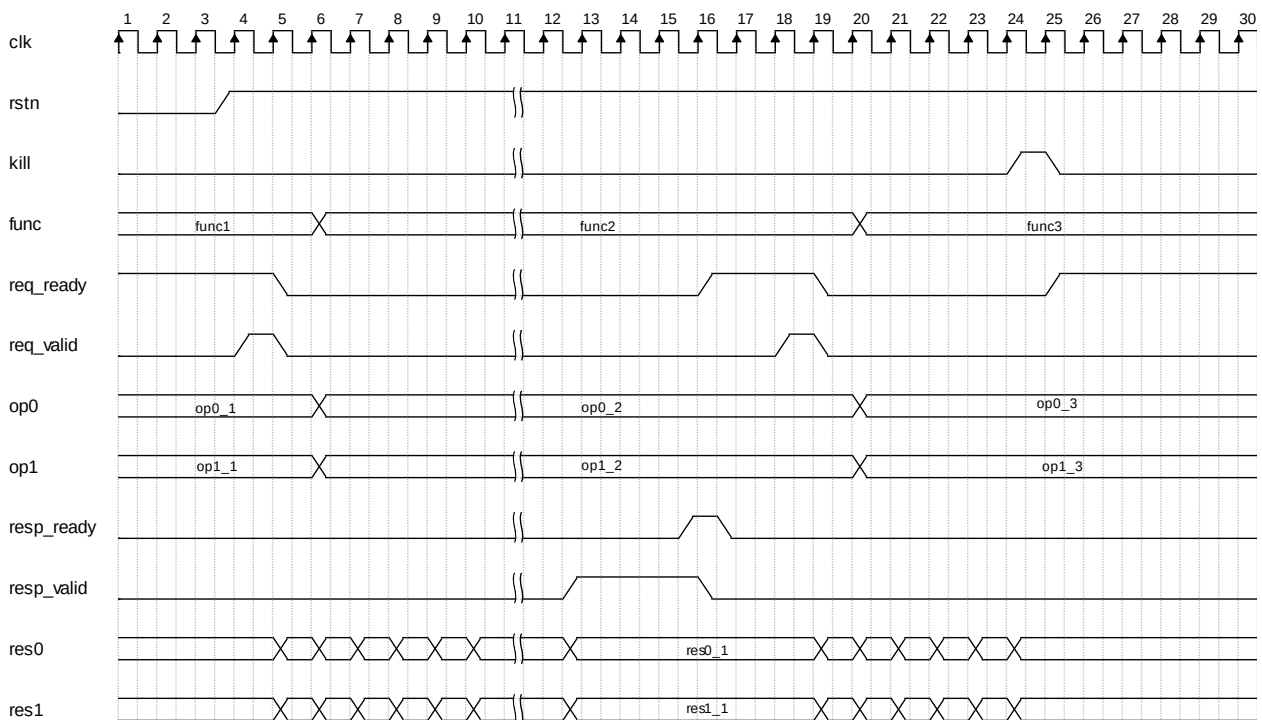


図 5-1 に示すように、出力される **req_ready** 信号が High の場合は、この時点でデータを入力できることを意味します。非リセット状態 (**rstn** = 1) では、クロック **clk** が最初の **req_valid** 信号の高レベルを取得すると、Integer Multiply Divider IP はすぐに入力されるデータ **op0**、**op1** を、機能選択信号 **func** に対応するモードで計算し、**req_ready** 信号を Low にプルダウンします。その後、**req_ready** が再び High になるまで、**req_valid** 信号は無効のままとなります。計算中、各クロックサイクルでは **res0** および **res1** が出力されますが、この結果は不正確なため、推奨されません。Integer Multiply Divider IP が出力する **resp_valid** が High の場合は、上の図の **res0_1** およ

び **res1_1** のように、出力結果 **res0** および **res1** が有効であることを意味します。ただし、完全な計算サイクルが完了したわけではありません。ユーザーは、計算されたデータを受信したことを示すために、**resp_ready** 信号を 1 サイクルプルアップする必要があります。この時点で、**Integer Multiply Divider IP** は、出力が無効であることを示すために **resp_valid** 信号をプルダウンし、同時に、新しい入力データと機能選択信号を受信することを示すために **req_ready** 信号をプルアップします。これで、完全な計算プロセスが完了します。入力から出力までの計算時間は、構成されている **radix mode** によって異なります。

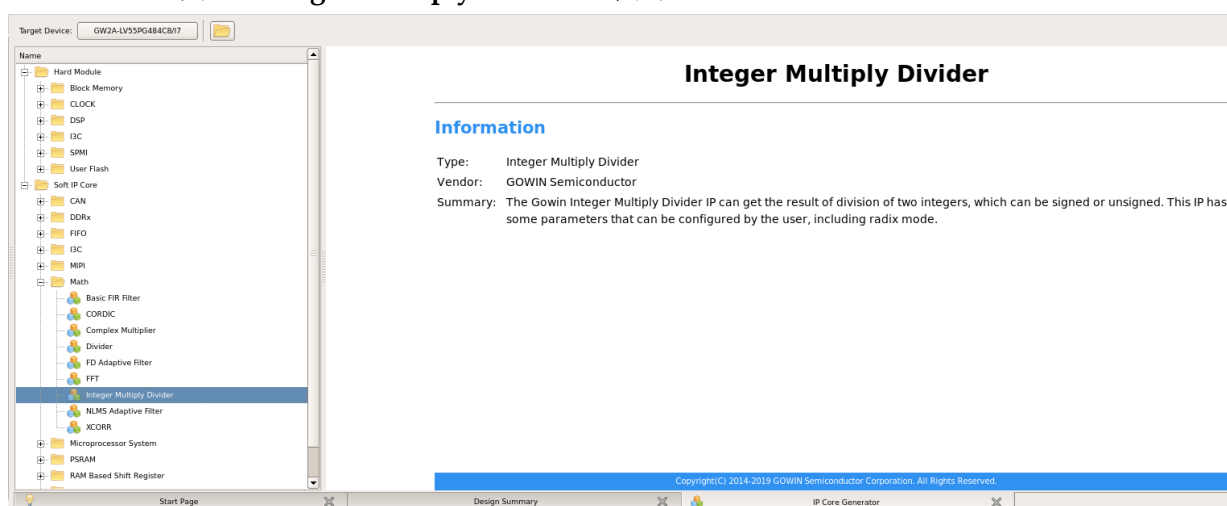
計算中に緊急に計算プロセスを停止したい場合、**kill** 信号を **High** にプルアップして計算プロセスを終了することができます。一方では、**IP** は **req_ready** をプルアップすることで、データおよび計算機能選択信号を計算のために再び受信できることを示します。

6_{GUI}

Gowin ソフトウェアの Tools > IP Core Generator を使用して Gowin Integer Multiply Divider IP を構成・呼び出しできます。

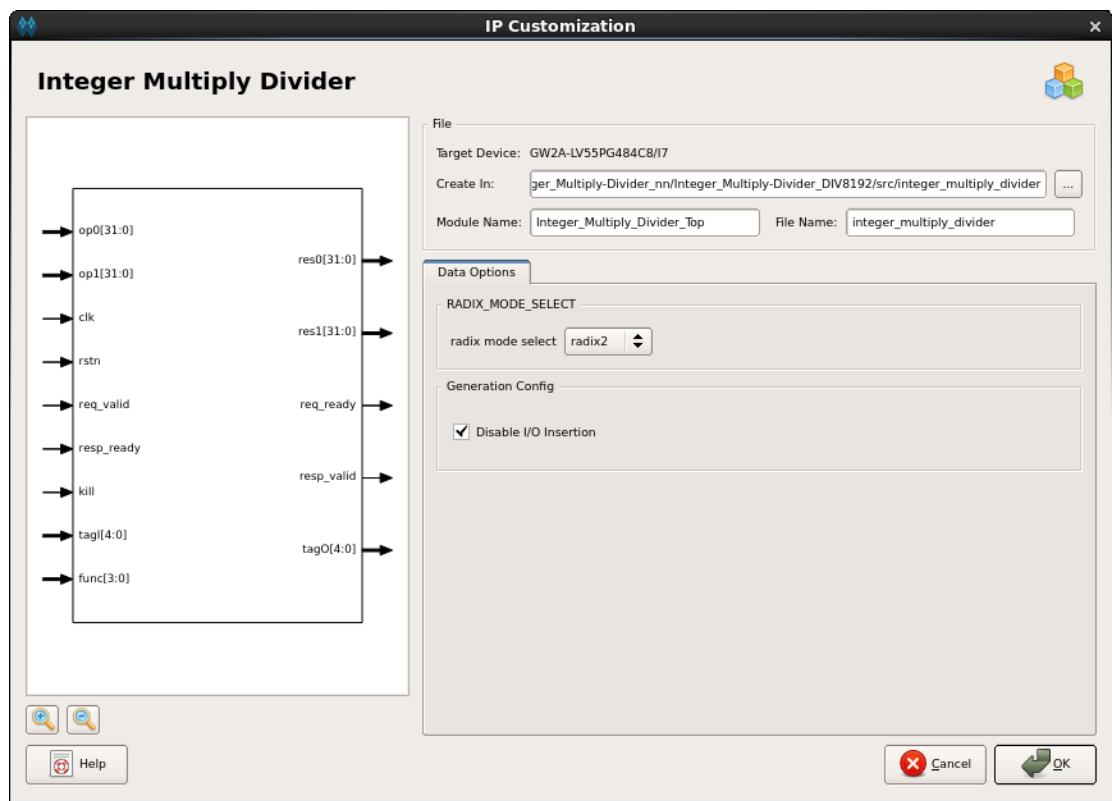
1. プロジェクトを新規作成します。

図 6-1 Integer Multiply Divider を開く



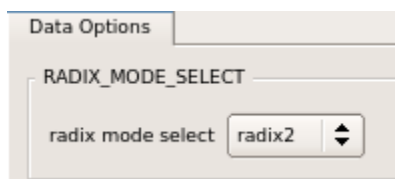
2. Integer Multiply Divider IP を開きます :
プロジェクトが作成された後、“IP Core Generator > Soft IP Core > Integer Multiply Divider”を開きます（図 6-1）。その GUI は図 6-2 に示すとおりです。

図 6-2 Integer Multiply Divider IP の GUI



3. 図 6-3 に示すように、構成 GUI では、radix モードとして構成できます。ユーザーは、必要に応じてパラメータを構成して Integer Multiply Divider IP を生成できます。

図 6-3 radix モードとして構成



7 リファレンスデザイン

関連する[テストケース](#)を参照してください。

8 ファイル

Gowin Integer Multiply Divider IP には、ドキュメントとリファレンスデザインが含まれています。フォルダにはユーザーガイド (PDF ファイル) があります。

表 8-1 ファイル一覧

名称	説明
Gowin Integer Multiply Dividerユーザーガイド	即ち、本マニュアル。

