



Gowin FPGA オフラインプログラマ ユーザーガイド

UG291-1.1.1J, 2025-07-18

著作権について(2025)

著作権に関する全ての権利は、**Guangdong Gowin Semiconductor Corporation** に留保されています。

 **GOWIN** 及び **Gowin** は、当社により、中国、米国特許商標庁、及びその他の国において登録されています。商標又はサービスマークとして特定されたその他全ての文字やロゴは、それぞれの権利者に帰属しています。何れの団体及び個人も、当社の書面による許可を得ず、本文書の内容の一部もしくは全部を、いかなる視聴覚的、電子的、機械的、複写、録音等の手段によりもしくは形式により、伝搬又は複製をしてはなりません。

免責事項

当社は、GOWINSEMI Terms and Conditions of Sale (GOWINSEMI 取引条件) に規定されている内容を除き、(明示的か又は黙示的かに拘わらず) いかなる保証もせず、また、知的財産権や材料の使用によりあなたのハードウェア、ソフトウェア、データ、又は財産が被った損害についても責任を負いません。当社は、事前の通知なく、いつでも本文書の内容を変更することができます。本文書を参照する何れの団体及び個人も、最新の文書やエラッタ (不具合情報) については、当社に問い合わせる必要があります。

バージョン履歴

日付	バージョン	説明
2018/01/03	1.0J	初版。
2019/07/15	1.1J	● vcc1 および vcc2 の電圧構成の説明を追加。 ● 検証の選択を追加。
2025/07/18	1.1.1J	一部のリンクを更新。

目次

目次	i
図一覧	ii
表一覧	iii
1 本マニュアルについて	1
1.1 マニュアルの内容	1
1.2 サポートされるデバイス	1
1.3 関連ドキュメント	1
1.4 用語、略語	2
1.5 テクニカル・サポートとフィードバック	2
2 FPGA オフラインプログラマの説明	3
2.1 概要	3
2.2 オフラインプログラマの使用	3
2.2.1 ソフトウェアのダウンロードとドライバのインストール	3
2.2.2 構成画面	4
2.2.3 プログラムの構成(コンフィギュレーション)	5
2.2.4 4 つの FPGA デバイスの同時プログラミング	7
2.2.5 1 つの FPGA デバイスの自動プログラミング	8
2.3 プログラミングインターフェースの説明図および説明	9
2.3.1 プログラミングインターフェースの説明図	9
2.4 FPGA オフラインプログラマのファームウェアアップグレードの説明	9
2.5 注意事項	10
2.6 主な特徴	10
2.7 仕様とパラメータ	11
2.8 エラーコードとトラブルシューティング	11

図一覧

図 2-1 ドライバーのインストール完了後のポート情報.....	4
図 2-2 ソフトウェアの構成画面.....	4
図 2-3 ソフトウェアの構成画面.....	6
図 2-4 プログラマの写真.....	7
図 2-5 プログラマと SocketBoard の接続図.....	7
図 2-6 プログラミングインターフェースの説明図.....	9
図 2-7 ファームウェアアップグレード.....	9

表一覧

表 1-1 用語、略語	2
表 2-1 プログラミング時間	11
表 2-2 エラーコードに対応するエラーメッセージ	11

1 本マニュアルについて

1.1 マニュアルの内容

このマニュアルは 2 つの部分で構成されています：

1. FPGA オフラインプログラマの説明。
2. プログラマの機能。

1.2 サポートされるデバイス

このマニュアルに記載のプログラマは、現在次の製品をサポートしています。

GW1N-1、GW1N-2、GW1N-4、GW1NR-4、GW1N-9 および GW1NR-9。

注記：

対応するデータストリーム・ファイルの名前は、それぞれ GW1N1.fs、GW1N2.fs、GW1N4.fs、および GW1N9.fs です。

1.3 関連ドキュメント

GOWIN セミコンダクターの[ホームページ](#)から、以下の関連ドキュメントがダウンロード、参考できます：

1. GW1N シリーズ FPGA 製品データシート([DS100](#))
2. GW1N-1 デバイス Pinout([UG107](#))
3. GW1N-2 デバイス Pinout([UG171](#))
4. GW1N-4 デバイス Pinout([UG105](#))
5. GW1N-9 デバイス Pinout([UG114](#))
6. GW1NR シリーズ FPGA 製品データシート([DS117](#))
7. GW1NR-4 デバイス Pinout([UG116](#))

8. GW1NR-9 デバイス Pinout([UG801](#))

1.4 用語、略語

本マニュアルで使用される用語、略語、及びその意味を表 1-1 に示します。

表 1-1 用語、略語

用語、略語	正式名称	意味
DFU	Device Firmware Upgrade	デバイスのファームウェアアップグレード
FPGA	Field Programmable Gate Array	フィールド・プログラマブル・ゲート・アレイ
JTAG	Joint Test Action Group	ジョイント・テスト・アクション・グループ
ID	Identification	ID

1.5 テクニカル・サポートとフィードバック

GOWIN セミコンダクターは、包括的な技術サポートをご提供しています。使用に関するご質問、ご意見については、直接弊社までお問い合わせください。

ホームページ : www.gowinsemi.com/ja

E-mail : support@gowinsemi.com

2 FPGA オフラインプログラマの説明

2.1 概要

オフラインプログラマは、PC を利用することなく GOWIN の FPGA をオフラインでプログラムできるデバイスです。高い機密性、持ち運びの容易さ、複数 FPGA の同時プログラミングなどの特徴を備えており、工場での大規模かつ迅速な大量生産に最適です。オフラインプログラマは、4 つの FPGA デバイスを同時にプログラムするか、FPGA デバイスを単一のインターフェースで自動的に検出してプログラムすることができるため、大量生産率を大幅に向上させることができます。

オフラインプログラマは、AES-128 という高度な暗号化アルゴリズムを使用してデータを暗号化および保存します。また、セキュリティキーも数回の暗号化を経て保存されます。AES は、国際的に認められ、広く使用されている、データの安全な配信を保証する暗号化スタンダードです。

2.2 オフラインプログラマの使用

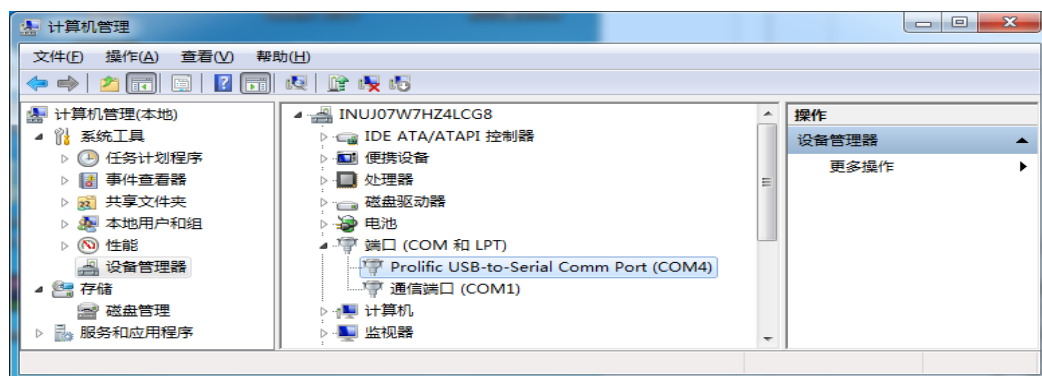
オフラインプログラマのソフトウェアにより、データストリーム・ファイル管理、上限プログラミング回数管理、プログラマファームウェアのアップグレードなどのオフラインプログラマを構成および管理できます。ソフトウェアは、Windows 7 以降のオペレーティングシステムをサポートします。オフラインプログラマの構成が完了したら、オフラインプログラマを FPGA に接続してプログラムできます。

2.2.1 ソフトウェアのダウンロードとドライバーのインストール

Gowin ホームページまたは販売担当者から、関連するソフトウェアおよびドライバーパッケージを入手できます。パス `driver/Offline_ProgramMer_Driver_x64.exe` にあるドライバをインストールした後、USB ケーブルを使用してプログラマとコンピュータを接続します。ポートに `STMicroelectronicsVirtualCOMport (COMxx)` が表示されるこ

とは、ドライバが正常にインストールされたことを示します(図 2-1)。

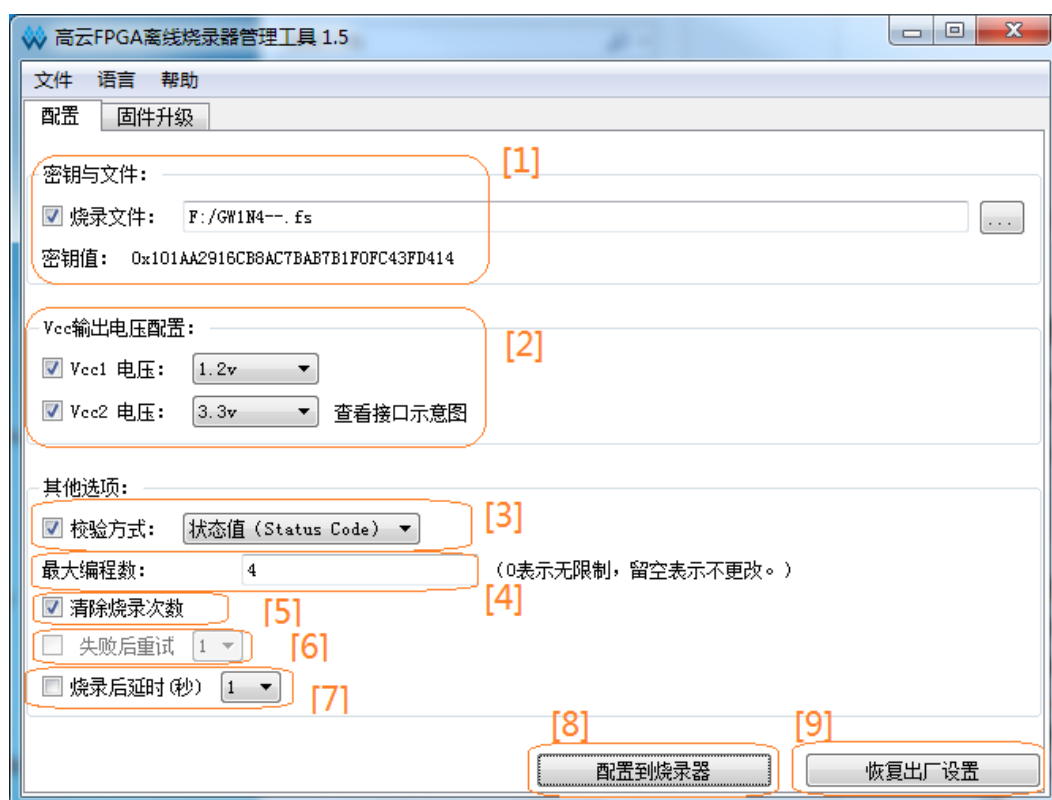
図 2-1 ドライバのインストール完了後のポート情報



2.2.2 構成画面

パス bin の下の OPmanager.exe がオフラインプログラマのソフトウェアです。OPmanager.exe を開くと、すべての構成アイテムが表示されています(図 2-2)。

図 2-2 ソフトウェアの構成画面



1. プログラミングファイル：例として選択したものは **GW1N1.fs** です。
管理ツールを開き、セキュリティキーをランダムに生成し、データス

トリーム・ファイルを暗号化してプログラマに保存します。

2. Vcc1 電圧は 1.2v に設定され、Vcc2 は 3.3v に設定されます。サポートされる電圧は、1.0v、1.2v、1.5v、1.8v、2.0v、2.5v、3.3v です。
3. 検証：ステータスコード、リードバック、および検証なしの 3 つのオプションがあります。

注記：

- ステータスコード：データストリーム・ファイルのプログラミングが完了した後、FPGA から読み出されたステータスコードにより、プログラミングが成功したかどうかを判断します。
 - リードバック：データストリーム・ファイルのプログラミングが完了した後、書き込まれたデータストリームをリードバックし、書き込まれたデータと読み出されたデータが一致しているかどうかに基づいてプログラミングが成功したかどうかを判断します。
 - 検証なし：つまり、プログラミングの完了というプロンプトのみが表示されます。
4. 最大プログラミング数：100 に設定した場合、プログラミング数が 100 を超えると、オフラインプログラマの LCD に「プログラミング数:Error」が表示されます。
 5. プログラミング数のクリア：チェックして、プログラミング時間をクリアします。
 6. 失敗した場合の再試行回数：失敗した場合は x 回自動的に再試行し、x 回失敗した場合はエラーが報告されます。

注記：

1.5 バージョンは、現在のところ、設定をサポートしません。

7. プログラミング後の遅延：プログラミング後 x 秒遅延してプログラミングの結果を示します。
8. プログラマを構成：チェックされた項目でプログラマを構成します。
9. 出荷時の設定にリセット：これにより、構成済みのデータストリーム・ファイル、暗号化キー、プログラミング数、プログラミング数の上限値をクリアできます。

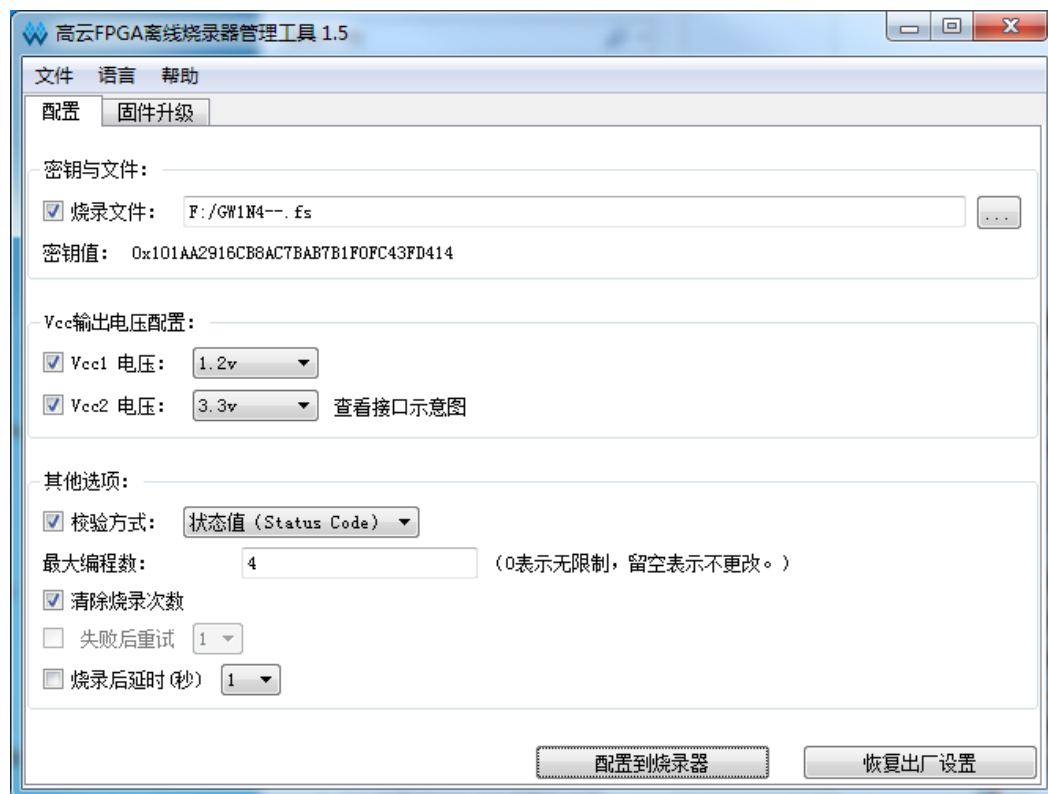
2.2.3 プログラマの構成(コンフィギュレーション)

プログラマを構成(コンフィギュレーション)するには、専用のソフトウェアが必要です。下図に示すように、OPManager.exe を開いて構成します。構成手順は次のとおりです。

1. データストリーム・ファイル(.fs)を選択します。
2. Vcc1 として 1.2V を選択します。

3. 検証の選択：検証なし。
4. 最大プログラミング数を設定するか、空白のままにします。
5. 「プログラマを構成(Config O.P.)」ボタンをクリックします。
6. 構成が完了したら、プログラマを再起動します。

図 2-3 ソフトウェアの構成画面

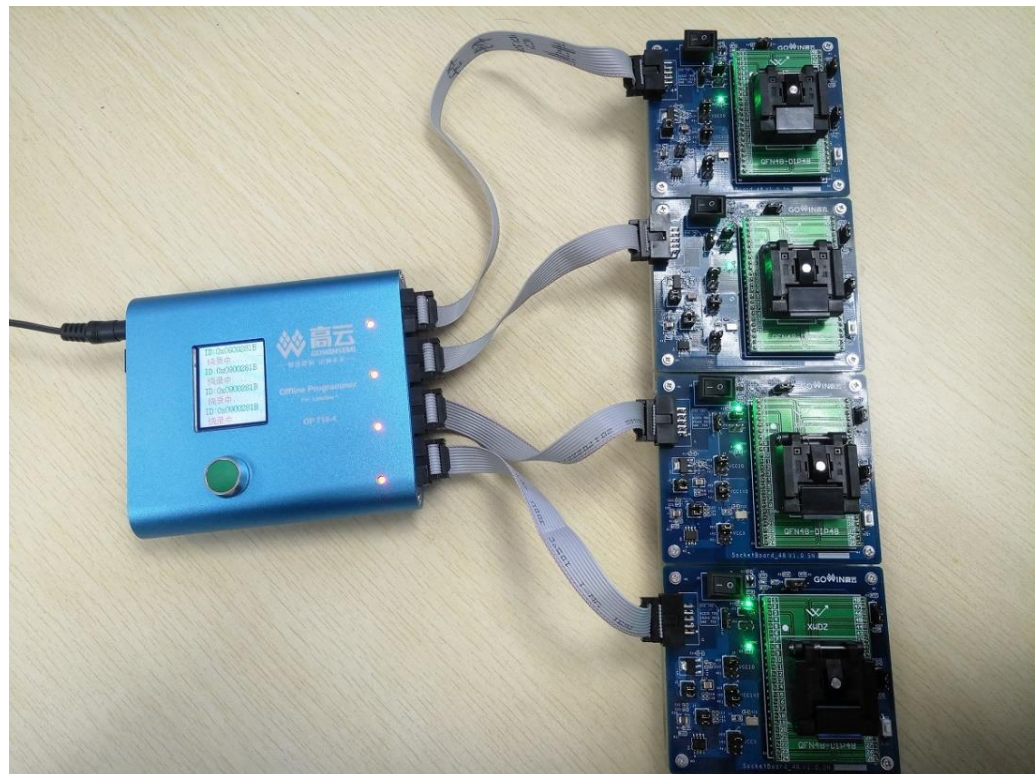


2.2.4 4 つの FPGA デバイスの同時プログラミング

図 2-4 プログラマの写真



図 2-5 プログラマと SocketBoard の接続図



クワッド JTAG プログラミングインターフェースは、TCK、TDI、および TMS 信号ラインを共有しています。プログラマがコマンドを送信すると、4 つの FPGA が応答し、同時にプログラムできます。4 つの FPGA デバイスを同時にプログラムする手順は次のとおりです。

1. 電源を入れてプログラマを起動します。

注記：

USB 電源または 5V 電源をサポートします。

2. 4 つの FPGA をプログラマに接続します。
3. プログラムキーを押すと、デバイスの検出が開始し、デバイスの検出後、対応する ID CODE が表示されます。プログラミングが成功すると、対応するインジケータが緑色になります。

注記：

このモードでは、 $n(\leq 4)$ FPGA を接続してプログラムできます。1~4 のプログラミングインターフェースはオプションで選択できます。

2.2.5 1 つの FPGA デバイスの自動プログラミング

自動プログラミングモードでは、プログラマは新しい FPGA を自動的に検出できます。新しい FPGA の接続が検出された場合、自動的にプログラムされます。現在、自動プログラミングは 1 つの FPGA のみをサポートします。自動プログラミングをサポートするのはプログラミングインターフェース 1 のみです。1 つの FPGA を自動的にプログラミングする操作手順は次のとおりです。

1. 電源を入れてプログラマを起動します。プログラムキーを 5 秒間押すと、「AUTO-PRO-MODE」が表示され、プログラマは自動プログラミングモードに入ります。

注記：

USB 電源または 5V 電源をサポートします。

2. 1 つの FPGA をプログラムインターフェース 1 に接続します。
3. デバイスの検出が開始します。デバイスの検出後、対応する ID CODE が表示されます。プログラミングが成功すると、対応するインジケータが緑色になります。
4. インターフェース 1 から FPGA を取り外して再度 FPGA デバイスを接続すると、プログラマは、ストリームファイルをこの新しい FPGA デバイスに自動的にプログラムするため、プログラミングキーを押す必要はありません。

注記：

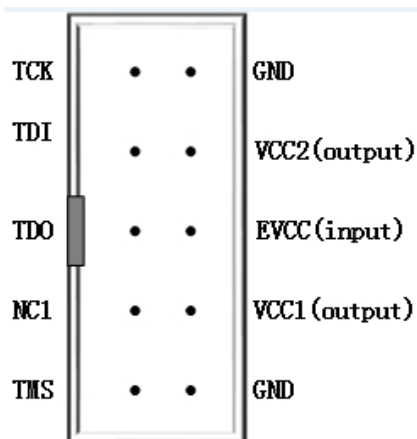
自動検出は、プログラマに接続されるデバイスがあるかどうかを検出するために使用

されます。デバイスが接続されている場合、自動的にプログラムされます。そうでない場合、プログラマは新しいデバイスの検出と待機を続けます。

2.3 プログラミングインターフェースの説明図および説明

2.3.1 プログラミングインターフェースの説明図

図 2-6 プログラミングインターフェースの説明図

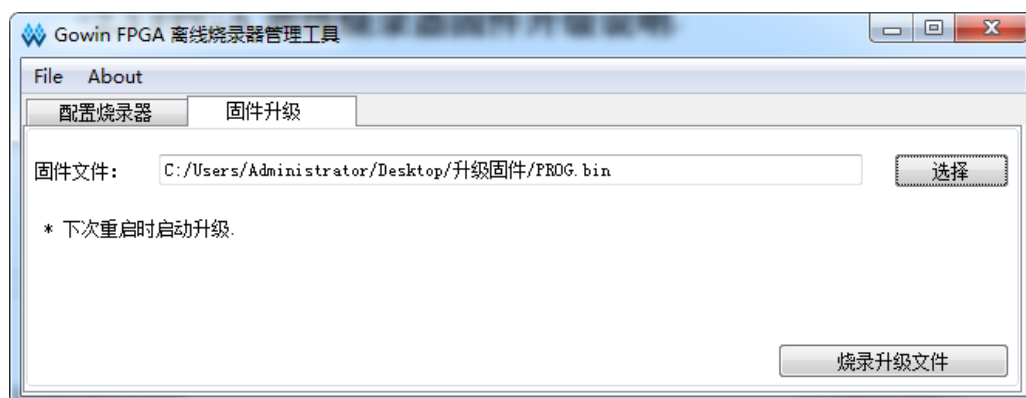


注記：

- 3.3V は FPGA デバイスに出力する電圧です。
- EVCC は入力電圧で、この電圧は FPGA の VCCIO 電圧(IO Bank 電圧)です。
- VCC1/2 は、管理ツールを使用して構成される構成可能な出力電圧です。

2.4 FPGA オフラインプログラマのファームウェアアップグレードの説明

図 2-7 ファームウェアアップグレード



USB ケーブルを介してプログラマを PC に接続し、アップグレードし

たいファームウェア (PROG.bin) を選択し、ファームウェアアップグレード (Firmware Update) ボタンをクリックしてプログラマの再起動を待ちます。プロンプトボックスが表示されたら、オフラインプログラマを再起動してアップグレードを完了します。最新のファームウェアのダウンロードページは[こちら](#)。

2.5 注意事項

1. 複数のデバイスが同時にプログラムされる場合、同じシリーズのデバイスのみ(例えば、複数の **GW1N-1** デバイス)がサポートされます。
2. データストリーム・ファイルをオフラインプログラマにロードした後、**FPGA** への損傷を回避するために、画面上のプロンプトにしたがって **FPGA** を選択してください。
3. オフラインプログラマを構成するとき、またはアップグレードファイルをプログラムするときは、プログレスバーが特定のところで止まったときに手動でキャンセルしてから、プログラマを再起動する必要があります。

2.6 主な特徴

- 電源
 - 動作電圧 : DC5V $\pm$ 10%
 - 出力 : 0.75W
 - 出力電圧 : 3.3v
- メモリ
 - 内部メモリ : 8M バイト
- プログラミング時間 (参考)

表 2-1 プログラミング時間

サポートされるデバイス	プログラミング時間(ms)
GW1N-1	5312
GW1N-2	5312
GW1N(R)-4	5312
GW1N(R)-9	6278
GW1NZ	4600
GW1NS-2	4500

注記：

- JTAG モードで FPGA のオンチップ Flash にプログラムします。
- プログラミング時間は、オンチップ Flash 消去の所要時間と、データストリーム・ファイルを FPGA のオンチップ Flash にプログラムする所要時間の合計です。1 つの FPGA のプログラミングと 4 つの FPGA の同時プログラミングの所要時間は同じです。

2.7 仕様とパラメータ

- 動作環境：0-60℃
- 本体：120mm*106*26mm
- ディスプレイ：解像度(128*160)、サイズ(32mm*38mm)
- 本体正味重量：350g

2.8 エラーコードとトラブルシューティング

プログラミングが成功すると、次のプロンプトが表示されます：
STA :0x1f020 または STA :0x3f020。デバイスが異常な場合は、エラーコードが報告されます。エラーコードに対応するエラーメッセージは次のとおりです。

表 2-2 エラーコードに対応するエラーメッセージ

エラーコード	エラーメッセージ	トラブルシューティング
E01	POR エラー	
E02	GoWin VLD エラー	
E03	デバイスエラー	接続されたデバイスがデータストリー
E04	接続されたデバイスなし	デバイスが接続されているかどうか、
E05	データストリーム・ファイ	プログラマにデータストリーム・ファ
E06	プログラミングに失敗し	再プログラミングし、3 回再試行しま

